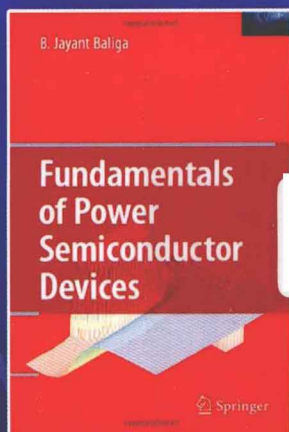


国外电子与通信教材系列

 Springer

# 功率半导体器件基础

## Fundamentals of Power Semiconductor Devices



[美] B. Jayant Baliga 著

江 宋李梅 等译

孙玉刚 审校

 电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

国外电子与通信教材系列

# 功率半导体器件基础

Fundamentals of Power Semiconductor Devices

[美] B. Jayant Baliga 著

韩郑生 陆江 宋李梅 等译  
孙宝刚 审校

电子工业出版社  
Publishing House of Electronics Industry  
北京·BEIJING

## 内 容 简 介

本书系统介绍了电力电子领域广泛应用的各类功率半导体器件。由浅入深地介绍了器件的基本结构、物理机理、设计原则及应用可靠性,内容以硅功率半导体器件为主,同时也涵盖了新兴的碳化硅功率器件。全书首先从基本半导体理论开始,依次介绍了各类常用的功率半导体器件,采用物理模型分析及数值模拟验证结合的方式,辅助大量翔实的图表数据,帮助读者全面透彻理解功率半导体器件的特性。

本书既可作为电力电子领域相关人员入门了解功率半导体器件的参考书,亦可作为专业技术人员深入研究的资料。也适用于相关专业的本科生、研究生课程的配套教材或指导书。

Translation from the English language edition:

Fundamentals of Power Semiconductor Devices by B. Jayant Baliga

Copyright ©2008 Springer Science + Business Media

All rights reserved.

本书简体中文专有翻译出版权由 Springer Science + Business Media 授予电子工业出版社。专有出版权受法律保护。

版权贸易合同登记号 图字: 01-2011-4999

## 图书在版编目(CIP)数据

功率半导体器件基础/(美)巴利加(Baliga, B. J.)著;韩郑生等译.—北京:电子工业出版社,2013.2

书名原文: Fundamentals of Power Semiconductor Devices

国外电子与通信教材系列

ISBN 978-7-121-19525-9

I. ①功… II. ①巴… ②韩… III. ①功率半导体器件-高等学校-教材 IV. ①TN303

中国版本图书馆 CIP 数据核字(2013)第 020096 号

策划编辑:马 岚

责任编辑:李秦华

印 刷:北京京师印务有限公司

装 订:北京京师印务有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本:787×1092 1/16 印张:37 字数:1095 千字

印 次:2013 年 2 月第 1 次印刷

定 价:79.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zlt@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

# 目 录

第 1 章 绪论 .....	1
1.1 理想和典型的功率开关模型 .....	2
1.2 理想和典型的功率器件参数 .....	3
1.3 单极功率器件 .....	4
1.4 双极功率器件 .....	5
1.5 MOS 双极功率器件 .....	5
1.6 单极功率器件的理想漂移区 .....	6
1.7 电荷耦合结构:理想的特征导通电阻 .....	8
1.8 小结 .....	10
习题 .....	10
参考文献 .....	10
第 2 章 材料特性和传输物理 .....	12
2.1 基本特性 .....	12
2.1.1 本征载流子浓度 .....	12
2.1.2 带隙变窄 .....	14
2.1.3 内建电势 .....	16
2.1.4 零偏置耗尽宽度 .....	17
2.1.5 碰撞电离系数 .....	17
2.1.6 载流子迁移率 .....	18
2.2 电阻率 .....	28
2.2.1 本征电阻率 .....	28
2.2.2 非本征电阻率 .....	28
2.2.3 中子嬗变掺杂 .....	30
2.3 复合寿命 .....	32
2.3.1 Shockley-Read-Hall 复合 .....	33
2.3.2 小注入寿命 .....	35
2.3.3 空间电荷产生寿命 .....	36
2.3.4 复合能级优化 .....	37
2.3.5 寿命控制 .....	42
2.3.6 俄歇复合 .....	44
2.4 欧姆接触 .....	46
2.5 小结 .....	47
习题 .....	47
参考文献 .....	48

<b>第3章 击穿电压</b> .....	51
3.1 雪崩击穿 .....	51
3.1.1 碰撞电离系数的幂定律近似 .....	51
3.1.2 倍增系数 .....	52
3.2 突变一维二极管 .....	53
3.3 理想比通态电阻 .....	56
3.4 突变穿通二极管 .....	57
3.5 线性缓变结二极管 .....	58
3.6 边缘终端 .....	60
3.6.1 平面结终端 .....	60
3.6.2 带浮空场环的平面结 .....	66
3.6.3 带多重浮空场环的平面结 .....	72
3.6.4 带场板的平面结 .....	72
3.6.5 带场板与场环的平面结 .....	75
3.6.6 斜角边缘终端 .....	75
3.6.7 腐蚀终端 .....	80
3.6.8 结终端扩展 .....	81
3.7 基极开路晶体管击穿 .....	83
3.7.1 复合斜角终端 .....	86
3.7.2 双正斜角终端 .....	86
3.8 表面钝化 .....	87
3.9 小结 .....	87
习题 .....	88
参考文献 .....	88
<b>第4章 肖特基整流器</b> .....	90
4.1 功率肖特基整流器结构 .....	90
4.2 金属-半导体接触 .....	90
4.3 正向导通 .....	91
4.4 反向阻断 .....	96
4.4.1 漏电流 .....	96
4.4.2 肖特基势垒降低 .....	97
4.4.3 击穿前雪崩倍增 .....	98
4.4.4 碳化硅整流器 .....	99
4.5 器件电容 .....	100
4.6 散热考虑 .....	101
4.7 基本折中分析 .....	103
4.8 器件工艺 .....	104
4.9 势垒高度调整 .....	105
4.10 边缘终端 .....	106
4.11 小结 .....	107

习题 .....	107
参考文献 .....	108
<b>第 5 章 P-i-N 整流器</b> .....	<b>110</b>
5.1 一维结构 .....	110
5.1.1 复合电流 .....	110
5.1.2 小注入电流 .....	111
5.1.3 大注入电流 .....	112
5.1.4 末端区的注入 .....	118
5.1.5 载流子间的散射效应 .....	119
5.1.6 俄歇复合效应 .....	119
5.1.7 正向导通特性 .....	120
5.2 碳化硅 P-i-N 整流器 .....	124
5.3 反向阻断 .....	125
5.4 开关特性 .....	127
5.4.1 正向恢复 .....	128
5.4.2 反向恢复 .....	132
5.5 带缓冲层的 P-i-N 整流器结构 .....	142
5.6 非穿通型 P-i-N 整流器结构 .....	143
5.7 P-i-N 整流器的折中曲线 .....	146
5.8 小结 .....	149
习题 .....	149
参考文献 .....	150
<b>第 6 章 功率 MOS 场效应晶体管</b> .....	<b>151</b>
6.1 理想的特征导通电阻 .....	151
6.2 器件元胞结构和工作原理 .....	152
6.2.1 V-MOSFET 结构 .....	153
6.2.2 VD-MOSFET 结构 .....	153
6.2.3 U-MOSFET 结构 .....	154
6.3 器件基本特性 .....	154
6.4 阻断电压 .....	156
6.4.1 终端的影响 .....	156
6.4.2 渐变掺杂分布的影响 .....	157
6.4.3 寄生双极型晶体管的影响 .....	157
6.4.4 元胞节距的影响 .....	158
6.4.5 栅形状的影响 .....	160
6.4.6 元胞表面布局的影响 .....	161
6.5 正向导通特性 .....	162
6.5.1 MOS 界面物理特性 .....	162
6.5.2 MOS 表面电荷分析 .....	164
6.5.3 最大耗尽宽度 .....	166

6.5.4	阈值电压	168
6.5.5	沟道电阻	173
6.6	功率 MOSFET 导通电阻	176
6.6.1	源接触电阻	177
6.6.2	源区电阻	178
6.6.3	沟道电阻	179
6.6.4	积累电阻	179
6.6.5	JFET 电阻	180
6.6.6	漂移区电阻	181
6.6.7	N <sup>+</sup> 衬底电阻	183
6.6.8	漏接触电阻	184
6.6.9	总导通电阻	184
6.7	功率 VD-MOSFET 元胞优化	186
6.7.1	栅电极宽度的优化	186
6.7.2	击穿电压的影响	187
6.7.3	设计规则的影响	189
6.7.4	元胞布局的影响	190
6.8	功率 U-MOSFET 的导通电阻	194
6.8.1	源接触电阻	195
6.8.2	源区电阻	196
6.8.3	沟道电阻	196
6.8.4	积累区电阻	196
6.8.5	漂移区电阻	197
6.8.6	N <sup>+</sup> 衬底电阻	198
6.8.7	漏极接触电阻	198
6.8.8	总导通电阻	198
6.9	功率 U-MOSFET 结构的元胞优化	200
6.9.1	垂直 P 型基区的接触孔结构	200
6.9.2	击穿电压影响	201
6.9.3	可靠性优化	202
6.10	平方关系的传输特性	203
6.11	超线性传输特性	205
6.12	输出特性	207
6.13	器件电容	210
6.13.1	基本 MOS 电容	210
6.13.2	功率 VD-MOSFET 结构的电容	211
6.13.3	功率 U-MOSFET 结构的电容	217
6.13.4	等效电路	222
6.14	栅电荷	223
6.14.1	栅电荷提取	223
6.14.2	电压与电流关系	227

6.14.3	VD-MOSFET 与 U-MOSFET 结构比较	229
6.14.4	元胞节距对 VD-MOSFET 结构与 U-MOSFET 结构的影响	230
6.15	高频工作优化	232
6.15.1	输入开关损耗	232
6.15.2	输出开关损耗	236
6.15.3	栅信号延迟	237
6.16	开关特性	238
6.16.1	开启瞬态	238
6.16.2	关断瞬态	240
6.16.3	开关功率损耗	241
6.16.4	[dV/dt]能力	242
6.17	安全工作区	244
6.17.1	双极型晶体管二次击穿	245
6.17.2	MOS 二次击穿	246
6.18	内部体二极管	247
6.18.1	反向恢复优化	247
6.18.2	寄生双极型晶体管影响	247
6.19	高温特性	248
6.19.1	阈值电压	248
6.19.2	导通电阻	249
6.19.3	饱和区跨导	249
6.20	互补器件	250
6.20.1	P 沟道结构	250
6.20.2	导通电阻	250
6.20.3	深槽结构	250
6.21	硅功率 MOSFET 制造工艺	251
6.21.1	平面 VD-MOSFET 工艺	251
6.21.2	槽形 U-MOSFET 工艺	252
6.22	碳化硅器件	253
6.22.1	巴利加对(Baliga-Pair)构造	254
6.22.2	平面功率 MOSFET 结构	259
6.22.3	屏蔽型平面功率 MOSFET 结构	261
6.22.4	屏蔽型槽栅功率 MOSFET 结构	265
6.23	小结	270
	习题	270
	参考文献	272
<b>第 7 章</b>	<b>双极结型晶体管</b>	<b>275</b>
7.1	功率双极结型晶体管结构	275
7.2	基本工作原理	276
7.3	静态阻断特性	278
7.3.1	发射极开路击穿电压	278



7.3.2	基极开路击穿电压 .....	278
7.3.3	基极-发射极短路工作原理 .....	280
7.4	电流增益 .....	281
7.4.1	发射极注入效率 .....	282
7.4.2	考虑耗尽区复合的发射极注入效率 .....	284
7.4.3	基区大注入时发射极注入效率 .....	285
7.4.4	基区输运系数 .....	288
7.4.5	集电极电流密度很大时的基区扩展效应 .....	290
7.5	发射极电流集边效应 .....	297
7.5.1	基极小注入 .....	298
7.5.2	基极大注入 .....	300
7.5.3	发射极图形 .....	302
7.6	输出特性 .....	302
7.7	导通特性 .....	305
7.7.1	饱和区 .....	306
7.7.2	准饱和区 .....	308
7.8	开关特性 .....	309
7.8.1	导通过程 .....	310
7.8.2	关断过程 .....	316
7.9	安全工作区 .....	325
7.9.1	正向二次击穿 .....	325
7.9.2	反向二次击穿 .....	327
7.9.3	安全工作区的界限 .....	329
7.10	达林顿结构 .....	329
7.11	小结 .....	331
	习题 .....	331
	参考文献 .....	332
<b>第8章</b>	<b>晶闸管 .....</b>	<b>334</b>
8.1	功率晶闸管结构和工作特性 .....	335
8.2	阻断特性 .....	337
8.2.1	反向阻断能力 .....	337
8.2.2	正向阻断能力 .....	340
8.2.3	阴极短路 .....	343
8.2.4	阴极短路的几何结构 .....	344
8.3	导通特性 .....	348
8.3.1	导通状态 .....	349
8.3.2	栅极触发电流 .....	349
8.3.3	维持电流 .....	351
8.4	开关特性 .....	353
8.4.1	开启时间 .....	354
8.4.2	栅极设计 .....	358

8.4.3	放大栅极设计 .....	359
8.4.4	耐 $[dV/dt]$ 能力 .....	360
8.4.5	关断过程 .....	365
8.5	光控晶闸管 .....	366
8.5.1	耐 $[dI/dt]$ 能力 .....	366
8.5.2	栅极区域设计 .....	367
8.5.3	光产生的电流密度 .....	367
8.5.4	放大栅设计 .....	368
8.6	自保护晶闸管 .....	369
8.6.1	正向击穿保护 .....	369
8.6.2	$[dV/dt]$ 开启保护 .....	371
8.7	可关断晶闸管 .....	373
8.7.1	基本结构和工作原理 .....	373
8.7.2	一维关断准则 .....	374
8.7.3	一维存储时间分析 .....	376
8.7.4	二维存储时间模型 .....	376
8.7.5	一维电压上升时间模型 .....	377
8.7.6	一维电流下降时间模型 .....	379
8.7.7	开关能量损失 .....	385
8.7.8	最大的关断电流 .....	386
8.7.9	元胞设计和版图 .....	387
8.8	三端双向可控硅结构 .....	387
8.8.1	基本结构和工作原理 .....	389
8.8.2	栅触发模型1 .....	389
8.8.3	栅触发模式2 .....	389
8.8.4	耐 $[dV/dt]$ 能力 .....	390
8.9	小结 .....	391
	习题 .....	391
	参考文献 .....	392
<b>第9章</b>	<b>绝缘栅双极晶体管 .....</b>	<b>394</b>
9.1	基本器件结构 .....	396
9.2	器件工作和输出特性 .....	398
9.3	器件等效电路 .....	400
9.4	阻断特性 .....	400
9.4.1	对称结构正向阻断性能 .....	400
9.4.2	对称结构反向阻断性能 .....	403
9.4.3	对称结构漏电流 .....	404
9.4.4	非对称结构正向阻断性能 .....	407
9.4.5	非对称结构反向阻断性能 .....	411
9.4.6	非对称结构漏电流 .....	412
9.5	通态特性 .....	416

9.5.1	通态模型	416
9.5.2	通态载流子分布:对称结构	420
9.5.3	导通压降:对称结构	424
9.5.4	通态载流子分布:非对称结构	427
9.5.5	导通压降:非对称结构	431
9.5.6	通态载流子分布:透明发射极结构	435
9.5.7	导通压降:透明发射极结构	438
9.6	饱和电流模型	439
9.6.1	载流子分布:对称结构	442
9.6.2	输出特性:对称结构	446
9.6.3	输出电阻:对称结构	449
9.6.4	载流子分布:非对称结构	450
9.6.5	输出特性:非对称结构	456
9.6.6	输出电阻:非对称结构	458
9.6.7	载流子分布:透明发射极结构	459
9.6.8	输出特性:透明发射极结构	462
9.6.9	输出电阻:透明发射极结构	463
9.7	开关特性	464
9.7.1	开启机理:正向恢复	464
9.7.2	关断机理:无负载状态	469
9.7.3	关断机理:阻性负载	470
9.7.4	关断机理:感性负载	475
9.7.5	单位周期能耗	490
9.8	功耗优化	491
9.8.1	对称结构	492
9.8.2	非对称结构	492
9.8.3	透明发射极结构	493
9.8.4	折中曲线的比较	494
9.9	互补(P沟道)结构	495
9.9.1	导通特性	496
9.9.2	开关特性	498
9.9.3	功耗优化	498
9.10	闩锁抑制	499
9.10.1	深P <sup>+</sup> 扩散	500
9.10.2	浅P <sup>+</sup> 层	503
9.10.3	减薄栅氧层厚度	505
9.10.4	双极电流旁路	507
9.10.5	分流调节器结构	509
9.10.6	单元布局	510
9.10.7	抗闩锁结构	513
9.11	安全工作区	515

9.11.1	正偏安全工作区	516
9.11.2	反偏安全工作区	517
9.11.3	短路安全工作区	520
9.12	槽栅结构	522
9.12.1	阻断模式	523
9.12.2	导通态载流子分布	524
9.12.3	导通态压降	525
9.12.4	开关特性	526
9.12.5	安全工作区	526
9.12.6	修正结构	528
9.13	阻断电压环	529
9.13.1	N 基区设计	530
9.13.2	功率 MOSFET 基线	530
9.13.3	导通特性	531
9.13.4	折中曲线	532
9.14	高温工作	533
9.14.1	导通特性	533
9.14.2	门锁特性	535
9.15	寿命控制技术	535
9.15.1	电子辐照	536
9.15.2	中子辐照	537
9.15.3	氦辐照	537
9.16	单元优化	537
9.16.1	平面栅结构	538
9.16.2	槽栅结构	540
9.17	反向传导结构	544
9.18	小结	548
	习题	548
	参考文献	550
<b>第 10 章</b>	<b>应用综述</b>	<b>555</b>
10.1	典型 H 桥拓扑	555
10.2	功耗分析	556
10.3	低直流总线电压下的应用	557
10.4	中等直流总线电压下的应用	560
10.5	高直流总线电压下的应用	563
10.6	小结	565
	习题	565
	参考文献	566

# 第1章 绪 论

现代社会逐步增加了对舒适、交通和医疗方面的电气的依靠，促使发电、电力传输和电力管理技术的巨大进步。这些进步应归功于控制电的流动的功率器件性能的增强。在 20 世纪 50 年代固体器件替代真空管后，业界依靠硅双极器件，例如双极结型功率晶体管和晶闸管。尽管这些器件快速增长以服务于更广泛的系统需求，在复杂控制方面的基本限制和保护电路导致大的体积和昂贵的解决措施。在 20 世纪 70 年代，数字电子学的 MOS 技术出现使创造出用于功率开关电气的新一类器件成为可能。这些硅功率 MOSFET 已经广泛地用于工作电压较低（低于 100 V）的高频电气中。在 20 世纪 80 年代，MOS 和双极合并的物理机理使创造出另一类器件成为可能。在这些器件中最成功的创新是绝缘栅双极型晶体管(IGBT)。或许除高压直流(DC)传输系统外，IGBT 的大功率密度、简单接口和坚固性已经使它成为所有中功率和大功率电气的首选。由于 MOS 栅结构介入可能威胁到常规功率晶闸管最终剩下的堡垒。

系统要求功率器件工作在很宽的功率和频率范围内。功率器件的应用与工作频率的关系，如图 1.1 所示。像高压直流(HVDC)电力传输和机车驱动，大功率系统要求在较低的频率控制兆瓦级的功率工作。随着工作频率的提高，对器件的额定功率减小，典型的微波炉用器件处理大约 100 W。所有这些电气都采用硅器件。晶闸管适合于低频、大功率电气，IGBT 适合于中频和中功率电气，功率 MOSFET 适合于高频电气。

功率器件应用划分的另一种方法是根据它们要求处理的电流和电压，如图 1.2 所示。在图的大功率端，可用的能单独处理大于 6000 V 和 2000 A 的晶闸管，用单个芯片可控制超过 10 MW 的功率。这些器件适用于 HVDC 功率传输和机车驱动(牵引)。对于要求工作电压在 300 V ~ 3000 V 之间具有可观的电流处理能力的系统，IGBT 是优选方案。当要求电流小于 1 A 时，适合集成多个器件在一个芯片上，以便为系统提供更强的功能，例如在通信和显示驱动方面。然而，当电流超过几安培，如用于汽车电子系统和开关电源模块，使用具有合适的集成电路控制的分立功率 MOSFET 器件具有更好的性价比。结论是现在没有哪一种器件结构适合于所有的应用，为进一步创新留下了广阔的空间。

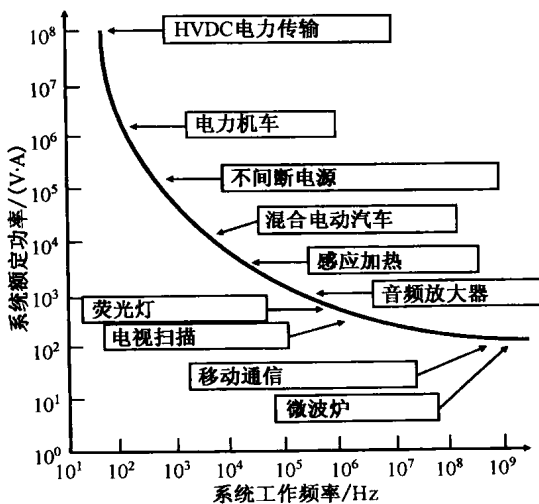


图 1.1 功率器件应用

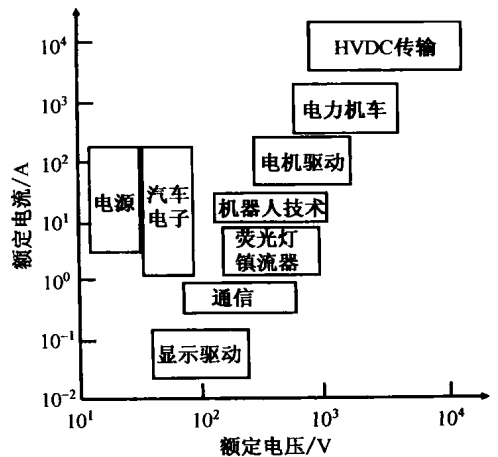


图 1.2 功率器件按系统分类

## 1.1 理想和典型的功率开关模型

理想的功率器件必须具有在零功率消耗下控制功率流向负载的能力。在系统中遇到的负载可能是电感性的(如电机和螺线管)、电阻性的(如加热器和灯丝)或电容性的(如变换器和 LCD 显示器)。最常见的是用控制电路可调节产生脉冲电流,将它加在基极上周期性地控制功率器件的导通,使功率传输到负载。图 1.3 所示是通过功率开关传输功率的理想波形。在每个开关周期内,开关在到  $t_{ON}$  时间内保持导通,在  $T$  期间保持关断。对于理想的开关,在导通状态电压降是零,结果是没有功率消耗。类似地,在关断状态,理想功率开关的漏电流是零,结果是没有功率消耗。此外,假设功率开关能使在导通和关断之间瞬间转换,也没有功率损失。

用观察典型的功率开关在导通、关断以及开关瞬间的波形展示功率消耗。如图 1.4 所示,典型的功率器件在导通态展示了一个电压降( $V_F$ ),它导致了在导通态的功率消耗,由下式给出

$$P_L(\text{导通态}) = \delta I_F V_F \quad (1.1)$$

这里  $I_F$  是导通电流。在该表达式中,  $\delta$  是由下式给出的占空比

$$\delta = t_1 / T \quad (1.2)$$

这里  $T$  是时间周期(工作频率的倒数)。

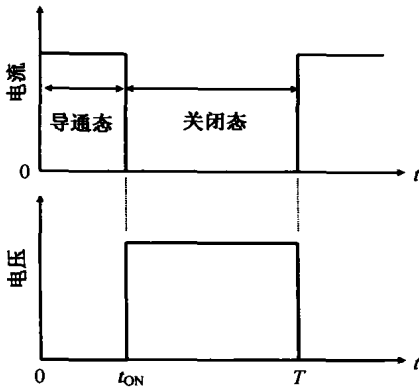


图 1.3 功率传输的理想波形

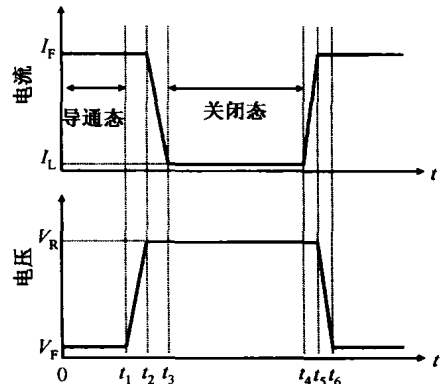


图 1.4 功率传输的典型波形

在关断态也有功率消耗,由下式给出

$$P_L(\text{关断态}) = (1 - \delta) I_L V_R \quad (1.3)$$

由于施加反向偏置电压 ( $V_R$ ), 这里  $I_L$  是在器件关断态的漏电流。如果开关时间小到可以和周期相比, 该表达式是正确的。如果该假设无效, 功耗可由下式得到

$$P_L(\text{关断态}) = (t_4 - t_3) I_L V_R / T \quad (1.4)$$

最常见的是, 和其他元件比较关断态的功耗是小得可以忽略不计。然而, 在温度升高和对肖特基接触施加反向电压时这就不再正确了。

开关期间发生的功耗在关断瞬间和导通瞬间必须分别对待。关闭瞬间, 典型的负载是感性的, 通过开关的电压迅速上升到直流电源电压, 伴随着流过开关的电流减小。对于图 1.4 所示的线性波形, 关闭瞬间的功耗可由下式计算

$$P_L(\text{关闭瞬间}) = 0.5(t_3 - t_1) I_F V_R f \quad (1.5)$$

这里  $f$  是工作频率。类似方法, 在导通瞬间的功耗可由下式计算

$$P_L(\text{导通瞬间}) = 0.5(t_6 - t_4)I_F V_R f \quad (1.6)$$

在开关产生的总功耗是将这些项结合在一起获得

$$P_L(\text{总功耗}) = P_L(\text{导通态}) + P_L(\text{关断态}) + P_L(\text{关断瞬间}) + P_L(\text{导通瞬间}) \quad (1.7)$$

在低工作频率下，导通态功耗通常是主要的，期望开发具有低导通压降的功率开关。在高工作频率下，开关功耗通常是主要的，期望开发具有快开关速度或小的瞬变时间的功率开关。遗憾的是，在大多数设计中，通常必须在最小导通态和开关功耗之间折中。随着功率开关技术的进步，优化后设计的总功耗不断减小，增强了电力系统的效率。

## 1.2 理想和典型的功率器件参数

如上所述，硅功率器件服务业界超过了50年，但是不能认为有理想的器件特性。一般地，电力电子电路要求整流管控制电流的方向和功率开关调整电流的持续时间。这些元件还没有展示出理想的特性，功率电路要求的理想特性是防止功率消耗。

理想的功率整流管应展示出图1.5所示的电流-电压( $i-v$ )特性。在正向导通模式，工作在图中的第一象限，应能在零导通压降下通过任何量的电流。在反向阻断模式，工作在图中的第三象限，应能在零漏电流下，保持任何值的电压。进一步，理想的整流管应以零开关时间在导通态和关断态之间开关。

实际的硅功率整流器展示的  $i-v$  特性如图1.6所示。当在导通态流过电流时，它们有有限的电压降( $V_{ON}$ )，导致导通时的功耗。当在关断阻断电压时，它们有有限的漏电流( $I_{OFF}$ )，产生关断态功耗。此外，针对击穿电压(BV)的设计目标，必须精心选择硅器件漂移区的掺杂浓度和厚度。进一步，随着额定电压的提高，因为导通电压降增大，功率器件的功耗增加。

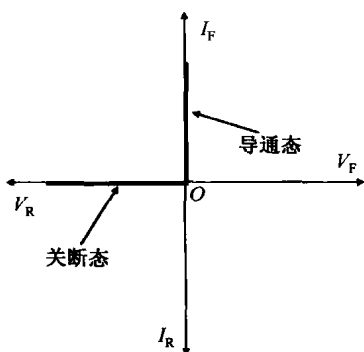


图 1.5 理想的功率整流管的特性

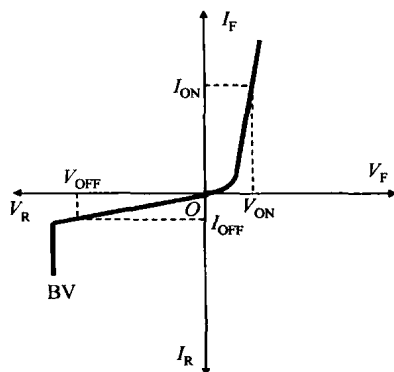


图 1.6 典型的功率整流管的特性

理想功率开关的  $i-v$  特性如图1.7所示。正如在理想整流管的情况一样，理想晶体管在零压降下传导电流，在零漏电流关断态下阻断电压。此外，理想器件能工作在大电流和高电压的放大区，由施加的栅偏压控制该模式下的正向饱和电流。对于理想晶体管，在放大区特性曲线间的间隔是均匀的，这表示增益是与正向电流和电压无关的。

典型的功率开关的  $i-v$  特性如图1.8所示。该器件展示了在导通态的电流有限的电阻，以及工作在关断态的有限的漏电流（因为该值比导通时的电流低得多，所以在图中没有显示）。典型晶体管的击穿电压也是有限的，在图中用 BV 表示。典型的晶体管在放大区能工作在大电压和大电流下。该电流受基极电流控制，而对于 MOSFET 或 IGBT 由栅电压决定（如图1.8所示）。用栅

压控制特性更好, 因为可集成驱动电流以降低它的功耗。对于工作在沟道夹断的饱和电流模式, 典型的晶体管放大区特性曲线之间的间隔是不均匀的, 服从平方率。最近, 有人提出一种工作在新的超线性模式的器件, 并展示将其在无线基站应用中<sup>[1]</sup>。随着栅压提高, 这些器件展示了在饱和和漏电流特性曲线是等间隔的。当晶体管用于音频、视频或手机信号时, 这是一种理想的现象, 因为它消除了在图 1.8 中所示的特性曲线的信号畸变。

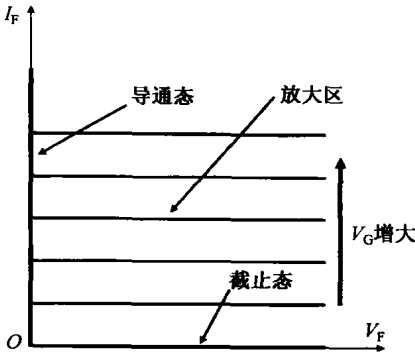


图 1.7 理想的晶体管特性

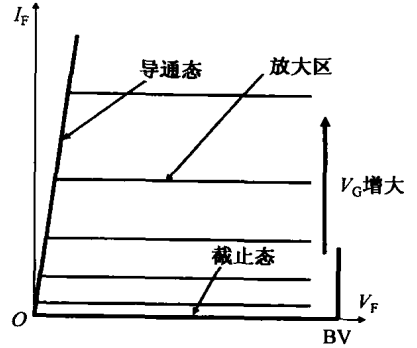


图 1.8 典型的晶体管特性

### 1.3 单极功率器件

双极功率器件工作在导通态时, 具有少数载流子注入。当将器件从导通态转向关断态时, 必须将这些载流子去除。经由栅驱动电流或经电子-空穴复合过程完成电荷去除。这些过程引入可观的功耗, 使功率管理效率降低。因此, 在功率器件中利用单极电流导电更受欢迎。常用的单极功率二极管结构是肖特基整流管, 它利用金属-半导体势垒进行电流的整流。高压肖特基整流结构还包含漂移区, 如图 1.9 所示, 其目的是支撑反向阻断电压。随着提高阻断电压, 漂移区的电阻迅速增大, 这将在本章后部讨论。商用硅肖特基整流管的阻断电压可达 100 V。大于该值后, 硅肖特基整流管的导通压降变得太大以至于无法实用。对于更高 BV 要求, 硅 P-i-N 整流管更受欢迎, 由于尽管其降低了开关特性, 但是它们具有更低的导通压降。碳化硅肖特基整流管具有非常低的漂移区电阻, 可以设计具有低的导通压降和优异开关特性的非常高电压的器件。

最常用的单极功率器件是硅功率金属-氧化物-半导体场效应晶体管(MOSFET)。虽然, 已经探讨了如结型场效应晶体管(JFET)或静电感应晶体管(SIT)之类的结构, 因为它们属常通态器件, 在电力电子应用中还不普遍<sup>[2]</sup>。商用的硅功率 MOSFET 是依据图 1.10 所示的结构。在 20 世纪 70 年代, 具有“平面栅”结构的 D-MOSFET 第一次被引入商用。通过使用硼和磷离子注入, 接着进行热推进过程, P 型基区和 N<sup>+</sup> 源区与多晶硅栅电极的边缘是自对准的。N 型沟道栅电极下的结由横向延伸的差所决定。器件穿过 P 型基区/N 漂移区的结将正电压施加在漏端。阻断电压能力由 N 漂移区的掺杂浓度和厚度所决定。尽管低电压(小于 100 V)硅功率 MOSFET 有低的导通电阻, 但是, 随着阻断电压提高, 漂移区电阻迅速增加, 将硅功率 MOSFET 性能限制在 200 V 以下。它和用于更高电压的 IGBT 的共同点是因为更小的导通态功耗。

在 20 世纪 90 年代, 硅 U-MOSFET 结构可以商用了。它具有刻蚀到硅表面内的槽栅结构。N 型沟道形成在 P 衬底区表面沟槽的侧面。沟道长度由 P 基区和 N<sup>+</sup> 源区垂直延伸的差所决定, 它可由掺杂离子注入能量和推进时间控制。开发硅 U-MOSFET 结构, 可以消除 D-MOSFET 结构内的 JFET 结构, 来减小导通电阻。



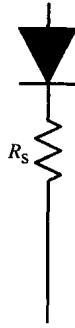
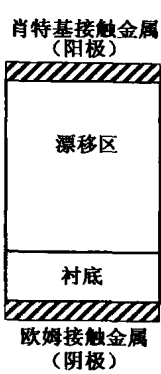


图 1.9 功率肖特基整流管结构及其等效电路

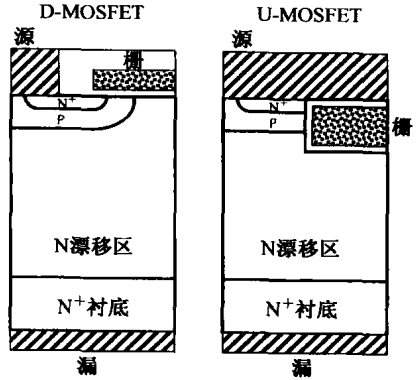


图 1.10 硅功率 MOSFET 结构

### 1.4 双极功率器件

常用的硅功率双极器件是双极型晶体管和门极可关断晶闸管(GTO)。最初开发这些器件是在 20 世纪 50 年代,广泛用于功率开关电器直到 20 世纪 70 年代,当硅功率 MOSFET 和 IGBT 可用时补充了它们。双极型晶体管和 GTO 的结构如图 1.11 所示。在这两种器件中,少数载流子注入漂移区调制其导电性能,降低了导通压降。然而,在开关期间,这些电荷随后必须去除,导致大的关断功耗。这些器件要求大的控制(基极或栅)电流,必须用分立器件实现,导致昂贵笨重的系统设计。为了克服这一弱点,在 20 世纪 80 年代提出和发展了 MOS 双极结构。

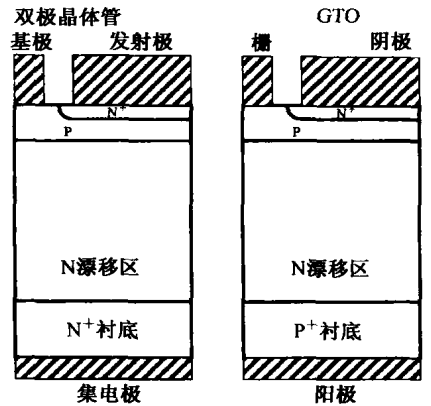


图 1.11 硅双极器件结构

### 1.5 MOS 双极功率器件

在功率开关电器中,应用最广泛的硅高压(大于 300 V)器件是 IGBT,它在 20 世纪 80 年代通过结合双极型晶体管和 MOSFET 的工作机理开发出来<sup>[3]</sup>。IGBT 的结构非常类似图 1.12 所示的功率 MOSFET,仅仅是用 P<sup>+</sup> 衬底换成 N<sup>+</sup> 衬底。然而,这个替换产生了一个 4 层的寄生晶闸管,最初是考虑优异的性能被中断,因为它的闩锁导致栅失控的破坏性失效。幸运的是,可通过在单元内增加 P<sup>+</sup> 区以抑制寄生的晶闸管,同时保持 P<sup>+</sup> 衬底少数载流子注入 N 漂移区的优点,结果显著地减少它的电阻。这使得开发具有大电流的高压 IGBT 产品成为可能。

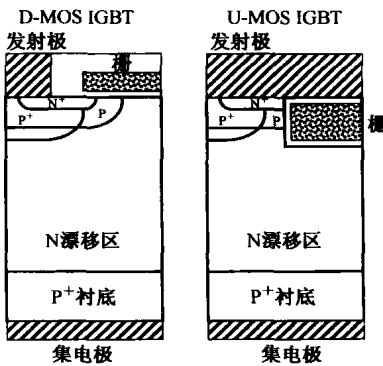


图 1.12 IGBT 器件结构

为提高电压阻断能力,必须加宽 N 漂移区,IGBT 的导通压降随之而增加。在保持小的控制电流优势的同时,为了改善导通压降,已经开发了多种 MOS 栅控晶闸管结构。第一种值得关注的结构是 MOS 控制晶闸管(MCT)<sup>[4,5]</sup>,它具有一个 N 型漂移区,如图 1.13 所示。和 IGBT 比较,通过允许 4 层晶闸管结构到闩锁,获得降低的导通压降。通过施加负栅压以形成一个电流通路,该通路分流