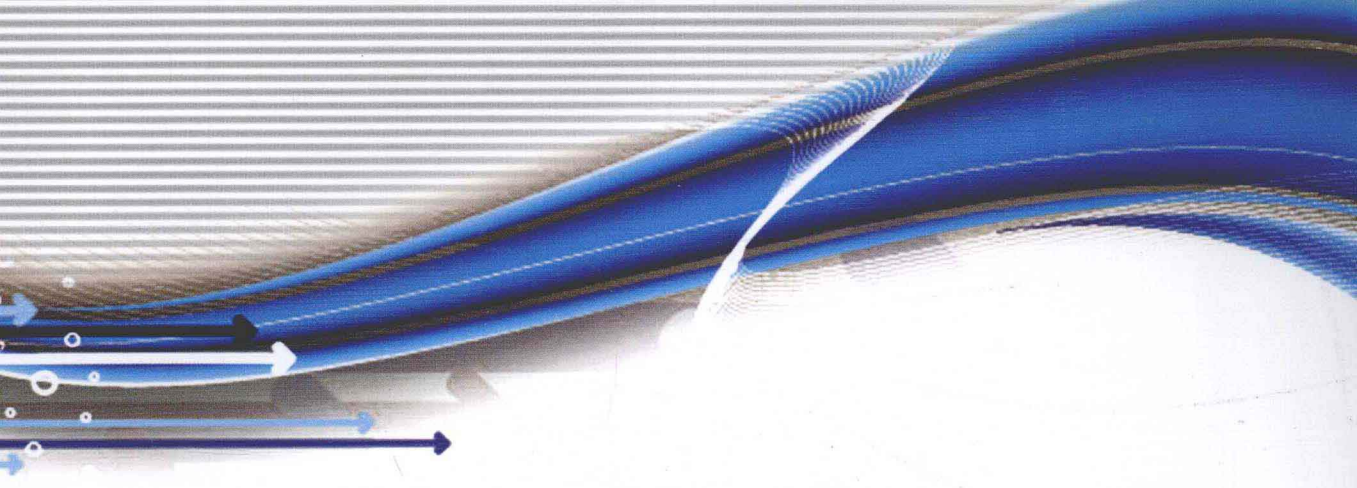




EDA

技术与实验

陈立万 陈 强 赵威威 李洪兵 姜玉泉  编著

EDA JISHU YU SHIYAN



西南交通大学出版社
[Http://press.swjtu.edu.cn](http://press.swjtu.edu.cn)

EDA 技术与实验

陈立万 陈 强 赵威威 编著
李洪兵 姜玉泉

西南交通大学出版社

· 成 都 ·

内容简介

本书在借鉴国内外同类文献资料的基础上,结合编者多年的教学和科研实践经验,从系统的观点出发,深入浅出地讲解了基于可编程器件的电路与系统架构及设计方法。对 EDA 技术包含的四个基本要素(计算机、可编程器件、电路表达方式、EDA 开发工具)的后三个要素作重点剖析,尤其是对系统可编程模拟器件的设计进行了较详细的阐述。本书共提供 18 个实验项目供学习者练习,由浅入深,从简单的电路设计入手,到最后能够设计比较复杂的电子系统。本书旨在培养和提高学习者利用 EDA 技术设计电路系统的实际动手能力与实践水平。

本书特点在于注重系统性,兼顾全面性和实时性,以提高实际工程设计能力为目的,尤其强调基于可编程器件设计集成电路与系统能力的培养。对主流可编程模拟与逻辑器件的开发应用及相关知识作了系统和完整的介绍,让读者通过本书的学习,能初步了解可编程器件,掌握 EDA 的基本内容,深刻领会现代电路系统的设计方法。

本书可供高等院校的电子信息类、通信类、自动化类、计算机类以及仪器仪表类相关专业的本科生或专科(高职)生使用,也可用于 EDA 技术课程的实验、课程设计、综合实训和全国大学生电子设计竞赛的指导教材,同时也可作为从事 EDA 技术应用与开发的工程技术人员的设计参考用书。

图书在版编目(CIP)数据

EDA 技术与实验 / 陈立万等编著. — 成都: 西南交通大学出版社, 2012.7
ISBN 978-7-5643-1605-1

I. ①E… II. ①陈… III. ①电子电路—电路设计—计算机辅助设计—高等学校—教材 IV. ①TN702

中国版本图书馆 CIP 数据核字(2012)第 153881 号

EDA 技术与实验

陈立万 陈 强 赵威威 编著
李洪兵 姜玉泉

责任编辑	黄淑文
特邀编辑	罗在伟
封面设计	何东琳设计工作室
出版发行	西南交通大学出版社 (成都二环路北一段 111 号)
发行部电话	028-87600564 028-87600533
邮政编码	610031
网 址	http://press.swjtu.edu.cn
印 刷	成都中铁二局永经堂印务有限责任公司
成品尺寸	185 mm × 260 mm
印 张	23.125
字 数	605 千字
版 次	2012 年 7 月第 1 版
印 次	2012 年 7 月第 1 次
书 号	ISBN 978-7-5643-1605-1
定 价	42.00 元



图书如有印装质量问题 本社负责退换
版权所有 盗版必究 举报电话: 028-87600562

前 言

当前,整个电子工程领域正在发生三大技术的重点转移,即:分立元件向集成电路转移、模拟技术向数字技术转移、固定器件向可编程器件转移。强大的需求牵引使得国内电子工程界和电子信息工程教育界形成了与日俱增的电子自动化(Electronic Design Automation, EDA)热潮。

广义上讲,EDA 技术是指以计算机为工作平台,融合了应用电子技术、计算机技术、信息处理及智能化技术的最新成果,进行电子产品的自动设计。EDA 技术广义的定义范围包括:半导体工艺设计自动化、可编程器件设计自动化、电子系统设计自动化、印刷电路板设计自动化、仿真与测试故障诊断以及形式验证自动化。利用 EDA 工具,设计者可以从概念、算法、协议等开始设计电子系统,大量工作可以通过计算机完成,并可以将电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程的在计算机上自动处理完成。本书主要向读者介绍狭义的 EDA 技术。狭义的 EDA 技术是指以可编程器件为物质载体,以计算机为工作平台,以 EDA 工具软件为开发环境,以原理图或硬件描述语言作为电子系统功能描述的主要方式,以电子系统设计为目标的电子产品自动化设计过程。

EDA 技术的出现,在设计方法、工具等方面发生了彻底的变革,极大地提高了电路系统设计的效率和可靠性,减轻了设计劳动强度。为突出本书的实用性、全面性,编者在借鉴国内外同类文献资料的基础上,结合编者的教学、科研实践经验,从系统的观点出发,深入浅出地讲解了基于可编程器件的电路与系统架构方法。对 EDA 技术包含的四个基本要素(计算机、可编程器件、电路表达方式、EDA 开发工具)中的后三个要素作重点剖析。

全书整体上分为:绪论、上篇、中篇、下篇、附录等五大部分。

绪论部分介绍现代电路与系统的设计理念、方法,EDA 概念、发展趋势及应用。

上篇为数字篇,含 1~4 章。第 1 章为数字系统设计,第 2 章介绍 CPLD/FPGA 的基础知识,第 3 章讲解硬件描述语言 HDL,第 4 章为 EDA 软件 Quartus II 10.0 基础。

中篇为模拟篇,含 5~7 章。第 5 章介绍在系统可编程模拟器件,第 6 章讲解 ispPAC 的设计开发工具,第 7 章论述基于 ispPAC 器件的模拟电路系统设计。

下篇为实验篇,含第 8~9 章。提供 18 个实验项目供学习者练习。实验由简到难,从简单的集成电路设计入手,到最后能够设计比较复杂的电子系统。

附录部分主要介绍了 Verilog-HDL 语言、实验开发系统等内容。

本书由重庆三峡学院陈立万、陈强、赵威威、李洪兵与西安理工大学姜玉泉共同编著。编写分工为:陈立万教授编写绪论以及 1、3 章,赵威威编写 2、4 章,陈强负责 5、6、7 章以及附录部分的编写工作,李洪兵负责编写第 8 章,陈强与姜玉泉共同编写了第 9 章。参与

本书编写以及为编写提供帮助的部分教师、工程师和学生，在此一并致谢！在编写过程中，参考了许多学者和专家的著作及研究成果，在此谨向他们表示诚挚的谢意！衷心感谢北京百科融创教学仪器设备有限公司以及该公司王占奎工程师在本教材编写过程中提供的帮助！

现代 EDA 技术不断促进电子产业发展，我们期望本书的问世能够对高校 EDA 教育起到积极的推动作用。同时，由于生产制造技术的不断进步又刺激着 EDA 技术与工具的飞速发展，为增强本书内容的“同步性”、“实时性”与“可扩展性”，我们期望读者在阅读本书的同时能够多参考附录所列部分 EDA 网站。由于作者水平有限，书中难免存在疏漏和不足之处，我们真诚希望得到各位同行和读者的批评指正（E-mail: clw164@126.com）。

编 者

2011 年 11 月

目 录

第 0 章 绪 论	1
0.1 现代电子系统的技术路线和设计理念	1
0.2 现代电子系统的设计方法与设计工具	1
0.3 EDA 技术的定义及其发展概况	4
0.4 EDA 技术的基本特征	6
0.5 EDA 技术的发展趋势	8
0.6 EDA 技术的应用	9
思考与习题	10

上篇 数字篇

第 1 章 数字系统设计	11
1.1 数字系统及其设计方法	11
1.2 基于 FPGA/CPLD 数字系统的设计规则	22
1.3 基于 FPGA/CPLD 数字系统设计的三大要素	24
思考与习题	27
第 2 章 CPLD/FPGA 的基础知识	28
2.1 可编程逻辑器件的历史和概述	28
2.2 FPGA/CPLD 概述	29
2.3 PLD/FPGA 结构与原理初步	30
思考与习题	35
第 3 章 硬件描述语言 HDL	36
3.1 概 述	36
3.2 VHDL 语言的基本结构	38
3.3 VHDL 语言要素	41
3.4 VHDL 并行语句	52
3.5 顺序语句	65
3.6 子程序	82
3.7 库、程序包和配置	85
3.8 VHDL 描述风格	90

3.9 状态机设计法	92
3.10 常用数字逻辑电路的设计实例	110
思考与习题	136
第 4 章 EDA 软件 Quartus II 10.0 基础	138
4.1 Quartus II 软件介绍	138
4.2 FPGA 的基本开发流程	139
4.3 Quartus II 10.0 的使用方法	141
4.4 Quartus II 10.0 调用 ModelSim-Altera 6.5e	158
思考与习题	164

中篇 模拟篇

第 5 章 在系统可编程模拟器件	165
5.1 可编程模拟器件概述	165
5.2 isp PAC10	167
5.3 isp PAC20	176
5.4 isp PAC30	186
5.5 ispPAC80 与 ispPAC81	190
5.6 可编程电源管理芯片 (ispPAC Power Manager)	193
5.7 在系统可编程时钟发生器	197
思考与习题	200
第 6 章 isp-PAC 的设计开发工具	202
6.1 PAC-Designer 软件概述	202
6.2 软件主要功能以及设计开发流程	204
6.3 PAC-Designer 菜单详解	206
6.4 基于 ispPAC10 的设计实例	211
6.5 ispPAC30、ispPAC80 以及 ispPAC-POWR1220AT8 的软件设计与器件编程方法	220
思考与习题	228
第 7 章 基于 isp PAC 器件的模拟电路系统设计	229
7.1 输入输出接口电路	229
7.2 ispPAC 的增益调整	231
7.3 双二阶有源滤波器设计与实现	235
7.4 用 ispPAC 实现用于热电激光二极管冷却器中的温度 控制器	237
7.5 电桥测量电路	239
7.6 isp PAC Power Manager 器件的应用	242
思考与习题	244

下篇 实验篇

第 8 章 可编程器件基本实验	246
8.1 可编程逻辑器件基础实验	246
实验项目一 可编程逻辑器件实验软、硬件平台的认识与使用	246
实验项目二 译码器的设计	255
实验项目三 触发器功能模拟	257
实验项目四 8 位数码扫描显示电路设计	261
实验项目五 带进制的计数器	263
实验项目六 半整数分频器的设计	267
8.2 ispPAC 模拟实验	270
实验项目七 ispPAC10 芯片增益的调整	270
实验项目八 ispPAC10 芯片增益放大与衰减方法	272
实验项目九 用 ispPAC10 实现二阶滤波器	276
第 9 章 可编程逻辑器件综合实验	279
实验项目一 数字钟设计与 FPGA 实现	279
实验项目二 音乐发生器设计	286
实验项目三 0809 A/D 转换实验	291
实验项目四 键盘扫描显示实验	296
实验项目五 VGA 彩条信号发生器实验	301
实验项目六 交通灯实验	305
实验项目七 电梯控制实验	309
实验项目八 步进电机控制实验	313
实验项目九 数字频率计设计	317
附 录	325
附录 A Verilog HDL 简介	325
附录 B 实验教学系统介绍	326
附录 C VHDL 预定义程序包	332
附录 D 项目报告格式与要求	356
附录 E 缩写词汇	358
附录 F 参考网址	360
参考文献	361

第 0 章

绪 论

随着基础科学技术的发展,电子系统的设计正在经历一场新的变革。采用先进的设计思想与理念,借助现代化的设计手段与工具,使用新型元器件,快速高效设计架构新一代电子系统,已成为当今电子工程界最主要的设计方向。在这样的大背景下,电子设计自动化(Electronic Design Automation, EDA)技术应运而生。在现代电子系统设计活动中,牢固掌握和熟练使用 EDA 技术已经成为电子工程技术人员的必备素质和基本技能。现就现代电子系统设计的相关知识简介如下:

0.1 现代电子系统的技术路线和设计理念

当前,对于整个电子工程界来讲,在设计架构现代电子系统所采取的技术路线和设计理念方面,要及时顺应当前三大技术的重点转移潮流,即:分立元件向集成电路转移、模拟技术向数字技术转移、固定器件向可编程器件转移。随着微电子技术的发展,集成电路功能越来越强大、价格也迅速下降,所以要尽量用集成电路,尽量减少分立元件的使用,以简化设计、减小体积、提高系统的可靠性。数字化有诸多优点,特别是涉及复杂信号处理时,数字化是其唯一途径,所以电子技术重点向数字化转移是必然的趋势。可编程器件以及 EDA 工具的出现与发展是电子设计领域的一场革命。可编程器件可以使系统性能优化、体积缩小、成本降低,可靠性提高,可测性提高,设计周期大为缩短,甚至在板级系统完成后仍可进行电子系统的修改。同时,随着科学技术的进步,可编程器件的生产成本将进一步下降,不久的将来取代固定的中、小规模集成器件也是技术发展的必然。

0.2 现代电子系统的设计方法与设计工具

10 多年前,电子设计的基本思路是选择标准集成电路“自底向上”(Bottom—Up)地构造出一个新的系统,这样的设计方法就如同一砖一瓦建造金字塔,不仅效率低、成本高,而且容易出错。而高层次设计给我们提供了一种“自顶向下”(Top—Down)的全新设计方法,这种设

计方法首先从系统设计入手,在顶层进行功能方框图的划分和结构设计。在方框图一级进行仿真、纠错,在系统一级进行验证。由于设计的主要仿真和调试过程是在高层次上完成的,这有利于早期发现结构设计上的错误,避免设计工作的浪费,同时也减少了功能仿真的工作量,提高了设计的一次成功率。现代 EDA 技术采用“自顶向下(To—Down)”的高层次的电子设计方法,代表了当今电子设计技术的最新发展方向。

现代电子系统的“自顶向下”的设计方法必须充分利用各种 EDA 工具,采用先“建模”,然后“仿真”,最后“实际验证”,即:先“虚拟”后“硬件”的方法。当前 EDA 工具模型库与器件库都越来越完善,利用 EDA 工具软件可以在计算机上设计好电子系统,仿真结果证实性能可达到要求后再具体实现系统,或直接给可编程器件下载。这种设计方法是十分科学合理的,可以收到事半功倍的效果。EDA 工具层出不穷,目前进入我国并有广泛影响的 EDA 软件有:MultiSim、PSPICE、OrCAD、PCAD、Altium Designer、Viewlogic、Mentor Graphics、Synopsys、Cadence、MicroSim 等等。这些工具都有较强的功能,一般可用于多个方面,例如很多软件都可进行电路设计与仿真,同时也可以进行 PCB 自动布局布线,可输出多种网表文件与第三方软件接口。下面按主要功能或主要应用场合,就电路设计与仿真工具、PCB 设计软件、IC 设计软件、PLD 设计工具及其他 EDA 软件,进行简单介绍。

0.2.1 电子电路计算机辅助分析、设计(CAA&CAD)与仿真工具

电子电路设计与仿真工具包括 SPICE/PSPICE、MultiSim、Matlab、SystemView 等。

(1) SPICE (Simulation Program with Integrated Circuit Emphasis): 是由美国加州大学推出的电路分析仿真软件,是 20 世纪 80 年代世界上应用最广的电路设计软件,1998 年被定为美国国家标准。1984 年,美国 MicroSim 公司推出了基于 SPICE 的微机版 PSPICE (Personal-SPICE)。现在用得较多的是 PSPICE6.2,可以说在同类产品中,它是功能最为强大的模拟和数字电路混合仿真 EDA 软件。它可以进行各种各样的电路仿真、激励建立、温度与噪声分析、模拟控制、波形输出、数据输出,并在同一窗口内同时显示模拟与数字的仿真结果。无论对哪种器件、哪些电路进行仿真,都可以得到精确的仿真结果,并可以自行建立元器件及元器件库。

(2) MultiSim (前身为 EWB) 软件: 是 Interactive Image Technologies Ltd 在 20 世纪末推出的电路仿真软件。相对于其他 EDA 软件,它具有更加形象直观的人机交互界面,特别是其仪器仪表库中的各仪器仪表与操作真实实验中的实际仪器仪表完全相同,但它对模数电路的混合仿真功能却毫不逊色,几乎能够 100% 地仿真出真实电路的结果,并且它在仪器仪表库中还提供了万用表、信号发生器、瓦特表、双踪示波器 (MultiSim7 以后版本还具有四踪示波器)、波特仪 (相当实际中的扫频仪)、数字信号发生器、逻辑分析仪、逻辑转换仪、失真度分析仪、频谱分析仪、网络分析仪和电压表及电流表等仪器仪表。还提供了常见的各种建模精确的元器件,比如电阻、电容、电感、三极管、二极管、继电器、可控硅、数码管等。模拟集成电路方面有各种运算放大器、其他常用集成电路。数字电路方面有 74 系列集成电路、4000 系列集成电路等,且还支持自制元器件。MultiSim7 以后版本还具有 I-V 分析仪 (相当于真实环境中的晶体管特性图示仪) 和 Agilent 信号发生器、Agilent 万用表、Agilent 示波器和动态逻辑平笔等。同时它还能进行 VHDL 仿真和 Verilog HDL 仿真。

(3) Matlab 产品族: 它们的一大特性是有众多的面向具体应用的工具箱和仿真块,包含了完整的函数集用来对图像信号处理、控制系统设计、神经网络等特殊应用进行分析和设计。它

具有数据采集、报告生成和 Matlab 语言编程产生独立 C/C++代码等功能。Matlab 产品族具有以下功能：数据分析；数值和符号计算、工程与科学绘图；控制系统设计；数字图像信号处理；财务工程；建模、仿真、原型开发；应用开发；图形用户界面设计等。Matlab 产品族被广泛应用于信号与图像处理、控制系统设计、通信系统仿真等诸多领域。开放式的结构使 Matlab 产品族很容易针对特定的需求进行扩充，从而在不断深化对问题认识的同时，提高自身的竞争力。

0.2.2 PCB 设计软件

PCB (Printed-Circuit Board) 设计软件种类很多，如：Altium Designer、OrCAD、Viewlogic、PowerPCB、Cadence PSD、Mentor Graphics 的 Expedition PCB、Zuken CadStart、Winboard/Windraft/Ivex-SPICE、PCB Studio、TANGO 等等。目前在我国多采用 Altium Designer。

0.2.3 IC 设计软件

IC 设计工具很多，其中按市场所占份额排行为 Cadence、Mentor Graphics 和 Synopsys，这三家都是 ASIC 设计领域相当有名的软件供应商。其他公司的软件相对来说使用者较少。下面按用途对 IC 设计软件作一些介绍。

(1) 设计输入工具是任何一种 EDA 软件必须具备的基本功能。

(2) 设计仿真工具：我们使用 EDA 工具的一个最大好处是可以验证设计是否正确，几乎每个公司的 EDA 产品都有仿真工具。Verilog-XL、NC-verilog 用于 Verilog 仿真，Leapfrog 用于 VHDL 仿真，Analog Artist 用于模拟电路仿真。Viewlogic 的仿真器有：ViewSim 门级电路仿真器，SpeedwaveVHDL 仿真器，VCS-verilog 仿真器。Mentor Graphics 有其子公司 Model Tech 出品的 VHDL 和 Verilog 双仿真器：ModelSim。Cadence、Synopsys 用的是 VSS (VHDL 仿真器)。现在的趋势是各大 EDA 公司都逐渐用 HDL 仿真器作为电路验证的工具。

(3) 综合工具：综合工具可以把 HDL 变成门级网表。在这方面，Synopsys 工具占有较大的优势，它的 Design Compile 是作综合的工业标准，它还有另外一个产品叫 Behavior Compiler，可以提供更高级的综合。随着 FPGA 设计的规模越来越大，各 EDA 公司又开发出了用于 FPGA 设计的综合软件，比较有名的有：Synopsys 的 FPGA Express，Cadence 的 Synplity，Mentor 的 Leonardo，这三家的 FPGA 综合软件占据了市场的绝大部分。

(4) 布局和布线：在 IC 设计的布局布线工具中，Cadence 软件是比较强的，它有很多产品，用于标准单元、门阵列已可实现交互布线。最有名的是 Cadence spectra，它原来是用于 PCB 布线的，后来 Cadence 把它用来作 IC 的布线。其主要工具有：Cell3，Silicon Ensemble——标准单元布线器；Gate Ensemble——门阵列布线器；Design Planner——布局工具。其他各 EDA 软件开发公司也提供各自的布局布线工具。

(5) 物理验证工具：物理验证工具包括版图设计、版图验证、版图提取工具等。这方面 Cadence 也是很强的，其 Dracula、Virtuso、Vampire 等物理工具有很多的使用者。

(6) 模拟电路仿真器：前面讲的仿真器主要是针对数字电路，对于模拟电路的仿真工具，普遍使用 SPICE，只不过是选择不同公司的 SPICE，像 MicroSim 的 PSPICE、Meta Soft 的 HSPICE 等等。HSPICE 现在被 Avanti 公司收购了。在众多的 SPICE 中，最好最准的当数 HSPICE，作为 IC 设计，它的模型最多，仿真的精度也最高。

0.2.4 PLD 设计工具

PLD (Programmable Logic Device) 是一种由用户根据需要而自行构造逻辑功能的数字集成电路。目前主要有两大类型: CPLD (Complex PLD) 和 FPGA (Field Programmable Gate Array)。它们的基本设计方法是借助于 EDA 软件, 用原理图、状态机、布尔表达式、硬件描述语言等方法, 生成相应的目标文件, 最后用编程器或下载电缆, 由目标器件实现。生产 PLD 的厂家很多, 但最有代表性的 PLD 厂家为 Altera、Xilinx 和 Lattice 公司。

PLD 的开发工具一般由器件生产厂家提供, 但随着器件规模的不断增加, 软件的复杂性也随之提高, 目前由专门的软件公司与器件生产厂家合作, 推出功能强大的设计软件。下面介绍主要器件生产厂家和开发工具。

(1) Altera 公司是在 20 世纪 90 年代以后发展起来的 PLD 生产厂家。其主要产品有: MAX3000/7000、FELX6K/10K、APEX20K、ACEX1K、Stratix 等。其开发工具 MAX + PLUSII 是较成功的 PLD 开发平台, 现在使用的是 Quartus II 开发软件。

(2) Xilinx 公司是 FPGA 的发明者。其产品种类较全, 主要有: XC9500/4000、Coolrunner (XPLA3)、Spartan、Vertex 等系列, 其最大的 Vertex-II Pro 器件已达到 800 万门。其开发软件为 Foundation 和 ISE。全球 PLD/FPGA 产品 60% 以上是由 Altera 和 Xilinx 提供的。可以讲 Altera 和 Xilinx 共同引领了 PLD 技术的发展方向。

(3) Lattice 公司是 ISP (In-System Programmability) 技术的发明者, ISP 技术极大地促进了 PLD 产品的发展。ispLEVER 是 Lattice 公司的一个完整的 FPGA 和 CPLD 设计软件, 能帮助用户从概念到完整产品的设计。ispLEVER 包含许多有力的开发工具, 用于设计输入、项目管理、IP 集成、器件映射、布局和布线以及在系统逻辑分析等。与 Altera 和 Xilinx 相比, 其开发工具比 Altera 和 Xilinx 略逊一筹。中小规模 PLD 比较有特色, 大规模 PLD 的竞争力还不够强 (Lattice 没有基于查找表技术的大规模 FPGA)。Lattice 公司 1999 年推出可编程模拟器件, 是年又收购 Vantis (原 AMD 子公司), 成为第三大可编程逻辑器件供应商。2001 年 12 月收购 Agere 公司 (原 Lucent 微电子部) 的 FPGA 部门。主要产品有: ispLSI2000/5000/8000, MACH4/5。

PLD (可编程逻辑器件) 是一种可以完全替代 74 系列及 GAL、PLA 的新型电路, 只要有数字电路基础, 会使用计算机, 就可以进行 PLD 的开发。PLD 的在线编程能力和强大的开发软件, 使工程师可以在几天甚至几分钟内就可完成以往几周才能完成的工作, 并可数将数百万门的复杂设计集成在一颗芯片内。PLD 技术在发达国家已成为电子工程师必备的技术。

0.2.5 其他 EDA 工具

除以上几类软件外, 市面上还有诸如高频和射频设计和分析的工具等大量工具存在。

0.3 EDA 技术的定义及其发展概况

EDA 技术是一门迅速发展的新技术, 涉及面广, 内容丰富, 理解各异, 目前尚无统一的看法。从一般认识上, 将 EDA 技术分成广义 EDA 技术和狭义 EDA 技术。

从广义上讲,EDA 技术是指以计算机为工作平台,在电子 CAA 与 CAD 技术的基础上发展起来的计算机设计软件系统,它融合了应用电子技术、计算机技术、信息处理及智能化技术的最新成果,可进行电子产品的自动设计。广义的 EDA 技术的概念和应用范畴很宽,涵盖电子、通信工程的各个领域。EDA 技术广义的定义范围包括:半导体工艺设计自动化、可编程器件设计自动化、电子系统(涵盖电子电路计算机辅助分析与设计 CAA/CAD,高频以及射频电子系统设计等)设计自动化、印刷电路板设计自动化、仿真与测试故障诊断以及形式验证自动化。利用 EDA 工具,设计者可以从概念、算法、协议等着手来设计电子系统,其中大量工作可以通过计算机完成,如可以将电子产品从电路设计、性能分析到设计出 IC 版图或 PCB 版图的整个过程通过计算机来自动处理完成。EDA 新技术的出现,引发了设计方法、工具使用等方面的彻底变革,极大地提高了电路系统设计的效率和可靠性,减轻了设计者的劳动强度。

国内高校近年来为大学生讲授的 EDA 技术常常被称为狭义的 EDA 技术,狭义的 EDA 技术特指以可编程器件(包含可编程逻辑器件和模拟器件)为物理载体,以图形或硬件描述(HDL)为主要功能表达方式,利用 EDA 工具自动完成现代电子系统架构的设计技术。如果说单片机技术是电子硬件技术领域的第一次革命的话,那大规模可编程逻辑器件技术则是第二次革命且意义更大,其关键点是,工程师可设计自己的芯片,具有更大的自由性和灵活性。

回顾 30 多年电子设计技术的发展历程,将 EDA 技术由简单到复杂分为 CAD、CAE、ESDA 这三个阶段。

0.3.1 CAD (Computer Aided Design) 阶段

20 世纪 70 年代,随着中小规模集成电路的开发应用,传统的手工制图设计印制电路板和集成电路的方法已无法满足设计精度和效率的要求,人们开始用计算机取代手工操作辅助进行 IC 版图编辑、PCB 布局布线,这使得工程设计人员从繁杂、机械的版图设计工作中解脱出来,产生了 CAD(计算机辅助设计)的概念。这是 EDA 发展的初级阶段,其主要特征是利用计算机辅助进行电路原理图编辑及 PCB 布线。此类软件虽然减少了设计活动中的重复劳动,但自动化程度低,需要人工干预整个设计过程。这类软件大多以计算机为工作平台,易学易用,设计中小规模电子系统可靠有效,现在工程设计中此类软件应用也比较广泛。

0.3.2 CAE (Computer Aided Engineering) 阶段

20 世纪 80 年代,为适应电子系统在扩大电路规模和提高制作自动化程度上的需要,逐渐出现了以计算机仿真和自动布线为核心技术的第二代 EDA 技术,即 CAE 计算机辅助工程设计阶段。与 CAD 相比,除了纯粹的图形绘制功能外,又增加了电路功能设计和结构设计,并且通过电气连接网络表将两者结合在一起,实现了工程设计,这就是计算机辅助工程的概念。CAE 的主要功能是:原理图输入、逻辑仿真、电路分析、自动布局布线、PCB 后分析。这一阶段的主要特征是以逻辑模拟、定时分析、故障仿真、自动布局布线为核心,重点解决电路设计的功能检测等问题,使设计能在产品制作之前预知产品的功能与性能,已经具备了自动布局布线、电路的逻辑仿真、电路分析和测试等功能,其作用已不仅仅是辅助设计,而且可以代替人进行某种思维。与 CAD 相比,CAE 除了纯粹的图形绘制功能外,又增加了电路功能设计和结构设计,并且通过电气连接网络表将两者结合在一起,从而实现工程设计。

0.3.3 ESDA (Electronic System Design Automation) 阶段

20 世纪 90 年代, 尽管 CAD/CAE 技术已较为成熟, 但并未把人从繁重的设计工作中彻底解放出来。在整个设计过程中, 自动化和智能化程度还不高, 各种 EDA 软件界面千差万别, 且互不兼容, 学习使用较困难, 直接影响到设计环节间的衔接。基于以上不足, EDA 技术继续发展, 进入了以支持高级语言描述、可进行系统级仿真和综合技术为特征的第三代 EDA 技术——ESDA 电子系统设计自动化阶段。这一阶段采用一种新的设计概念——自顶而下 (Top—Down) 的设计程式和并行工程 (Concurrent Engineering) 的设计方法, 设计者可以在只有设计思想, 但还没有具体实现电路的时候就着手开始设计, 即设计工作从高层开始, 使用标准化的硬件描述语言描述要设计电路的行为特性, 自顶向下完成整个设计。这样, 设计者可以把重点放在概念设计上, 而让自动设计工具完成大部分具体的技术实现, 完成电子产品的系统级至物理级的设计。ESDA 极大地提高了系统设计的效率, 使广大的电子设计师开始实现“概念驱动工程”的梦想。设计师们摆脱了大量的辅助设计工作, 而把精力集中于创造性的方案与概念构思上, 从而极大地提高了设计效率, 使设计更复杂的电路和系统成为可能, 产品的研制周期大大缩短。

0.4 EDA 技术的基本特征

现代 EDA 技术的基本特征是采用高级语言描述, 具有系统仿真综合能力。相比传统数字系统设计, EDA 技术有很大不同, 其具体表现在:

(1) 使用 HDL 语言描述系统的行为和功能。

采用 HDL 对数字电子系统进行抽象的行为与功能描述到具体的内部线路结构描述, 从而可以在电子设计各个阶段、各个层次进行计算机模拟验证, 保证设计过程的正确性。可以大大降低设计成本, 缩短设计周期。

(2) 库 (Library) 的引入。

EDA 工具之所以能够完成各种自动设计过程, 关键是有各类库的支持。如果逻辑仿真时的模拟库、逻辑综合时的综合库、版图综合时的版图库、测试综合时的测试库等。这些库都是 EDA 设计与半导体生产厂商紧密合作、共同开发的。

(3) 设计文档的管理。

某些 HDL 语言也是文档型的语言 (如 VHDL), 这极大地简化了设计文档的管理。

(4) 具有强大的系统建模、电路仿真功能。

EDA 技术中最为瞩目的功能是日益强大的逻辑设计仿真测试技术。EDA 仿真测试技术只需通过计算机, 就能对所设计的电子系统从各种不同层次的系统性特点完成一系列准确的测试与仿真操作, 在完成实际系统的安装后, 还能对系统上的目标器件进行所谓边界扫描测试。这一切都极大地提高了大规模系统电子设计的自动化程度。

如果与传统的使用专用功能器件等分离元件构成的应用电子系统的技术性能和设计手段相比, EDA 技术及其设计系统的优势更加明显。

(5) 具有自主知识产权。

无论传统的应用电子系统设计得如何完美, 使用了多么先进的功能器件, 如单片机、CPU、DSP 处理器、数字锁相环或其他特性功能的 IC, 都掩盖不了一个无情的事实, 即该系统对于设

计者来说,没有任何自主知识产权可言,因为系统中的关键器件并非出自设计者之手,导致该系统在许多情况下的应用直接受到限制,而且有时是致命的。如该系统中某关键器件失去供货来源,或作为极具竞争性的产品批量外销,或应用于关键的军事设备中等情况。

基于 EDA 技术的设计者不同,且 HDL 表达的成功专用功能设计在实现目标方面有选择裕度,因此设计者既可以用不同来源的通用 FPGA/CPLD 来实现,也可以直接用 ASIC 来实现,即可确保设计者拥有完全的自主权,再无受制于人之虞。

(6) 开发技术的标准化、规范化以及 IP 核的可利用性。

传统的电子设计方法至今没有任何标准规范来加以约束,因此,设计效率低,系统性能差,开发成本高,市场竞争能力小。以单片机或 DSP 开发为例,每一次新的开发,必须选用具有更高性价比和更适合设计项目的处理器,但由于处理器的结构不同,语言和硬件特性有很大的差异,设计者每次设计前都必须重新了解和学习相关的知识,如重新了解器件的详细结构和电气特性,重新设计该处理器的功能软件(由于不同 CPU 间的语言不兼容),甚至重新购置和了解新的开发系统和编译软件。

EDA 技术则完全不同,它的设计语言是标准化的,不会由于设计对象的不同而改变;它的开发工具是规范化的,EDA 软件平台支持任何标准化的设计语言;它的设计成果是通用性的,IP 核具有规范化的接口协议。良好的可移植与可测试性,为高效高质的系统开发提供了可靠的保证。

(7) 适用于高效率大规模系统设计的自顶向下设计方案。

从电子设计方法学来看,EDA 技术最大的优势就是能将所有设计环节纳入统一的自顶向下的设计方案中。传统的电子设计技术由于没有规范的设计工具和表达方式,故无法进行这种先进的设计流程。

(8) 全方位地利用计算机自动设计、仿真和测试技术。

EDA 不但在整个设计流程上充分利用计算机的自动设计能力,在各个层次上利用计算机完成不同内容的仿真模拟,而且在系统板设计结束后仍可利用计算机对硬件系统进行完整的测试(边界扫描技术)。

对于传统的设计方法,如单片机仿真器的使用仅仅只能在最后完成的系统上进行局部的硬件仿真调试,在整个设计的中间过程是无能为力的。在硬件系统测试方面,现在的许多系统主板不但层数多,而且许多器件都是 BGA (Ball-Grid Array) 封装,所有引脚都在芯片的底面,焊接后普通的仪器仪表无法接触所需要的信号点,因此无法进行测试。

(9) 对设计者的硬件知识和硬件经验要求低。

传统的电子设计对电子设计工程师似乎有更多的要求:他在电子技术理论和设计实践方面必须是行家里手;他不但应该是软件高手,同时还要是经验丰富的硬件设计能工巧匠;他必须熟悉针对不同单片机或 DSP 器件的开发系统的使用方法和性能,还必须知道许多器件的封装形式和电器特性,知道不同的在线测试表的使用方法和性能指标;他要熟练掌握大量的与设计理论和优化技术毫无关系的技能技巧,不得不事无巨细,事必躬亲。

所有这一切显然不符合现代电子技术发展的需求,首先不符合快速换代的产品市场要求,不符合需求巨大的人才市场要求。

EDA 技术的标准化和 HDL 设计语言与设计平台对具体硬件的无关性,使设计者能更程度地将自己的才智和创造力集中在设计项目性能的提高和成本的降低上,且将更具体的硬件实现工作让专业部门来完成。

(10) 高速性能好。

这是与以 CPU 为主的电路系统相比而言的。以软件方式控制操作和运算的系统速度显然无法与纯硬件系统相比,因为软件是通过顺序执行指令的方式来完成控制和运算步骤的,而用 HDL 语言描述的系统是以并行方式工作的。以对 A/D 进行数据采样控制为例,采样周期包括对 A/D 工作时序的控制和将每一次获得的数据存入 RAM (或 FIFO) 中。工作于 12 MHz 晶振频率的 MCS51 系列单片机对 A/D 控制的采样频率为 20 kHz 上下,即约 20 000 次/s。但若用 FPGA 中设计的状态机来完成同样的工作,对于具有流水线采样工作时序的 A/D 来说,只需两个状态即可完成一次采样,状态间转换的时间仅为一个时钟周期。如果 FPGA 的工作频率是 100 MHz,则采样率可达 50 MHz。

事实上,许多要求高可靠的智能控制系统完全可以利用 EDA 技术通过选择状态机以全硬件来实现。尽管它的运行方式类似于 CPU,但却有良好的可靠性和高速性,因为在外部的强干扰情况下,状态机的死机(进入非法状态)情况是可预测的,这包括非法状态的数量和进入状态的可测性,以及是否已进入的非法状态的可判断性。状态机的非法状态的编码方式和数量是明确的,从而确保了恢复正常状态各种措施的绝对可行性。

0.5 EDA 技术的发展趋势

从目前的 EDA 技术来看,企业重视、应用广泛、工具多样、软件功能强大。今后 EDA 技术的发展趋势如下:

1. 向更方便、简洁的设计输入工具发展

早期 EDA 工具设计输入普遍采用原理图输入方式,以文字和图形作为设计主要表达方式,将设计信息加载到后续的 EDA 工具,完成设计分析与仿真工作。原理图输入方式较为直观,能满足以设计分析为主的一般性要求,但是原理图输入方式不适合用 EDA 综合工具。20 世纪 80 年代末,电子设计开始采用新的综合工具,设计描述开始由原理图设计描述转向以各种硬件描述语言为主的编程方式。用硬件描述语言描述设计,更接近系统行为描述,且便于综合,更适于传递和修改设计信息,还可以建立独立于工艺的设计文件,不便之处是不太直观,要求设计人员学会利用硬件描述语言书写代码。

很多电子设计师都具有原理图设计的经验,而写代码经验欠缺,所以仍然希望继续在比较熟悉的符号与图形环境中完成设计。为此,EDA 公司在 20 世纪 90 年代相继推出一批图形化免编程的设计输入工具,它们允许设计师用他们最方便并熟悉的设计方式,如框图、状态图、真值表和逻辑方程建立设计文件,然后由 EDA 工具来自动生成所需的硬件描述语言文件。

2. 具有数、模混合信号处理能力的 EDA 工具

目前,数字系统设计的 EDA 工具远比模拟电路 EDA 工具多,模拟集成电路 EDA 工具开发的难度较大,但是,由于自然界信息本身多以模拟形式存在,所以实现高性能的复杂电子系统的设计离不开模拟信号。因此,自 20 世纪 90 年代以来,EDA 工具厂商都比较重视数/模混合信号设计工具的开发。对数字信号的语言描述,IEEE 已经制定了 VHDL 标准,对模拟信号的语言正在制定 AHDL 标准,此外还提出了对微波信号的 MHDL 描述语言。

具有混合信号设计能力的 EDA 工具能处理含有数字信号处理、专用集成电路宏单元、数模变换和模数变换模块、各种压控振荡器在内的混合系统设计。美国 Cadence、Synopsys 等公司开发的 EDA 工具已经具有混合设计的能力。

3. 向更为有效的仿真工具发展

通常, 可以将电子系统设计的仿真过程分为两个阶段: 设计前期的系统级仿真和设计过程的电路级仿真。系统级仿真主要验证系统的功能; 电路级仿真主要验证系统的性能, 决定怎样实现设计所需的精度。在整个电子设计过程中仿真是花费时间最多也是占用 EDA 工具资源最多的一个环节。通常, 设计活动的大部分时间在做仿真, 如验证设计的有效性、测试设计的精度、处理和保证设计要求等。仿真过程中仿真收敛的快慢同样是关键因素之一。提高仿真的有效性一方面是建立合理的仿真算法, 另一方面是系统级仿真中系统级模型的建模, 电路级仿真中电路级模型的建模。预计在下一代 EDA 工具中, 仿真工具将有一个较大的发展。

4. 开发更为理想的设计综合工具

今天, 电子系统和电路的集成规模越来越大, 几乎不可能直接面向版图做设计, 若要找出版图中的错误, 更是难上加难。将设计者的精力从烦琐的版图设计和分析中转移到设计前期的算法开发和功能验证上, 这是设计综合工具要达到的目的。高层次设计综合工具可以将低层次的硬件设计一起转换到物理级的设计, 实现不同层次的不同形式的设计描述转换, 通过各种综合算法实现设计目标所规定的优化设计。当然, 设计者的经验在设计综合中仍将起到重要的作用, 自动综合工具将有效地提高优化设计效率。

设计综合工具由最初的只能实现逻辑综合, 逐步发展到可以实现设计前端的综合, 直到设计后端的版图综合以及测试综合达到完整的综合工具。设计前端的综合工具, 可以实现从算法级的行为描述到寄存器传输级结构描述的转换, 给出满足约束条件的硬件结构。在确定寄存器传输结构描述后, 由逻辑综合工具完成硬件的门级结构的描述, 逻辑综合的结果将作为版图综合的输入数据, 进行版图综合。版图综合则是将门级和电路级的结构描述转换成物理版图的描述, 版图综合时将通过自动交互的设计环境, 实现按面积、速度和功率完成布局布线的优化, 实现最佳的版图设计。人们希望将设计测试工作尽可能地提前到设计前期, 以便缩短设计周期, 减少测试费用, 因此测试综合贯穿在设计过程的始终。测试综合时可以消除设计中的冗余逻辑, 诊断不可测的逻辑结构, 自动插入可测性结构, 生成测试向量; 当整个电路设计完成时, 测试设计也随之完成。

面对当今飞速发展的电子产品市场, 电子设计人员需要更加实用、快捷的 EDA 工具, 使用统一的集成化设计环境, 改变传统设计思路, 即优先考虑具体物理实现方式, 而将精力集中到设计构思、方案比较和寻找优化设计等方面, 以最快的速度开发出性能优良、质量一流的电子产品。今天的 EDA 工具将向着功能强大、简单易学、使用方便的方向发展。高性能的 EDA 工具, 其自动化和智能化程度不断提高, 为嵌入式系统设计提供了功能强大的开发环境。

EDA 技术发展迅猛, 完全可以用日新月异来描述。EDA 技术的应用广泛, 现在已涉及各行各业。EDA 水平不断提高, 设计工具趋于完美的地步。

0.6 EDA 技术的应用

在信息通信领域, 要优先发展深亚微米集成电路、新型元器件; 在 ASIC 和 PLD 设计方面,