

国外数字系统设计经典教材系列



Verification Methodology Manual for Low Power

[美] Srikanth Jadcherla

[美] Janick Bergeron

[日] Yoshio Inoue

[英] David Flynn

著

# 低功耗验证方法学

刘雷波 夏宇闻 译



北京航空航天大学出版社  
BEIHANG UNIVERSITY PRESS

国外数字系统设计经典教材系列

# 低功耗验证方法学

## Verification Methodology Manual for Low Power

[美] Srikanth Jadcherla

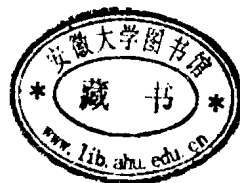
[美] Janick Bergeron

[日] Yoshio Inoue

[英] David Flynn

著

刘雷波 夏宇闻 译



北京航空航天大学出版社

## 内 容 简 介

本书分析归纳了多电压低功耗设计仿真验证技术中几乎所有的关键问题,并提出了十分重要的设计验证原则和规范。内容包括:多电压电源管理基础、电源管理隐患、状态保持、多电压测试平台的架构、多电压验证、动态验证、规则及指导原则等。

本书是任何正在设计或准备设计低功耗应用系统级芯片的必读著作。

### 图书在版编目(CIP)数据

低功耗验证方法学 / (美)迦奇拉等著;刘雷波,  
夏宇闻译. —北京:北京航空航天大学出版社,2012.8  
ISBN 978-7-5124-0849-4

I. ①低… II. ①迦… ②刘… ③夏… III. ①电路设计 IV. ①TM02

中国版本图书馆 CIP 数据核字(2012)第 140910 号

英文原名:Verification Methodology Manual for Low Power

Copyright © 2011 by Synopsys Inc., ARM Limited and Renesas Technology Corp.

Translation Copyright © 2012 by Bei jing University of Aeronautics and Astronautics Press.

All rights reserved.

本书中文简体字版由美国 Synopsys 公司授权北京航空航天大学出版社在中华人民共和国境内独家出版发行。版权所有。

北京市版权局著作权合同登记号 图字:01-2012-5456 号

## 低功耗验证方法学

### Verification Methodology Manual for Low Power

[美] Srikanth Jadcherla

[美] Janick Bergeron 著

[日] Yoshio Inoue

[英] David Flynn

刘雷波 夏宇闻 译

责任编辑 刘 晨

\*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱:emsbook@gmail.com 邮购电话:(010)82316936

涿州市新华印刷有限公司印装 各地书店经销

\*

开本:710×1 000 1/16 印张:12 字数:256 千字

2012 年 8 月第 1 版 2012 年 8 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0849-4 定价:32.00 元

---

若本书有倒页、脱页、缺页等印装质量问题,请与本社发行部联系调换。联系电话:(010)82317024

# 译者序

---

多电压低功耗设计/验证技术是最近几年才发展起来的新技术。在国内出版的所有技术书籍和刊物中,几乎都没有涉及这一领域。而低功耗设计/验证技术对电子芯片产品市场的成功与否有着至关重要的作用。因此,把本书介绍给中国海峡两岸的集成电路设计/验证工程师是一件十分紧迫的任务。

把最新的多电压低功耗设计仿真验证技术介绍给中国读者是翻译本书的宗旨。译者希望本书能帮助读者更好地掌握这种新的设计仿真验证方法。在翻译的过程中,译者尽量从读者的角度出发,想办法用更清晰、更准确的中文表达书中较复杂和难以理解的内容。由于本书是针对集成电路设计仿真验证专业工程师写的,所以起点较高,作者假定读者已掌握数字电路设计仿真验证方法学和 SystemVerilog 语言,并对多电压低功耗系统的设计仿真验证有一定程度的了解。

在翻译的过程中,译者能体会到原书作者在多电压低功耗设计/验证领域的深厚学术功底。作者用简洁的语言,分析归纳了多电压设计仿真验证中几乎所有的关键问题,并提出了十分重要的设计验证原则和规范,供读者在工作中参考。那么多著名设计公司的首席工程师和科学家对本书做出如此高的评价,不是没有原因的。

本书的翻译,除第 3 章由杨浩作为翻译练习完成初稿外,从前言、正文、附录、索引到书背评语,全部由刘雷波和夏宇闻完成。

本书的翻译稿完成后,在 Synopsys(新思科技)公司鲍志伟女士的组织下,时昕、杨冲和张春林三位工程师认真审阅了本书的翻译稿,提出了宝贵的修改意见,他们的反馈显著地提高了翻译的质量。另外,上海澜起 IC 设计公司技术总监山岗先生认真审阅了翻译稿,他肯定了本书的翻译质量。在此,向帮助完成本书翻译的四位专家和鲍女士表示衷心的感谢。

原书中个别错误和几个令读者难以理解的地方,译者在翻译中私自做了适当的修改和补充,使其表述得更准确,理解更容易。由于本书的部分内容涉及许多新概念和新方法,译者在翻译中难免有理解不全面、表达不恰当,甚至有错误和疏漏的地方。敬请发现这些问题的细心读者不吝指教,以便再版时订正。

本书的翻译工作是在巨数/中庆数字技术开发有限公司商松总裁的支持下完成的。译者退休后,商松总裁邀请我来公司担任技术顾问,为译者提供了舒适的办公条

件,自由宽松的工作时间。没有商松总裁的支持,本书的翻译工作是不可能完成的。在本书付印的时刻,让译者向商松总裁、邵寅亮技术总监和巨数/中庆的全体员工表示衷心的感谢。

值此中文版定稿开印之际,谨向所有为本书出版做出贡献的朋友们表示衷心的感谢。

夏宇闻

北京航空航天大学电子信息工程学院退休教授  
北京巨数数字科技开发有限设计公司技术顾问

2011年12月1日

# 前言

---

前几年,我在另一家公司工作。那时我负责主持一片极复杂的“系统芯片”(System on Chip, SoC)的验证工作。该设计项目的计划进度安排得十分紧迫。当时我们的销售目标只是占据某具体市场的一定份额,而该市场对功耗并没有特别的要求,所以市场部负责人告诉我们:“不用担心功耗,只要让芯片快点投产就行了!”经过多月的努力,芯片几乎按时投片生产,并满足了所有原定的设计指标。然而,那时的产品市场前景已发生了变化,我们当然没有得到预期的好评。营销团队对我们说的最多的就是:“如果功耗能降低一些,就可以找到更多的潜在客户,销售业绩就会更好一些!”。为了达到更理想的功率指标,后来芯片经过了几次重新设计(re-spins),项目负责人在事后的审查会议上,总结该项目的主要经验教训时,认识到:“芯片设计必须考虑功耗。”

比起当年,今天这个说法更是如此。在消费者眼中,电池寿命是评判产品是否值得购买的关键因素。而半导体制造工艺过程不断地向尺寸更小、漏电更多的方向发展,使得降低芯片功耗成为更加艰巨的任务。即使是依靠从墙上插座取电运行的系统,也不能不考虑功耗这个因素。不断增加的系统时钟频率带来了系统设备冷却的重大问题。同时,设备-环境友好性也日益引起公众的关注和重视。今天,无论设计什么产品,都必须认真考虑功耗问题。

在过去,许多验证工程师一听到“功耗”这个词的时候,往往会逃避。难道这里没有一点电路问题吗?现在手头这本书书名里有“功耗”也有“验证”,作者将假定读者已经明白,功耗是一个非常重要的验证问题,或者至少读者想知道为什么大家都那么关心低功耗问题。虽然许多低功耗设计技术确实需要一些相当巧妙的电路构思,然而当这些低功耗电路出现故障时,所能看到的只是电路功能(或非功能性方面)出现问题或失效。时钟门控(clock gating)、电源门控(power gating)、单元隔离(isolation cells)和状态保持(state retention)都是一些具有特色的功能。在设计审核中,这些功能正确与否是无法用简单的方法检查出来的。为了检查这些特色功能,必须对特色功能的检查计划进行十分细致的安排,进行测试和仿真模拟。现代系统芯片(SoC)的电源管理方案的验证工作是极其复杂的。作者觉得,许多工程师将会对该验证方案的复杂性感到惊讶。

本书的特点在于:本书不是一篇阐述低功耗验证理论的、干巴巴的学术论文,而

是一本让读者“卷起袖子亲自动手干活”的指南。本书是验证工程师写的,也是为验证工程师服务的。本书讨论验证技术时所使用的例子全部来源于作者在实际工作中遇到的问题,本书还包括可能遇到的错误类型的详细讨论。本文不仅仅讨论了低功耗验证的具体问题,而且全面地概述了低功耗电路的验证方法学。

VMM 第一次学习高潮出现在 2005 年《SystemVerilog 验证方法学》出版后<sup>[1]</sup>。今天,VMM 已经成为最受验证工程师们欢迎的常用 SystemVerilog 类库。这是因为目前 VMM 库已能满足验证工程师们处理低功耗验证问题的需求。本书是以前那本书的伴读本。虽然,对经验丰富的验证工程师而言,本书所描述的某些方法学使人感到类似于已有方法学的自然扩展,但还有一些方法仍需要读者们进行更深入的研究。

Mediatek 无线电公司  
凯利·D·拉尔森

## **TRADEMARKS**

Synopsys is a registered trademark of Synopsys, Inc.

ARM and AMBA are registered trademarks of ARM Limited. “ARM” is used to represent ARM Holdings plc; its operating company ARM Limited; and the regional subsidiaries ARM Inc. ; ARM KK; ARM Korea Ltd. ; ARM Taiwan Limited; ARM France SAS; ARM Consulting (Shanghai) Co. Ltd. ; ARM Belgium N. V. ; AXYS Design Automation Inc. ; AXYS Germany GmbH; ARM Embedded Technologies Pvt. Ltd. ; ARM Norway, SA; and ARM Sweden AB.

All other brands or product names are the property of their respective holders.

## **DISCLAIMER**

All content included in this Verification Methodology Manual for Low Power is the result of the combined efforts of ARM Limited, Renesas Technology Corp. , and Synopsys, Inc. Because of the possibility of human or mechanical error, neither the authors, ARM Limited, Renesas Technology Corp. , Synopsys, Inc. nor any of their affiliates guarantees the accuracy, adequacy or completeness of any information contained herein and are not responsible for any errors or omissions, or for the results obtained from the use of such information. **THERE ARE NO EXPRESS OR IMPLIED WARRANTIES, INCLUDING, BUT NOT LIMITED TO, WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE** relating to the Verification Methodology Manual for Low Power. In no event shall the authors, ARM Limited, Renesas Technology Corp. , Synopsys, Inc. , nor any of their affiliates be liable for any indirect, special or consequential damages in connection with the information provided herein.

## **About Synopsys Press**

Synopsys Press offers leading-edge educational publications written by industry experts for the business and technical communities associated with electronic product design. The Business Series offers concise, focused publications, such as “The Ten Commandments for Effective Standards,” “Social Media Geek-toGeek,” and “The Synopsys Journal,” a quarterly publication for management dedicated to covering the issues facing electronic system designers. The Technical Series publications provide immediately applicable information on technical topics for electronic system designers, with a special focus on proven industry-best practices to enable the mainstream design community to adopt leading-edge technology and methodology. The Technical Series includes the “Verification Methodology Manual for Low Power” (VMM-LP). A hallmark of both series is the extensive peer review and input process, which leads to trusted, from-the-trenches information. Additional titles are nearing publication in both the Business and Technical series.



# 目 录

## 第 1 章 绪 论

1.1 简 介 .....	1
1.2 推动电源管理的要素 .....	2
1.2.1 更深入地考察电源的影响 .....	2
1.2.2 市场对降低功耗的压力 .....	4
1.2.3 技术的进步和功耗的减小 .....	5
1.2.4 节电的规范问题 .....	6
1.3 电压控制方案的出现 .....	8
1.3.1 CMOS 和电压 .....	9
1.3.2 实践中的多电压设计 .....	9
1.3.3 多电压控制系统的形象 .....	12
1.4 组件的验证 .....	14
1.4.1 历史的回顾和展望 .....	14
1.4.2 能感知电压的布尔分析 .....	15
1.5 方法学的采用和实现 .....	17
1.5.1 方法学的差异 .....	17
1.5.2 采纳的方法学 .....	20
1.5.3 规则和指导原则 .....	21
1.6 本书的结构 .....	21

## 第 2 章 多电压电源管理基础

2.1 设计元素 .....	23
2.1.1 轨线/电源线网 .....	23
2.1.2 电压调节器 .....	23
2.1.3 主轨线 .....	24
2.1.4 辅助轨线 .....	24
2.1.5 $V_{DD}$ 和 $V_{SS}$ .....	25
2.1.6 头单元和脚单元 .....	25
2.1.7 虚拟的 $V_{DD}/V_{SS}$ (源电压/地电压) .....	26
2.1.8 保持单元 .....	26
2.1.9 基 极 .....	27

2.1.10	岛	28
2.1.11	阱	29
2.1.12	域	29
2.1.13	总有电源供电的区	29
2.1.14	立体交叉	30
2.1.15	时变	30
2.1.16	多电压状态或电源状态	30
2.1.17	保护电路	30
2.1.18	隔离	31
2.1.19	输入隔离(停车场)	31
2.1.20	电平的换挡调节	32
2.1.21	电源状态表	32
2.1.22	状态的转移	33
2.1.23	状态序列	33
2.1.24	PMU(电源管理单元)	33
2.2	多电压低功耗设计风格	34
2.2.1	关机	34
2.2.2	待机	34
2.2.3	休眠/电源门控	36
2.2.4	保持	36
2.2.5	动态电压调节	36
2.2.6	离散/连续的动态电压调节	37
2.2.7	离散与连续电压调节的比较	37
2.3	结论	37
<b>第3章 电源管理隐患</b>		
3.1	前言	39
3.2	结构性错误	40
3.2.1	隔离及其相关的错误	41
3.2.2	电平换挡及其相关错误	45
3.2.3	其他结构性错误	47
3.3	控制/序列错误	47
3.3.1	隔离控制错误	48
3.3.2	逻辑混乱	53
3.4	体系架构性错误	55
3.4.1	电源门控错误	56
3.4.2	待机状态下的存储器数据遭到破坏	57

3.4.3 外部元件和软件的建模 .....	58
3.5 结 论 .....	59
<b>第4章 状态保持</b>	
4.1 前 言 .....	60
4.2 状态保持的几个途径 .....	61
4.2.1 硬件的方法 .....	61
4.2.2 软件方法 .....	63
4.3 状态保持寄存器 .....	64
4.3.1 选择性保持 .....	66
4.3.2 部分状态保持 .....	69
4.4 保持和验证的体系架构问题 .....	71
4.4.1 复位和初始化 .....	71
4.4.2 验证状态空间的爆炸 .....	71
4.4.3 保持与时钟门控的相互作用 .....	72
4.4.4 推 荐 .....	72
4.5 结 论 .....	72
<b>第5章 多电压测试平台的架构</b>	
5.1 前 言 .....	75
5.2 测试平台结构 .....	75
5.3 组成测试平台的部件 .....	76
5.3.1 软件代码段加载器 .....	76
5.3.2 CPU .....	78
5.3.3 仿真模型 .....	78
5.4 编码的指导原则 .....	80
5.4.1 X值的检测 .....	80
5.4.2 X值的传播 .....	81
5.4.3 硬线连接的常数 .....	81
5.4.4 端口列表中的表达式和边界文件 .....	82
5.4.5 触发器的第一级 .....	83
5.4.6 监视器/断言 .....	84
5.4.7 初始化 .....	84
5.4.8 状态保持 .....	85
5.4.9 同步器 .....	85
5.4.10 单元命名保护 .....	86
5.4.11 关机代码的激活 .....	86
5.5 低功耗元件库的建模 .....	86

5.5.1 电源管理单元 .....	87
5.5.2 标准逻辑单元 .....	88
5.5.3 用户自定义宏组件 .....	88
5.6 结 论 .....	89
<b>第 6 章 多电压验证</b>	
6.1 前 言 .....	91
6.2 静态验证 .....	92
6.2.1 RTL 静态验证 .....	93
6.2.2 门级静态验证 .....	94
6.3 动态验证 .....	97
6.4 层次化的电源管理 .....	100
<b>第 7 章 动态验证</b>	
7.1 引 言 .....	102
7.2 验证计划 .....	103
7.2.1 响应检查 .....	104
7.2.2 外部控制验证 .....	106
7.2.3 电源状态 .....	106
7.2.4 状态保持 .....	107
7.2.5 动态频率调整 .....	107
7.3 All-On(全接通)验证 .....	108
7.4 模 型 .....	109
7.5 定向测试 .....	110
7.5.1 上电复位测试 .....	111
7.5.2 硬件复位测试 .....	112
7.6 电源管理软件 .....	113
7.7 结 论 .....	116
<b>第 8 章 规则及指导原则</b>	
8.1 规则和指导原则的总结 .....	118
第 2 章 规则及指导原则 .....	118
第 3 章 电源管理 .....	118
第 4 章 状态保持 .....	120
第 5 章 多电压测试平台的体系结构和准备 .....	120
第 6 章 多电压验证 .....	121
第 7 章 动态验证 .....	123

**附录 A VMM-LP 基础类和应用程序包**

A.1 RALF 框架总结 .....	126
A.1.1 寄存器 .....	127
A.1.2 存储器 .....	127
A.1.3 块 .....	127
A.1.4 系 统 .....	128
A.2 VMM-LP 类库规范 .....	128
A.2.1 VMM_ENV .....	128
A.2.2 vmm_lp_design .....	131
A.2.3 vmm_lp_transition .....	141
A.3 RAL .....	143
<b>附录 B 静态检查</b>	
B.1 隔离检查 .....	151
B.2 电平换挡器(LS) .....	152
B.3 已使能的电平换挡器(ELS) .....	152
B.4 岛序检查 .....	154
B.5 保持单元 .....	154
B.6 电源开关 .....	155
B.7 总是有供电的单元 .....	156
<b>附录 C 作者简介</b>	
C.1 作 者 .....	157
C.2 感 谢 .....	158
<b>索 引</b> .....	161
<b>参考文献</b> .....	178

# 第 1 章

## 绪 论

### 摘 要

市场的压力,环保规范的强制性要求,以及工艺技术的进步(缩小到 65 nm 甚至更小)是推动低功耗设计技术发展的三要素。因此,多电压设计至关重要。多电压设计不但给设计本身而且也给设计验证带来了许多新的挑战。

1

## 1.1 简 介

当今,几乎每个集成电路(IC)的设计和验证工程师都面临着要求降低功耗的巨大压力。而当市场、环保规范和工艺技术三个方面同时要求降低功耗的时候,我们面对的压力之大确实是前所未有的。这种对降低功耗的多管齐下的压力,已经迫使许多设计采取更为有效的降低功耗的新技术,这些技术几乎都涉及对电压的控制。本书的重点放在当今使用的新出现的电压控制技术,以及如何验证那些新一代的低功耗设计。与设计工作的本身比较,在大多数的设计流程中,验证通常是一项更大的任务。对设计低功耗的集成电路而言,这是一个非常棘手的问题,因为传统的验证技术并不能很好地验证是否已达到降低功耗的设计目标。因此,在本章的后部,有必要以全新的视角,重新研究布尔逻辑和验证过程。我们将竭尽全力,用本书建立起一套可重复使用的、严格的、全面的方法学,来验证低功耗(即功率受管理的)设计。

电子设计自动化(EDA)行业,发展至今已有 25 年以上的历史,过去,在设计过程中,一直没有,也不必处理电压受控的低功耗设计中所遇到的各种复杂问题。这是因为大多数集成电路的电源管理是在系统级进行处理的,因此对 IC 的技术规范和验证过程的影响非常小,这也超出了 IC 设计流程中所使用的 EDA 工具的支持范围。

2

\* 此为原版的页码,余下类同。

在芯片级设计方面,低功耗设计只局限在时钟门控的改进,这使得设计流程中的综合、布局和布线过程,产生了重大的变化,这些变化距今已有近十年的时间了。然而,EDA 设计流程中的这几个步骤,没有处理(也不必处理)集成电路或者 IC 组件的电源电压的控制需求。EDA 工具中的自动化分析和电路实现这两种能力的基础是硬件描述语言(HDL),而硬件描述语言中没有考虑逻辑电路的具体电压连接(被抽象掉了)。因为 HDL 并不考虑电压,而当前基于电压控制的低功耗 IC 设计必须考虑电压,二者之间出现了不一致,从而在 IC 设计和验证领域,造成了巨大的混乱。

大家知道,在电子行业中,多年来人们已积累了丰富的知识产权(IP)模块、代码库、EDA 工具和流程。现在,CMOS 器件的电压控制需要依据这些数据库和设计流程进行设计和验证,电压控制是一个理想的控制系统的输出,该系统涉及硬件、软件、数字和模拟电路模块。掌握这种复杂的情况,现在不但是前端 RTL 设计和验证工程师的工作,也已成为后端电路实现和投片签字验收工程师的责任。

在下面几节中,首先考察推动电源管理的要素是什么。然后将进一步观察并研究在设计中采用电压控制技术,会给设计带来何种变化。这将把我们引入本书的主题,即针对这些低功耗设计技术的验证(VMM)。本章的最后一节将介绍本书的结构及如何采用本书介绍的方法学。

## 1.2 推动电源管理的要素

半导体器件正越来越多地被用在移动/消费类设备中。尽管移动设备的性能也很重要,但影响移动设备市场占有率的主要因素还是电池的寿命,以及设备的尺寸和外形,尤其在移动多媒体应用和电子消费市场上更是如此。随着能源的短缺和设备电费开销问题变得日益显著,即使是用交流供电的固定设备,也存在着要求减小设备尺寸、改进外形,并提供更好(节电)性能的巨大压力。人们逐渐认识到,全球已安装的半导体设备能耗所引起的全球气候变暖,已超过整个航空业。因此,许多国家的政府正在设法规范电子行业的能耗标准。

最后,我们将讨论,有助于实现更低能耗的典型技术进步怎样使节能的问题变得更复杂了。本节将着重考虑下面三个要素:市场、节能规范和技术,以及它们之间的相互作用。然而,在深入研究这个问题之前,需要仔细考察一下“功耗”这个词本身的含义。

3

### 1.2.1 更深入地考察电源的影响

电源管理中最重要因素也许并不在于只考虑“功耗”本身,而必须综合考虑电路构造的功率密度、电力的传送、元件的漏电和寿命四大要素。这四大要素可以概括

如下：

## 1. 功率密度

功率密度是指在一定区域范围内所消耗的功率,也就是在这一个区域内散发的热量。考虑一片封装尺寸为 $1\text{ cm}\times 1\text{ cm}$ 的集成电路,它的平均耗散功率为 $1\text{ W}$ 。这一小片集成电路的耗散功率密度,等价于每平方公里耗散 $10\text{ GW}$ 的功率密度。而 $10\text{ GW}$ 的能量等于许多座核反应堆产生能量的总和。不用说,由这样一个功率密度产生的热量是极其巨大的:封装的表面温度往往可以达到 $100\text{ }^{\circ}\text{C}$ ,而管芯/半导体结温度可达到 $125\text{ }^{\circ}\text{C}$ 。为了散热,必须增加两方面的成本,一方面必须添置散热元件,例如更好的易散热封装、散热片和风扇等,另外一方面还不得不增加运行成本,如风扇和冷却系统等的运行需要消耗电力。许多过热装置集合在一起,例如服务器阵列(server farm)的日常运行,通常需要花费很高的成本,其开销相当于甚至比最初建设服务器阵列的成本还要高。在某些极端的情况下,电池附近积累的过高温度还有可能造成火灾,引起手机和笔记本电脑的爆炸。

通常,人们混淆了功率密度和功率两个不同的概念。虽然热量和相关费用在系统设计和原材料的总预算中占有十分显著的地位,但这并非是必须考虑的唯一问题。

## 2. 传 送

电力传送(delivery)问题涉及电源电压的逐步降低,以及承受电流波动的能力。对供电电源而言,传送是最容易被误解(即最难理解)的需求之一。然而,它构成了电源管理中的一个最重要的方面。随着工艺技术的进步,集成电路中晶体管的尺寸不断地缩小,电源必须能提供越来越多的电流,因此电流波动,尤其是快速的电流波动,经常会给电路设计带来很大的麻烦。传送通常被分类为 $IR$ (电流 $\times$ 电阻)压降,和 $di/dt$ (电流变化率)问题。电源管理方面最难以解决的问题之一是:功率密度和漏电缓解技术往往会造成电流传送问题。第3章中讨论了这个问题。

系统通常都带有一些可说明允许从子系统吸取最大电流值的指标。例如,便携式计算机上的USB接口,通常规定了这个接口可吸取的最大电流值。这一指标等价于所设计的系统对连接到该端口的任何设备所允许吸取的最大电流做了强制性的规定。

4

## 3. 漏 电

漏电是指芯片在没有任何活动的前提下所消耗的电流。在前几代制造工艺技术中,这种待机状态下的漏电流是极其微小的,完全可以忽略不计。而在深亚微米的设计中,情况已有很大不同:在移动设备的情况下,漏电将严重影响电池的使用寿命,造成重大的使用问题。因此,漏电问题不仅仅是电池供电设备指标优劣的问题。随着“绿色设计”的出现,对所有电子系统的漏电指标产生了巨大的冲击。系统的漏电指标必须符合有关部门制定的严格规范。请注意,晶体管即使在动态的情况下,也存在着漏电现象。



## 4. 寿命

寿命是指由于电流功率密度较高,使得芯片的可靠性显著降低的情况。当今集成电路中导线的横截面与过去的横截面相比较,是相当狭窄的。再加上芯片中绝对电流的增加,很有可能使得构造导线的材料远比过去更迅速地老化。因此减少芯片中的电流,将显著地延长芯片的使用寿命。销售到不同市场的电子产品通常都有使用期限的要求,在使用期限内往往有制造厂商的保证。因此,确保产品能在规定的期限内可靠的工作是一个至关重要的设计约束条件。

鉴于上述四大要素(功率密度、电功率的传送、漏电、寿命)会影响系统电源的功耗,现在再让我们考察一下市场、技术进步和节能规范这三个方面是如何相互作用,并影响这几大要素的。

### 1.2.2 市场对降低功耗的压力

半导体产品中,无论是便携设备还是其他设备,其中消费类电子产品所占据的比例越来越高。推动消费品市场不断发展的动力是产品丰富的多媒体功能、纤薄的外形,便携设备的电池还必须有足够长的使用寿命。消费品市场对产品的价格极为敏感,因此要求产品原材料的价格极其低廉。

在便携设备领域,功率密度和漏电是设计必须考虑的两个重要因素。手持设备不能过热(否则将导致产品出现故障),产品的体积必须很小,因此无法安装散热器和风扇。安装散热器和风扇不但增加最终产品的成本,也使产品的体积增大,以至外型粗笨。电池的重量也是一个问题,重量越轻越好。因此,消费产品的部件必须能够高效地利用能源。此外,这些电子部件不能以漏电的方式浪费任何一点能源。因此,我们必须尽一切努力减少便携设备的动态功耗,并尽可能地减少漏电,以减少功率的静态功耗。

5 对由市电电源供电的那部分设备而言,功率密度往往是主要的制约因素。封装、散热片和风扇的成本将显著增加需要采购的原材料成本。此外,有一些多媒体设备,如电视机,是不允许使用风扇散热的,因为风扇的噪声会影响音响的质量。产品尺寸的大小对是否畅销也是一个至关重要的因素。因此,设计师必须想方设法降低功耗。

在诸如服务器、企业网络等系统设备市场,功耗指标是提高系统性能的制约因素。因而降低功耗可提高产品的实际性能,或使产品提供更高的端口功率密度。此外,这些设备耗能的计量,不仅要考虑设备本身运行所需要电力,还需要考虑机房内冷却室温所需要的电力。此外,对这一部分产品而言,还必须安装专用的电力传输线路,这又要增加额外的费用。如果减少了产品的功耗,这些费用也随之减少,因此,功耗的大小也是供应商在市场上选择有关产品的关键依据。

从节能观点出发的市场力量正在形成。世界各地对能源的需求正在迅速上升,