

ANSYS原厂策划 万水精心出品

ANSYS高级仿真技术系列

ANSYS®

万水ANSYS技术丛书

# ANSYS 信号完整性分析 与仿真实例

房丽丽 编著



中国水利水电出版社  
[www.waterpub.com.cn](http://www.waterpub.com.cn)

万水 ANSYS 技术丛书

# ANSYS 信号完整性分析与仿真实例

房丽丽 编著



中国水利水电出版社  
[www.waterpub.com.cn](http://www.waterpub.com.cn)

## 内 容 提 要

本书全面阐述了信号完整性的 EDA 分析流程，分析了信号完整性问题的原理并基于 ANSYS 软件进行了大量原理仿真和工程实例仿真。

本书体系完整、可读性和可操作性强，理论分析紧密结合大量的原理仿真。同时，通过详实的工程实例使读者能够熟练掌握信号完整性分析流程，从而对实际工程问题给出正确解决方案。

本书可作为高等院校、科研院所、公司等从事信号完整性分析的工程人员的工程手册，也可作为高校相关专业的研究生和本科生的科研教学参考书。

## 图书在版编目 (C I P) 数据

ANSYS信号完整性分析与仿真实例 / 房丽丽编著. —  
北京 : 中国水利水电出版社, 2013.4  
(万水ANSYS技术丛书)  
ISBN 978-7-5170-0448-6

I. ①A… II. ①房… III. ①信号系统—有限元分析  
—应用程序 IV. ①TN911.6

中国版本图书馆CIP数据核字(2012)第303293号

策划编辑：杨元泓      责任编辑：李 炎      封面设计：李 佳

书 名	万水ANSYS技术丛书 ANSYS信号完整性分析与仿真实例
作 者	房丽丽 编著
出版发行	中国水利水电出版社 (北京市海淀区玉渊潭南路1号D座 100038) 网址: www.waterpub.com.cn E-mail: mchannel@263.net(万水) sales@waterpub.com.cn 电话: (010) 68367658(发行部)、82562819(万水) 北京科水图书销售中心(零售) 电话: (010) 88383994、63202643、68545874 全国各地新华书店和相关出版物销售网点
经 售	北京万水电子信息有限公司 北京蓝空印刷厂 184mm×260mm 16开本 33印张 816千字 2013年4月第1版 2013年4月第1次印刷 0001—4000册 78.00元
排 版	北京万水电子信息有限公司
印 刷	北京蓝空印刷厂
规 格	184mm×260mm 16开本 33印张 816千字
版 次	2013年4月第1版 2013年4月第1次印刷
印 数	0001—4000册
定 价	78.00元

凡购买我社图书，如有缺页、倒页、脱页的，本社发行部负责调换

版权所有·侵权必究

# 序

我国正处于从中国制造到中国创造的转型期，经济环境充满挑战。由于 80% 的成本在产品研发阶段确定，如何在产品研发阶段提高产品附加值成为制造企业关注的焦点。

在当今世界，不借助数字建模来优化和测试产品，新产品的设计将无从着手。因此越来越多的企业认识到工程仿真的重要性，并在不断加强应用水平。工程仿真已在航空、汽车、能源、电子、医疗保健、建筑和消费品等行业得到广泛应用。大量研究及工程案例证实，使用工程仿真技术已经成为不可阻挡的趋势。

工程仿真是一件复杂的工作，工程师不但要有工程实践经验，同时要对多种不同的工业软件了解掌握。与发达国家相比，我国仿真应用成熟度还有较大差距。仿真人才缺乏是制约行业发展的重要原因，这也意味着有技能、有经验的仿真工程师在未来将具有广阔的职业前景。

ANSYS 作为世界领先的工程仿真软件供应商，为全球各行业提供能完全集成多物理场仿真软件工具的通用平台。对有意从事仿真行业的读者来说，选择业内领先、应用广泛、前景广阔、覆盖面广的 ANSYS 产品作为仿真工具，无疑将成为您职业发展的重要助力。

为满足读者的仿真学习需求，ANSYS 与中国水利水电出版社合作，联合国内多个领域仿真行业实战专家，出版了本系列丛书，包括 ANSYS 核心产品系列、ANSYS 工程行业应用系列和 ANSYS 高级仿真技术系列，读者可以根据自己的需求选择阅读。

作为工程仿真软件行业的领导者，我们坚信，培养用户走向成功，是仿真驱动产品设计、设计创新驱动行业进步的关键。

ANSYS 大中华区总经理，副总裁

于上海，2013 年 1 月 16 日

# 前　　言

当前，电子系统设计已经全面进入高速电路设计领域，时钟频率的提高和电路板集成度的增加引发了诸多的信号完整性问题。信号完整性问题已经引起了国内外的普遍重视。国外对信号完整性问题的研究起步较早，在理论和技术方面已经出版了相关的多本教材。国内的几大知名 IT 企业为了缩短产品周期、降低研发成本，陆续建立了专门的信号完整性分析部门，并编写了设计规范。此外，国内也翻译或编写了相关的教材及专著。

我校于 2002 年举办了信号完整性培训班，作者参与了其培训教材的编写。近年来，作者开设了“高速电路信号完整性分析”校级开放实验课，并在教学和科研中，积累了一定经验。作者深知，信号完整性问题仅了解理论是不够的，在学习了理论的基础上需要结合大量仿真才能体会并掌握理论。现已出版的教材和专著，或是偏重理论或是只讲软件使用，很少有将信号完整性的理论与详细的原理性仿真结合起来的，本书的出现弥补了这一不足。

本书理论与原理性仿真结合紧密，注重对工程实际问题的解决，可操作性强。力求做到读者在碰到实际 PCB 设计问题时，可以依照本书提出的相应步骤建立仿真模型并分析；同时让读者了解到 PCB 设计中的实际物理结构可能存在的问题。本书的例子，来自于作者在教学中积累的大量的仿真实例，另一部分，来自于 ANSYS 公司授权的一些工程实例。通过每一章的理论介绍，先对相应的信号完整性问题有一个整体认识，再通过大量的原理仿真实例和工程应用实例，帮助读者深入理解理论，指导实际的工程设计，做到不仅会用软件，而且可以用软件指导设计。

本书包括 11 章。其中第 1 章、第 2 章、第 4~11 章均由房丽丽编写，第 3 章邀请 ANSYS 公司的李宝龙编写。

第 1 章介绍了信号完整性问题的基本问题，包括定义、成因及分类。

第 2 章介绍了高速电路新设计方法学的流程，并对高速互连通道的建模进行了讨论。

第 3 章介绍了 ANSYS 用于信号完整性分析的 EDA 软件。包括 HFSS、SIwave、Designer、Q2D 等。

第 4 章分析了反射的产生机理，对不同端接形式、不同拓扑结构、典型不连续结构的反射问题进行了分析探讨，并给出了消除反射的措施。

第 5 章分析了传输线的导体损耗和介质损耗所带来的信号完整性问题及其解决方法。

第 6 章分析了串扰的产生原理，并通过大量例子逐一讲解。此外还给出减小串扰的布线方法。

第 7 章分析了电源完整性的相关问题，包括 SSN 噪声、谐振等，并通过大量工程实例介绍了电源完整性的 EDA 软件分析流程。

第 8 章介绍了差分线的基本理论，分析了差分传输的优点，并进行了不同条件下的差分线仿真。

第 9 章介绍了缝隙和孔这两种典型的不连续结构，讨论了地回流问题，并进行了典型条件下的缝隙/过孔分析。

第 10 章介绍了高速信号的 EMI 辐射原理，并进行了工程实例仿真。

第 11 章介绍了场路协同仿真，通过实例详细介绍了协同的步骤，进行了仿真结果与测试结果的比较。

在此要感谢 ANSYS 公司和中国水利水电出版社为本书出版提供的帮助。感谢北京理工大学实验设备处提供的相关项目支持和帮助。感谢实验室的研究生李成娟、师婷、王伟、刘春明、李莹、张诚、刘迟、李名游、程磊、原浩鹏、秦亚楠、蒋哲、臧家伟参与了部分资料整理工作。还要特别感谢应子罡博士，他审阅了全稿，并提出了宝贵的意见和建议。

回顾在多年的信号完整性教学和研究中，帮助过我的人有很多，在此衷心感谢北京理工大学信息与电子学院微波技术研究所的吕昕教授、孙厚军教授和王学田教授，感谢你们一直以来的关心和支持。非常感谢 ANSYS 公司的李宝龙和丁海强，和你们在信号完整性仿真方面的讨论为本书提供了有益的帮助。

尽管编者付出了大量的艰苦工作来编写本书，但由于时间紧迫，水平所限，缺点与错误在所难免，欢迎使用本书的读者批评指正。

作者联系方式：fanglili@bit.edu.cn

房丽丽

于北京理工大学信息与电子学院

2013 年 1 月

# 目 录

序

前言

<b>第1章 信号完整性基本问题</b>	1
1.1 高速电路的定义	1
1.2 信号完整性的定义	1
1.3 信号完整性产生的原因及要求	2
1.3.1 信号完整性产生的原因	2
1.3.2 波形完整性要求	2
1.3.3 时序完整性要求	2
1.4 信号的时域和频域特性	3
1.4.1 信号的时域和频域	4
1.4.2 电路分析的时域和频域	6
1.5 信号的上升沿和带宽	6
1.5.1 脉冲波形的性质	6
1.5.2 非理想脉冲有效频谱的上限频率和下限频率	9
1.6 信号完整性问题的分类	11
1.7 单网络信号完整性问题	11
1.7.1 信号反射 (reflection)	11
1.7.2 信号的衰减 (attenuation)	12
1.7.3 信号的色散 (dispersion)	13
1.8 多网络间信号完整性问题	14
1.9 电源分配系统中的信号完整性问题	15
1.9.1 源/地反弹	15
1.9.2 同步开关噪声	15
1.10 电磁干扰和辐射	16
1.11 系统时序	16
1.11.1 信号的延迟 (propagation delay)	16
1.11.2 信号的偏差 (skew)	17
1.11.3 信号的抖动 (jitter)	17
1.12 信号完整性的分析范畴	17
<b>第2章 高速电路的新设计方法学</b>	19
2.1 新设计方法学的设计流程	20
2.1.1 布线前仿真	21
2.1.2 布线后仿真	21
2.1.3 典型的前、后仿真流程	21
2.2 高速互连通道 SI 模型	22
2.3 有源器件模型	23
2.3.1 SPICE 模型	23
2.3.2 IBIS 模型	23
2.4 无源元件建模	26
2.4.1 经验法则	26
2.4.2 解析近似	26
2.4.3 数值仿真	26
2.5 EDA 仿真工具及比较	27
2.5.1 电磁场仿真	27
2.5.2 电路仿真	29
2.5.3 行为仿真	29
2.6 信号完整性分析的协同仿真	29
<b>第3章 ANSYS 用于信号完整性分析的 EDA 软件</b>	31
3.1 ANSYS 的 EDA 软件简介	31
3.2 HFSS 软件	32
3.2.1 HFSS 概述	32
3.2.2 功能简介	33
3.2.3 HFSS 在信号完整性分析中的作用	33
3.2.4 工作窗口	34
3.2.5 基本操作	34
3.3 Designer 软件	39
3.3.1 Designer 概述	39
3.3.2 功能简介	39
3.3.3 Designer 在信号完整性分析中 的作用	39
3.3.4 工作窗口	40
3.3.5 基本操作	41
3.4 SIwave 软件	43
3.4.1 SIwave 概述	43
3.4.2 功能简介	43

3.4.3	SIwave 在信号完整性分析中的作用	44	4.6.6	连线中途的容性负载反射	89
3.4.4	工作窗口	44	4.6.7	感性突变引起的反射	91
3.4.5	基本操作	45	4.6.8	串联电感的补偿	93
3.5	Q2D (以前称 SI2D) /Q3D 软件	50	4.6.9	Fly-by 拓扑结构	95
3.5.1	Q2D/Q3D 概述	50	4.6.10	daisy chain 拓扑结构	98
3.5.2	功能简介	50	4.6.11	far-end cluster 拓扑结构	102
3.5.3	Q2D/Q3D 在信号完整性分析中 的作用	50	4.6.12	star 拓扑结构	104
3.5.4	工作窗口	51	4.6.13	Tree 拓扑结构	110
3.5.5	基本操作	52	4.6.14	单端/差分 TDR 仿真	116
<b>第 4 章 反射</b>		<b>58</b>	4.6.15	分析跨层传输线的 TDR	119
4.1	反射的基本理论	58	<b>第 5 章 有损耗传输线</b>		<b>123</b>
4.1.1	从路的观点看反射问题	58	5.1	传输线损耗和信号的衰减	124
4.1.2	欠阻尼和过阻尼	59	5.1.1	电阻损耗	124
4.1.3	一次反射	59	5.1.2	介质损耗	125
4.1.4	多次反射	60	5.2	色散	126
4.1.5	阻性负载对反射的影响	61	5.3	有耗线的时域影响	128
4.1.6	容性负载对反射的影响	62	5.4	眼图和误码率 (BER)	128
4.1.7	感性负载对反射的影响	63	5.4.1	眼图	128
4.2	TDR 测试	64	5.4.2	抖动	130
4.2.1	TDR 测试原理	64	5.4.3	误码率	131
4.2.2	TDR 测试对不同负载的反应	65	5.5	不同条件下的有耗传输线分析	132
4.3	消除反射的措施	66	5.5.1	有耗传输线带宽分析	133
4.4	端接匹配	67	5.5.2	有耗传输线对上升沿的影响	136
4.4.1	端接策略	67	5.5.3	上升沿对有耗传输线的要求	137
4.4.2	串行端接	67	5.5.4	有耗传输线的瞬态分析	139
4.4.3	并行端接	68	5.5.5	有耗传输线的眼图分析	141
4.5	拓扑结构	69	<b>第 6 章 串扰</b>		<b>151</b>
4.5.1	菊花链结构	69	6.1	串扰的原理性分析	151
4.5.2	Fly-by 结构	70	6.1.1	容性耦合机制	152
4.5.3	星型结构	70	6.1.2	感性耦合机制	153
4.5.4	远端簇结构	71	6.1.3	总的串扰	154
4.5.5	树型结构	71	6.1.4	减小串扰的措施	154
4.6	不同条件下的反射分析	71	6.2	不同条件下的串扰分析	155
4.6.1	反弹图	71	6.2.1	上升沿对串扰的影响	155
4.6.2	传输线多长需要考虑匹配	77	6.2.2	耦合长度对微带线串扰的影响	157
4.6.3	两种基本的匹配比较	81	6.2.3	耦合长度对带状线串扰的影响	167
4.6.4	短串接传输线的反射	83	6.2.4	耦合传输线的 SPICE 矩阵	170
4.6.5	短桩线传输线的反射	87	6.2.5	典型间距下传输线的耦合电容和 耦合电感	172

6.2.6	耦合间距对微带线串扰的影响	174	7.14	SIwizard 进行 SSN 仿真	302
6.2.7	耦合间距对带状线串扰的影响	174	7.14.1	不带无源元件	302
6.2.8	脉冲宽度对串扰的影响	176	7.14.2	带有无源元件	307
6.2.9	负载端匹配下的串扰	180	7.15	定制键合线绘制 (SIwave)	311
6.2.10	源端匹配下的串扰	181	7.16	系统级的封装与 PCB 板 连接 (SIwave)	315
6.2.11	不匹配下的串扰	185			
6.2.12	介电常数对串扰的影响	186			
6.2.13	多条干扰微带线的串扰影响	189			
6.2.14	多条干扰带状线的串扰影响	192			
6.2.15	负载端匹配下防护线对串扰 的影响	195			
6.2.16	源端匹配下的防护线对串扰 的影响	200			
6.2.17	干扰时序对信号的影响	206			
6.3	PCB 中的串扰分析实例	209			
6.4	封装中的串扰分析实例	215			
<b>第 7 章</b>	<b>电源完整性问题</b>	<b>225</b>			
7.1	引言	225			
7.2	同步开关噪声 (SSN)	226	8.2.1	间距对差分线各种参数的影响	323
7.2.1	$\Delta I$ 电流的产生	226	8.2.2	返回路径平面距离对阻抗的影响	331
7.2.2	减小 $\Delta I$ 电流的方法	229	8.2.3	阻焊层厚度对阻抗的影响	332
7.2.3	减小 SSN 噪声的方法	229	8.2.4	差分线的匹配	334
7.3	PCB 整板的谐振	231	8.2.5	差分信号到共模信号的转换	338
7.3.1	谐振频率的求解	231	8.2.6	差分对的串扰分析	342
7.3.2	矩形谐振场波形	232	8.2.7	分析缝隙对差分对的影响	346
7.4	电源分配系统	233			
7.5	去耦电容的特性	235			
7.5.1	电容的频率特性	235			
7.5.2	电容并联特性	237			
7.6	电源完整性的总体设计流程	238			
7.7	整板谐振模式分析 (SIwave)	239			
7.8	PDS 的阻抗分析 (SIwave)	249			
7.9	传导干扰分析和电压噪声 测量 (SIwave)	255			
7.10	SIwave 确认检查	261			
7.11	电源直流压降 (DC IRdrop) 分析 (SIwave)	266			
7.12	SSN 分析 (SIwave& Designer)	274			
7.13	DDR 的 SSN 分析	284			
			<b>第 8 章</b>	<b>差分线</b>	<b>319</b>
			8.1	差分线基本理论	320
			8.1.1	差分线中的参数	320
			8.1.2	差分线的端接匹配	321
			8.1.3	差分传输可以减小串扰	322
			8.1.4	差分传输在不连续问题中可减小 信号不完整	323
			8.2	不同条件下的差分线分析	323
			8.2.1	间距对差分线各种参数的影响	323
			8.2.2	返回路径平面距离对阻抗的影响	331
			8.2.3	阻焊层厚度对阻抗的影响	332
			8.2.4	差分线的匹配	334
			8.2.5	差分信号到共模信号的转换	338
			8.2.6	差分对的串扰分析	342
			8.2.7	分析缝隙对差分对的影响	346
			<b>第 9 章</b>	<b>缝隙和过孔</b>	<b>349</b>
			9.1	过孔的等效电路	350
			9.2	存在地孔时的电感	351
			9.3	过孔的匹配	351
			9.4	HDI 技术的过孔比较	352
			9.5	地回流问题	355
			9.5.1	不同电位的参考层放置旁路电容	355
			9.5.2	相同电位的参考层放置地孔	357
			9.6	参考平面的缝隙	358
			9.6.1	参考平面缝隙对信号的影响	358
			9.6.2	参考平面缝隙的参数估算	359
			9.6.3	解决参考面缝隙的方法	360
			9.7	典型条件下的缝隙/过孔分析	361
			9.7.1	多层 PCB 下的缝隙的四种分析	361
			9.7.2	分析缝隙对传输线的影响	384
			9.7.3	分析缝隙对串扰的影响	395
			9.7.4	分析加载电容的缝隙对传输线 的影响	399

9.7.5 分析增加平面层的缝隙对传输线 的影响 .....	408
9.7.6 分析过孔长度以及 stub 的影响 .....	417
9.7.7 分析过孔直径、焊盘直径和反焊盘 直径的影响 .....	422
9.7.8 分析加地孔的影响 .....	431
<b>第 10 章 辐射 .....</b>	<b>438</b>
10.1 辐射原理 .....	438
10.1.1 共模电流和差模电流 .....	438
10.1.2 差模辐射 .....	438
10.1.3 共模辐射 .....	440
10.2 SIwave 和 Designer 协同分析远近场 辐射 .....	441
<b>第 11 章 信号完整性问题的场路协同仿真 .....</b>	<b>450</b>
11.1 ANSYS 信号完整性设计的整体流程 .....	450
11.2 高速互连通道协同仿真 .....	452
11.2.1 AnsoftLinks 与 HFSS 协同仿真 Flipchip 封装 .....	452
11.2.2 Q3D 提取差分 stripline 寄生参数 .....	460
11.2.3 HFSS 对差分过孔建模 .....	467
11.2.4 HFSS 对 SMA 连接器建模 .....	484
11.2.5 Designer 对整个高速互连通路 进行系统仿真 .....	494
11.3 SIwave 和 Designer 协同分析 EMI .....	510

# 1

## 信号完整性的基本问题

电子设计领域的快速发展，使得由集成电路构成的电子系统正朝着更大的规模、更小的体积以及更快的时钟速率这一方向发展，电子系统设计已经普遍进入纳秒级的高速电路设计领域。随着时钟频率和电路板集成度的提高，互连以及封装对系统电气性能的影响越来越突出，引发许多信号完整性问题。

在低速电路可以看成“透明”的互连线在高速电路中表现为传输线，并可能导致信号在传输过程中的错误，传输线之间的信号串扰随着上升沿变短而加剧，此外高速下电源系统的稳定性和EMI也会受到影响。在系统性能不断攀升的背后，信号完整性问题已经成为电子系统设计能否成功的关键所在。

了解信号完整性理论，进而指导和验证高速电路的设计是一件刻不容缓的事情。下面，本章就对信号完整性问题的定义和分类进行介绍。

### 1.1 高速电路的定义

所谓高速数字电路，是指由于信号的高速变化使电路中的模拟特性，如导线电感、电容等发生作用的电路。一般认为，工作频率超过50MHz的电路是高速电路。但更为准确的定义是根据信号沿变化的速度来定义。当信号边沿非常陡峭时，要考虑的谐波频率更高，信号快速变化的上升沿与下降沿将会引发传输的非预期结果。因此通常约定，如果线传播时延大于驱动端的上升时间或下降时间的1/2，则认为此类电路是高速电路并产生传输线效应。

### 1.2 信号完整性的定义

所谓信号完整性，是指传输系统在信号传输过程中保持信号时域和频域特性的能力。它表明信号通过信号线传输后仍能保持其正确的功能特性，即信号在电路中能以正确的时序、幅度及相位等做出响应。

如果电路中信号能够以要求的时序和电压幅度到达接收器，就表明该电路具有较好的信号完整性。反之，当信号不能正常响应时，就出现了信号完整性问题。

## 1.3 信号完整性产生的原因及要求

### 1.3.1 信号完整性产生的原因

信号完整性产生的原因可以归结为以下几个主要方面：

(1) 信号的上升沿变陡。信号陡峭的上升沿对应着很宽的有效频率带宽，过高的工作频率使得出现传输线效应，要考虑反射、串扰、色散等因素。

(2) 芯片工作电压越来越低。信号非常容易受到干扰而导致错误翻转。

(3) 板子的集成度高，布线距离越来越近。互连和封装的寄生效应影响严重，串扰加大。

根据信号完整性的定义，对一个信号的完整性有以下两个要求：一个是波形完整，一个是时序完整。

### 1.3.2 波形完整性要求

**波形完整：**要求信号的电平有效，信号的高电平不能低于高电平的判定阈值电压，低电平不能高于低电平的判定阈值电压，即不能出现不定态。

如图 1.1 所示，图中的波形在 y 轴虽然已经出现了信号完整性的一些现象，如上冲、下冲和振铃，但仍然是完整的，因为没有超过其噪声余量范围。

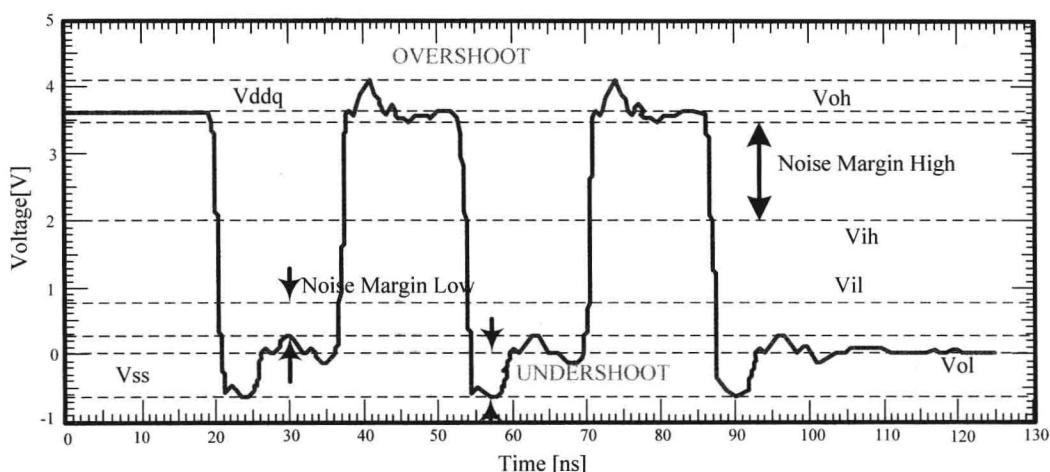


图 1.1 示波器采集到的信号波形

当今高速电路的电压越来越低（从 5V 到 3.3V、1.8V、1.2V、1V……），时钟周期越来越短（给瞬态信号的恢复时间越来越短），因此振荡、噪声干扰、衰减等都严重地影响信号波形完整。

### 1.3.3 时序完整性要求

**时序完整：**以同步时钟信号为基准的时序计算达到设计要求，有足够的建立时间裕量、保持时间裕量、低的时钟抖动等以保证数据采集正确。其中涉及传输时间、飞行时间、建立时间、保持时间、时钟抖动、时钟偏移等参数。

如图1.2所示为一个D触发器，用于时钟锁存，要求数据在时钟边沿到来前保持稳定电平，这就是所谓的“建立”时间。同样，输入数据必须在时钟边沿到来后继续有效，这就是所谓的“保持”时间，在数据保持时间内，时钟对数据进行采样。如果因为传输线的延迟、噪声抖动等问题影响到信号，则可能会导致时序上的错误，从而采样到错误的数据。

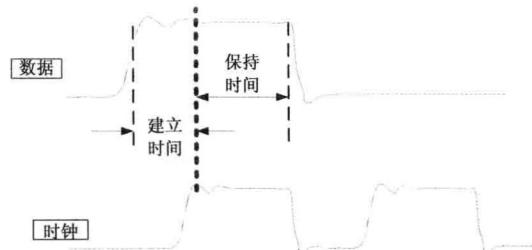


图1.2 时序完整性

高速电路的时钟周期越来越短，寄生效应恶化信号边沿影响建立时间、走线路径失配造成时钟偏移等都严重影响时序完整。

## 1.4 信号的时域和频域特性

由于我们分析的是信号完整性，所以先来看看信号的特性。

信号是反映信息变化的物理表现形式，信号的特性可以从时间特性和频率特性两方面来描述，时域和频域反映了信号两个不同的观测面，即两种不同观察和表示信号的方法。如图1.3所示，我们可以看出信号在时域和频域的关系。

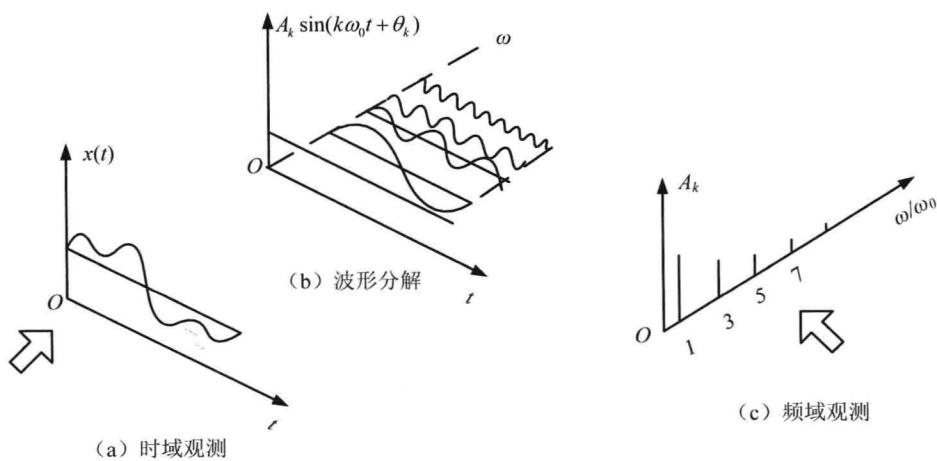


图1.3 两种不同观测信号的方法

### 1.4.1 信号的时域和频域

时间函数  $x(t)$  是信号的时域数学模型，按照  $x(t)$  的自变量  $t$  是否能连续取值，通常把信号分为连续时间信号和离散时间信号两类。按照  $x(t)$  是否按一定时间间隔重复，信号可分为周期信号和非周期信号两类。

#### 1. 时域连续周期信号 $x(t)$ 和频域傅立叶系数

如图 1.4 所示，对于以  $T_0$  为周期的任何满足狄里赫利条件的周期信号  $x(t)$ ，可在复指数函数构成的信号空间中表示为复指数形式的傅立叶级数：

$$\begin{aligned} x(t) &= \sum_{k=-\infty}^{+\infty} c_k e^{jk\omega_0 t} \\ c_k &= \frac{1}{T_0} \int_{T_0} x(t) e^{-jk\omega_0 t} dt \end{aligned} \quad (1.1)$$

式 (1.1) 确定了周期信号  $x(t)$  和系数  $c_k$  之间的关系，记为

$$x(t) \leftrightarrow c_k \quad (1.2)$$

系数  $\{c_k\}$  称为  $x(t)$  的(复指数形式的)傅立叶系数或频谱。这些系数是对信号  $x(t)$  中每一个谐波分量作出的度量。系数  $c_0$  是  $x(t)$  中的直流或常数分量。

同时  $x(t)$  也可以在三角函数构成的信号空间中展开为三角傅立叶级数的形式：

$$x(t) = c_0 + 2 \sum_{k=1}^{+\infty} A_k \cos(k\omega_0 t + \theta_k) \quad (1.3)$$

两种形式的傅立叶系数的关系为：

$$c_k = A_k e^{j\theta_k}, \quad c_{-k} = c_k^* = A_k e^{-j\theta_k} \quad (1.4)$$

对于周期信号的频谱，有各种形式，分别如下：

(1) 振幅频谱：以  $2A_k$  为纵坐标，横坐标取正频率  $k\omega_0$ ,  $k=0,1,2,\dots,\infty$  所绘的线状图。

(2) 双边振幅频谱：以  $|c_k|$  为纵坐标，横坐标取正负频率  $k\omega_0$ ,  $k=0,\pm 1,\pm 2,\dots,\pm \infty$  所绘制的线状图；由于在实信号条件下， $|c_{-k}|=|c_k|$ ，故把负频率范围的线状图折叠到正频率范围，并使对应谱线相加，就得到了单边振幅频谱。

(3) 相位谱：以  $\theta_k$  为纵坐标， $k\omega_0$  为横坐标绘制的线状图，相位谱也分单边谱和双边谱，但这两种谱在正频率范围是相同的，如在此基础上按  $\theta_{-k} = -\theta_k$  对称关系给出负频率范围图形，就得到双边相位谱。

(4) 功率谱：以各正弦分量的平均功率  $(2A_k/\sqrt{2})^2$  为纵坐标、 $k\omega_0$  为横坐标绘制的线状图。功率谱也可以绘成双边频谱，这时纵坐标应取  $|C_k|^2 = A_k^2$ 。无论功率谱被绘成单边或双边的，直流分量的平均功率都是  $c_0^2$ 。其中帕色伐尔定理从功率的角度给出了信号的时间特性和频率特性之间的关系。该定理指出，周期信号在时域中的平均功率等于频域中各自谐波平均功率之和。表达式为：

$$\frac{1}{T_0} \int_{-T_0/2}^{T_0/2} x^2(t) dt = c_0^2 + \frac{1}{2} \sum_{k=1}^{\infty} (2A_k)^2 \quad (1.5)$$

周期信号的频谱具有离散性、谐波性、收敛性的特点。正是基于收敛性，才引出了信号

有效频宽的概念，即工程上往往只考虑对波形影响较大的较低频率分量，而对波形影响不大的高频分量忽略不计。在数学上用有限项级数表示周期信号  $x(t)$ ，记为

$$x_N(t) = \sum_{k=-N}^N c_k e^{jk\omega_0 t} \quad (1.6)$$

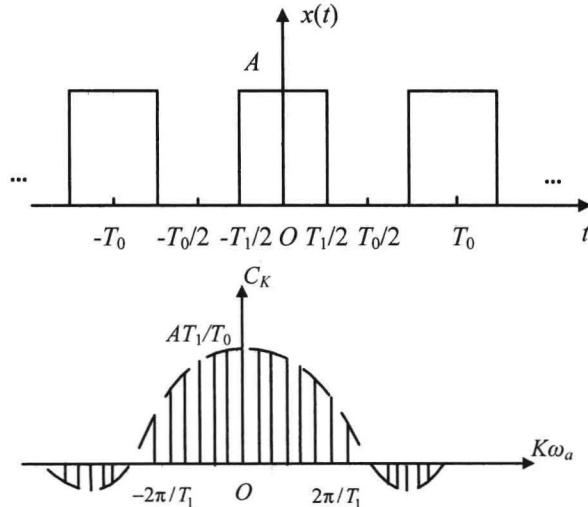


图 1.4 周期矩形脉冲信号及其频谱

## 2. 时域连续非周期信号 $x(t)$ 和频谱 $X(\omega)$ 的傅立叶变换

$$\begin{aligned} x(t) &= \frac{1}{2\pi} \int_{-\infty}^{+\infty} X(\omega) e^{j\omega t} d\omega \\ X(\omega) &= \int_{-\infty}^{+\infty} x(t) e^{-j\omega t} dt \end{aligned} \quad (1.7)$$

用符号表示为

$$\begin{aligned} X(\omega) &= \mathcal{F}[x(t)] \\ x(t) &= \mathcal{F}^{-1}[X(\omega)] \end{aligned} \quad (1.8)$$

$X(\omega)$  为  $x(t)$  的傅立叶正变换， $x(t)$  是  $X(\omega)$  的傅立叶反变换，如图 1.5 所示。

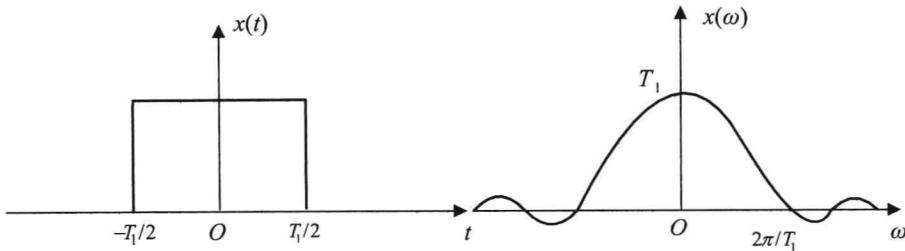


图 1.5 矩形脉冲信号及其频谱

信号的有效时宽与有效频宽成反比，这里的有效是指能量集中频谱部分，如图 1.5 中信号的有效时间为持续时间  $T_1$ ，而信号的有效频宽为  $BW=2\pi/T_1$ 。

傅立叶系数与傅立叶变换的关系，即周期信号的傅立叶系数  $c_k$  可以用其一个周期内信号

的傅立叶变换的样本来表示：

$$c_k = X(k\omega_0)/T_0 \quad (1.9)$$

由上可知：

(1) 时域为连续周期信号，则频域为离散非周期信号。

(2) 时域为连续非周期信号，则频域为连续非周期信号。

连续时间信号还有另一种变换域分析方法：拉普拉斯变换法，称拉氏变换法，记为 LT。与傅立叶变换一样，拉氏变换将连续时间信号  $x(t)$  表示为复指数信号  $e^{st}$  的线性组合。区别是在傅立叶变换中  $s=j\omega$ ，它限制在  $s$  平面的虚轴；而在拉氏变换中  $s=\sigma+j\omega$ ，它取值于  $s$  平面的部分区域或整个  $s$  平面。因此，拉氏变换可以视为傅立叶变换的一般化。拉普拉斯变换如下：

$$X(s) = \int_{-\infty}^{+\infty} x(t)e^{-st} dt \quad (1.10)$$

记为：

$$x(t) \leftrightarrow X(s) \quad (1.11)$$

### 1.4.2 电路分析的时域和频域

由于信号具有时域和频域两重特性，相应的电路分析也存在时域分析和频域分析两种方法，时域分析是本质，频域分析有其特有的优越性：

实际存在的信号可表示为时间波形，因此电路系统中的时域分析是本质的，而所谓频域则是一种积分变换，或是一种数学构造，是通过变换将信号的时间函数变为频率函数。根据傅氏变换和拉氏变换理论，时间变量可转换为虚频率变量或复频率变量，可使电路分析过程大为简化，微分和积分将被代数运算所代替，繁杂的卷积积分变为极简单的乘法，因此频域分析有其特有的优越性。

(1) 对于低速脉冲线性电路，其电路元件可以等效看成集总元件（也叫集中元件）R/L/C，通过时域方法求解其常系数线性微分方程，即可得到其时域响应。

(2) 对于高速电路而言，虽然我们要求的最终结果仍为时域响应，但由于电路元件需要采用分布参数模型，时域方法必须求解同时包含时间和空间变量的偏微分方程，求解难度较大。因此，可以在频域进行处理，再通过频域和时域之间的数值变换，得到高速电路的时域响应。

数字工程师往往关心信号的时域问题，如通过示波器观察其波形，利用数字逻辑分析仪分析数字信号的逻辑关系，这种方式直观、方便；而微波工程师常常关心信号的频域问题，在一频率范围内考虑信号的传输、反射及损耗等，可以通过网络参数来分析和解决问题。实际上由于信号的二重性，信号完整性问题要从时域和频域两方面进行分析，信号的时域分析方法与频域分析方法是密不可分的，两种方法运用得当，可以相得益彰。在时域中很复杂的某些问题，在频域中显得比较简单，而在频域中显得比较复杂的某些问题，在时域中却比较容易解决。

## 1.5 信号的上升沿和带宽

### 1.5.1 脉冲波形的性质

在数字系统中常用的脉冲波形（如时钟信号）通常采用两种方法获取：一种是利用脉冲

振荡器直接产生；另一种是对已有的信号进行整形，以使它变换成所需要的脉冲波形。为了更好地理解产生信号完整性问题的原因，有必要对理想和非理想数字脉冲波形进行简单的回顾和分析。

为了定量描述矩形脉冲的特性，经常使用如图1.6中所示几个主要参数：

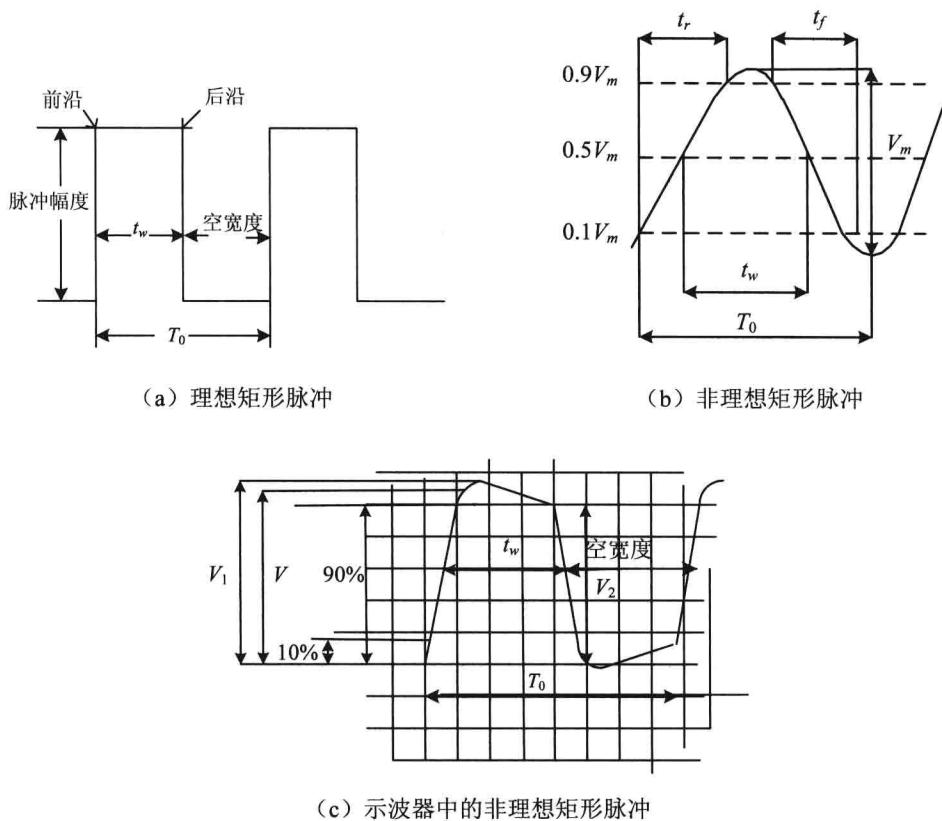


图1.6 几种矩形脉冲波形

重复周期  $T_0$ : 从一个脉冲的前沿到另一个脉冲的前沿所测量的时间；

脉冲幅度  $V_m$ : 指的是脉冲电压变化幅度的最大值；

脉冲宽度  $t_w$ : 脉冲电压上升到  $0.5V_m$  起至下降到  $0.5V_m$  的时间；

空宽度: 脉冲之间的时间；

占空系数: 脉冲占有时间和周期的比；

占/空比 (M/S): 脉冲宽度与空宽度之比；

上升时间  $t_r$ : 脉冲电压从  $0.1V_m$  上升到  $0.9V_m$  所需的时间；

下降时间  $t_f$ : 脉冲电压从  $0.9V_m$  下降到  $0.1V_m$  所需的时间；

$V_1$ : 最大脉冲幅度  $V_2$ : 最小脉冲幅度；

平均脉冲幅度  $V$ :  $(V_1 + V_2)/2$ ；

平坦下降:  $(V_1 - V_2)/V \times 100\%$ 。

脉冲的有效频谱: