



国际信息工程先进技术译丛

 Springer

纳米封装

—— 纳米技术与电子封装

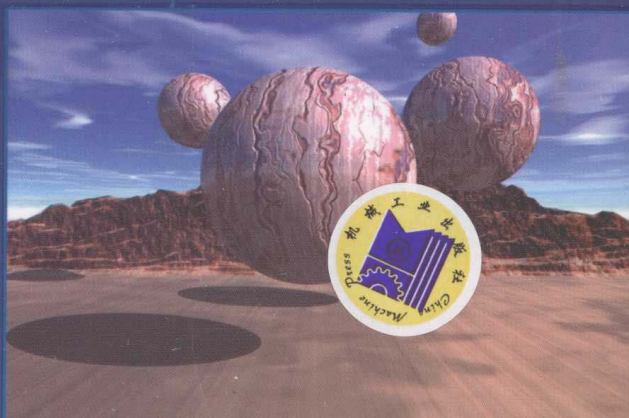
Nanopackaging

Nanotechnologies and Electronics Packaging

(美) James E. Morris 编

罗小兵 陈明祥 译

 机械工业出版社
CHINA MACHINE PRESS



国际信息工程先进技术译丛

纳米封装—— 纳米技术与电子封装

(美) James E. Morris 编
罗小兵 陈明祥 译



机械工业出版社

本书汇集了纳米封装领域主要专家学者的最新研究成果，内容丰富，全面深入，几乎涵盖了纳米封装领域的所有方面，如材料制备、材料性能、表面改性、工程应用、数学模拟和超越摩尔定律的技术问题等。

本书为电子封装领域的从业者和研究人员提供了一份及时而重要的技术资料。

Translation from the English language edition: "Nanopackaging: Nanotechnologies and Electronics Packaging" by James E. Morris (Eds).

Copyright © 2008 Springer Science + Business Media, LLC.

All Rights Reserved.

本书中文简体字版由 Springer 授权机械工业出版社独家出版。版权所有，侵权必究。

本书版权登记号：图字 01-2011-0496 号

图书在版编目 (CIP) 数据

纳米封装：纳米技术与电子封装/(美)莫里斯 (Morris, J. E.) 编；罗小兵，陈明祥译. —北京：机械工业出版社，2012. 11

(国际信息工程先进技术译丛)

书名原文：Nanopackaging Nanotechnologies and Electronics Packaging

ISBN 978-7-111-40036-3

I. ①纳… II. ①莫…②罗…③陈… III. ①纳米技术 - 应用 - 电子技术 - 封装工艺 - 研究 IV. ①TB303②TN05

中国版本图书馆 CIP 数据核字 (2012) 第 241402 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

策划编辑：王欢 责任编辑：王欢

版式设计：霍永明 责任校对：陈延翔

封面设计：马精明 责任印制：杨曦

北京中兴印刷有限公司印刷

2013 年 1 月第 1 版第 1 次印刷

169mm × 239mm · 31.25 印张 · 642 千字

0 001—2 500 册

标准书号：ISBN 978-7-111-40036-3

定价：99.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

电话服务

网络服务

社服务中心：(010)88361066 教材网：<http://www.cmpedu.com>

销售一部：(010)68326294 机工官网：<http://www.cmpbook.com>

销售二部：(010)88379649 机工官博：<http://weibo.com/cmp1952>

读者购书热线：(010)88379203 封面无防伪标均为盗版

译者序

电子封装是指从芯片到器件或系统的全工艺过程，其主要作用是提供机械支撑、散热与保护，实现电源与信号的连接，从而发挥器件功能。芯片只有经过封装才能成为产品，投入使用。封装作为一项市场需求量大，投资收益率快、发展迅速的高新技术，成为发展中国家进军半导体产业的捷径，我国也不例外。据统计，我国封装业一直占据着半导体产业的半壁江山，是半导体产业链中最具规模、最先发展的一个行业。随着电子产品朝着高性能、多功能、高可靠、小型化、便携化以及低成本方向发展，对电子封装技术提出了新的要求。

纳米技术是指特征尺寸在纳米量级（0.1~100nm）的材料和加工技术。实际上，纳米技术并非简单地降低尺寸，当材料尺寸减小到纳米量级后，会表现出的一些奇特的物理效应，如表面效应、小尺寸效应和量子尺寸效应等。纳米技术发展的动力很多，其中之一是纳米尺度下材料性能的变化，这种变化可用于解决目前电子封装中存在的问题，并为将来的纳米电子封装提供新思路。作为纳米技术与电子封装的有机结合和具体应用，纳米封装技术近年来取得了飞速发展，成为近期电子封装领域的一大研究热点。例如，利用纳米金属颗粒熔点降低的特性，制备新型的纳米导电胶和高热导率的热界面材料；利用碳纳米管（CNT）优良的导热、导电和机械性能，将其应用于功率器件散热和纳米互连等。具体而言，纳米封装技术主要包括两个方面：1）纳米材料（包括纳米颗粒、碳纳米管、纳米线等）在封装中的应用；2）纳米加工技术（如纳米自组装、纳米压印等）在封装过程中的应用。

本书英文原版《Nanopackaging: Nanotechnologies and Electronics Packaging》是目前纳米封装领域的一本重要著作。原书作者 James E. Morris 是美国波特兰大学教授，近年来一直从事电子封装技术的研发和教学工作。本书详细收录了国际知名学者近年来在纳米封装领域的最新研究成果。本书第 1 章首先对纳米封装技术进行了简单介绍；第 2~4 章通过具体实例，介绍了纳米封装中的计算机模拟和分子动力学模拟技术；第 5~14 章详细介绍了纳米金属颗粒和纳米材料的制备、特性及其在封装中的应用，具体包括纳米导电胶、纳米颗粒填充 PWB、纳米颗粒制备底部填充料、金属焊料中添加纳米材料等；第 15~19 章涉及了碳纳米管（CNT）制备、特性及其在电子封装中的应用；第 20、21 章论述了纳米线的应用和基础问题；最后，第 22、23 章则介绍了纳米电子封装技术。难能可贵的是，本书大多数章节都围绕作者各自的研究领域，并在每章结尾都给出了大量的参考文献，为读者参考国外纳米封装技术研究情况提供了全面的背景资料。

本书由罗小兵和陈明祥负责翻译、审校和协调工作。全书翻译工作的具体分工

如下：罗小兵负责翻译第 1~14 章和第 21、23 章，陈明祥审校；陈明祥负责翻译第 15~20 章，罗小兵审校。

本书是在 Springer 出版社的授权和机械工业出版社的委托下翻译的，在此对他们所给予的信任表示感谢。感谢华中科技大学机械学院刘胜教授对全书翻译工作的支持。感谢机械工业出版社牛新国社长和王欢编辑等有关人员的辛勤劳动，在他们的帮助下，本书得以顺利出版。

因翻译和学术水平有限，书中肯定有错译、误译和不当之处，恳请广大读者给予批评指正。

译者
2012 年 11 月

原 书 序

几年前，当半导体技术越过 100nm 这一技术节点向更小的尺度发展时，半导体技术便进入了纳米技术时代。现在，半导体行业正在大量使用 65nm 技术的晶圆，而 45nm 技术的晶圆已在生产之中，32nm 技术的晶圆已处于开发阶段。虽然早在几年前，我们已经听到了“摩尔定律已经达到其实际极限”的种种预言，但事实证明，这些预言并不正确。据相关预测，在纳米技术达到 CMOS 器件缩小的基本物理极限之前，纳米技术继续向前发展的势头仍不会减弱。

消费者正在成为电子产品的主导力量。现代半导体工业已经明白，消费产品市场除了受 CMOS 器件缩小的推动外，还受很多因素驱动。集成多种类型的电路和元器件，如微机电系统、光电子电路和生化传感器等，能实现电子产品的功能多样化，这为电子产品设计者提供了丰富的功能选择，以满足消费者的各类需求和口味。电子产品功能的多样化，同其成本、重量、尺寸、流行款式、外观和上市时间等共同作用，使其在市场上显得与众不同。目前，有两大技术方向，通常被称为“遵循摩尔定律”和“超越摩尔定律”。

封装是将半导体器件转变成最终功能产品的最后一项制造工艺。它可提供信号传送、功率输入和电压控制所需的电气连接，同时也可提供保障产品可靠性所需的散热和物理保护。封装决定了最终产品的尺寸、重量和形状，且封装架构和封装设计能将电子产品的多样化功能变为现实。在先进器件技术和需求旺盛的消费市场的崭新规划蓝图中，封装不是推动因素，就是限制因素。旺盛的市场需求已导致各种创新以前所未有的速度涌现。设计理念、封装架构、材料、制造工艺、设备和系统集成技术，都时刻处于快速革新之中。

材料是封装技术的核心。封装材料显著影响着封装元器件的性能、可靠性和可用性及封装的总成本。在“遵循摩尔定律”和“超越摩尔定律”的驱动下，封装材料面临重重挑战，它不仅要满足下一代元器件的传统封装要求，还要满足下述新型封装形式的封装要求：如系统级封装（System in Package, SiP）、圆片级封装、集成无源器件（Integrated Passive Device, IPD）、硅穿孔（Through Silicon Via, TSV）、芯片和晶圆堆叠、三维封装、射频、微电子机械系统、物理传感器、化学传感器和生物传感器及光电子应用等。通常认为，目前使用的封装材料将难以满足未来的封装需求。特别是复杂的 SiP 结构。在 SiP 结构中，热量集中、高电流及机械应力等问题通常会出现在很薄的芯片上，且 SiP 结构的尺寸正在日益缩小，因此现有的材料和制造工艺往往无法满足复杂 SiP 结构的电学、热学和机械性能要求。

纳米材料和纳米技术则有望在不久的将来为封装技术所面临的挑战提供重要的

解决方案。碳纳米管、纳米线和纳米颗粒的电学、热学和机械性能远远优于现有材料。它们同时也激发工程师和科学家的想象力。如何利用纳米材料的独特物理性能来设计和开发下一代封装材料及其加工工艺和应用技术，是电子封装领域的重要课题。

碳纳米管能否在下一代小尺寸热界面材料中占有一席之地，解决热量集中问题并从芯片上带走更多热量？如何利用碳纳米管的电学性能来开发下一代的高密度封装技术？纳米颗粒在新一代无源器件中将扮演怎样的角色？如何利用高分子技术来设计具有特殊的电学、热学和机械性能的聚合物材料，以满足封装功能的需要？可以预见，随着纳米材料与技术的进步，所有开发的新型材料都将会被用于封装结构，以获得更高功率、更高连接密度和全新的封装类型，如嵌入式和集成无源器件、堆叠减薄芯片、晶圆级工艺、TSV、MEMS、新型传感器和医疗与生物芯片等。

本书汇集了业界主要专家学者全面深入的文献综述。其内容丰富，几乎涵盖了本领域的所有方面，如材料制备、材料性能、表面改性、工程应用、数学模拟和超越摩尔定律的技术问题等。本书为电子工业领域的从业者和研究人员提供了一份及时而重要的技术资料。

本书的编者是美国电气与电子工程师协会（Institute of Electrical and Electronics Engineer, IEEE）纳米技术委员会的成员，许多撰稿人都是美国电气与电子工程师协会封装与制造技术分会的会员。他们及时提出了这一重要议题，这为电子封装及其材料的发展做出了卓越贡献，应向他们表示祝贺！

William T. Chen

于美国加州圣克拉拉市

原 书 前 言

在过去的四十多年里，摩尔定律已经有效地预言了 CMOS 技术的发展进程。在此期间，半导体器件的尺寸逐渐缩减至毫米、微米直至纳米。随着 CMOS 的尺寸持续减小至 20nm，尽管有许多像马克·吐温的作品一样极度夸张的预言认为这会是摩尔定律的极限，但是摩尔定律仍将显现出持续的生命力。然而，当在原子级尺寸上无法构建物理器件结构时，摩尔定律的极限就会到来。针对这一问题，尽管已有相关研究，但是目前摩尔定律还没有十分确定的下一代继承技术。甄别继承技术的一个重要因素就是，它必须同时考虑封装技术和可靠性设计。然而，封装设计又取决于基本元器件的本质特性，因此找出这项技术的过程进入了一个循环过程。

然而，几乎在所有科学与工程领域，纳米技术都得到了迅猛发展，并已经在为封装材料和技术提供新方法；这些方法应该是成熟的，并兼容下一代电子元器件，如单电子晶体管、自旋电子器件、碳纳米管晶体管、分子电子组件，或是其他一些尚未想到的东西。

虽然纳米电子元器件的商业活力这个不确定因素延缓了纳米电子元器件封装技术的发展，但是纳米技术的发展已经可以解决当前微电子系统封装的一些问题。这在许多会议演讲上都有详细的介绍，例如在 IEEE 电子元器件及技术年会上。

然而，许多纳米技术领域的专家并没有意识到纳米技术在电子封装上应用的可能性，而许多封装工程师对纳米级材料和元器件的潜力并不熟悉。本书意在架起两者之间的桥梁，第 1 章通过对文献的综述介绍了此领域的工作。

接下来的三章论述了纳米封装中的计算机建模技术。在第 2 章，Bailey 等人提出了高水平的建模技术，并通过现在和未来的封装中纳米建模的许多例子来支持其提出的建模技术。这些例子包括纳米印制、焊膏印制、微波加热、底部填充胶和各向异性导电薄膜。Fan 和 Yuen 编写的第 3 章及 O. van der Sluis 等人编写的第 4 章都聚焦于分子建模技术，特别是界面分析所需的建模技术，还讨论了分子建模技术在碳纳米管热特性、湿度扩散、热循环和脱层失效等方面的应用。他们意在通过纳米级模拟来了解封装的宏观性能，并强调模拟软件间能传递不同尺寸下的模拟结果的必要性。

之后，本书的大部分章节自然地分为纳米颗粒和碳纳米管的应用两大部分。

在第 5 章，Morris 概述了金属纳米颗粒的基本特性，同时介绍了熔点降低、库仑阻塞、界面扩散效应、光吸收、烧结等内容。本章的参考文献有意包括了许多纳米技术的早期研究成果。这意在说明，尽管近十年人们对纳米技术的研究兴趣和资金投入激增，然而在此之前人们就已经做了许多的相关工作。

在第6章, Hayashi 等人介绍了纳米颗粒的制备方法, 他们专注研究一种生态友好的声化学技术。其他制备方法将在其他章节(第7章和第14章)简略论述。

接下来的三章论述了纳米技术在无源器件上的应用, 这些器件正作为嵌入式器件嵌入在基板中。在第7章, Lu 和 Wong 论述了基于纳米颗粒的高介电薄膜的发展, 同时讨论了金属和铁电纳米颗粒对材料性能的影响。金属纳米颗粒含量高时, 金属陶瓷(陶瓷金属或聚合物金属)材料会转变为电阻。早在几十年前, 金属陶瓷就已被用作电阻, 并广泛应用于许多场合。在第8章, Wu 和 Morris 解释了激活隧穿和渗流这两种纳米效应相互平衡的基本原理。在第9章, Jha 等人补充说明了纳米颗粒在电感和天线等无源器件中的应用, 而对于便携式无线系统而言, 电感和天线是必不可少的。尽管这些器件的尺度通常在微米级, 却具有纳米尺度的特征, 如尺寸效应、表面粗糙度和纳米颗粒的材料特性等(其性能并不符合经典理论)。

第10~12章的内容构成一体。Lu 等人编写的第10章介绍了各向同性导电胶的纳米工程, 其内容包括纳米颗粒添加剂(即低温纳米烧结、CNT 添加剂等)和表面增强处理。Das 和 Egitto 等编写的第11章着眼于印制线路板(Printed Wire Board, PWB)的微穿孔, 特别是含有纳米颗粒的填料。在第12章, Felba 和 Schäfer 描述了采用纳米颗粒的PWB线路互连技术的发展, 包括可印制电路解决方案的进展和纳米银的烧结(或激光烧结)。

研究者试图探寻在焊料中加入纳米颗粒或者碳纳米管(Carbon Nano Tube, CNT)的好处, 这并不奇怪, 因为焊接是电路组装的核心技术。事实证明, 钴、镍或铂的纳米颗粒能有效地限制金属间化合物的生长, 进而能降低了焊点中脆性断裂引起的机械失效的影响。这些及其他一些内容由 Amagai 在第13章介绍。

在第14章, Lall 等人描述了如何利用陶瓷纳米颗粒添加剂来降低底部填充胶的热膨胀系数。第14章是关于纳米颗粒方面内容的最后一章。为了模拟这种效应, 他们还考虑了随机分布、粘弹性等问题。

来自同一研究小组的两位研究人员在各自编写的章节介绍了有关CNT的内容。Yadav 等人在第15章综述了CNT的各种制备技术; Kunduru 等人在第16章介绍了CNT的基本性能、表征和应用, 他同时提供了部分器件研究的基本知识。这些研究与本书相关研究类似。

在第17章, Liu 和 Wang 介绍了高热导率的CNT微通道冷却器。他们也论述了CNT凸块的热导性, 以及一种含有金属纳米颗粒的新型电纺型热界面材料。

CNT的高导电性表明, CNT-聚合物复合材料可用作轻质电磁屏蔽材料, Cheng 等人在第18章中展示了他们对该技术的有效性所进行的研究。

与第13章相呼应, 在第19章 Kumar 等人详述了把CNT加入锡-铅共晶物和无铅焊料的效果, 他们认为通过这一方法能提高人们所感兴趣的各项性能参数。

在第20章, Fielder 等人将主题由CNT转到纳米线, 并通过广泛的文献综述涵盖了纳米线的应用和基础问题。

接着，在第 21 章 Ma 介绍了一种新型的应力工程悬臂梁技术，并以此制备了独立支撑的互连线（或弹簧）。在第 21 章，为了说明纳米级结构，先论述了微米级结构。

目前，很少有文献来论述 CMOS 缩小极限（45nm 或更低）下的具体封装问题，或未来革新性的纳米电子技术。在第 22 章，Mallik 等人致力于探讨 CMOS 尺寸缩小的问题，同时从历史角度对纳米级 COMS 的挑战提供了观点和分析，也提出了对未来的预测。

本书结束于第 23 章，Zhang 以自上而下的广阔视角概述了半导体器件工业由微米电子到纳米电子的发展方向，同时也介绍了除 CMOS 集成外“遵循摩尔定律”和“超越摩尔定律”的其他应用。

尽管本书的绝大部分章节都专注于作者的相应研究领域，但在章末都列出大量的参考文献。本书意在提供各个研究领域的综述，通常也会就某一问题进行深入讨论，也特别为那些感兴趣的读者提供了未来继续学习的资源。希望本书能激发起您的兴趣。

James E. Morris

于美国俄勒冈州波特兰市

撰 稿 人

Mohammad Alam

School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK

M.O.Alam@gre.ac.uk

Masazumi Amagai

Tsukuba Technology Center, Texas Instruments, 17 Miyukigaoka,
Tsukuba-shi, Ibaragi-ken 305-0841 Japan

amai@ti.com

Chris Bailey

School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK

c.bailey@gre.ac.uk

Swapan K. Bhattacharya

School of Electrical and Computer Engineering, Georgia Institute of Technology,
Atlanta, GA 30332, USA

swapan@ece.gatech.edu

Chia-Ming Chang

Institute of Electro-Optical Engineering, National Sun Yat-sen University,
Kaohsiung 80424, Taiwan, ROC

d9135805@student.nsysu.edu.tw

Wood-Hi Cheng

Institute of Electro-Optical Engineering, National Sun Yat-sen University,
Kaohsiung 80424, Taiwan, ROC

whcheng@mail.nsysu.edu.tw

Jin-Chen Chiu

Institute of Electro-Optical Engineering, National Sun Yat-sen University,
Kaohsiung 80424, Taiwan, ROC

m933050043@student.nsysu.edu.tw

Rabindra N. Das

Endicott Interconnect Technologies, Inc., 1093 Clark Street, Endicott,
New York, NY 13760, USA

rabindra.das@eitny.com

Frank D. Egitto

Endicott Interconnect Technologies, Inc., 1093 Clark Street, Endicott, New York,
NY 13760, USA

egittofd@eitny.com

Haibo Fan

Department of Mechanical Engineering, Hong Kong University of Science and Technology, Clearwater Bay, N.T., Hong Kong
mehaibo@ust.hk

Jan Felba

Faculty of Microsystem Electronics and Photonics, Wrocław University of Technology, ul. Janiszewskiego 11/17, 50-372 Wrocław, Poland
Jan.Felba@pwr.wroc.pl

Stefan Fiedler

Dept. Module Integration and Board Interconnection Technologies, Fraunhofer Institut Zuverlässigkeit und Mikrointegration (IZM), 13355 Berlin, Gustav-Meyer-Allee 25, Germany
stefan.fiedler@izm.fraunhofer.de

David K. Fork

Palo Alto Research Center, 3333 Coyote Hill Rd., Palo Alto, CA 94304, USA

Yamato Hayashi

Department of Applied Chemistry, Tohoku University, 6-6-07 Aoba Aramaki, Aoba-ku, Sendai 980-8579, Japan
hayashi@aim.che.tohoku.ac.jp

Michael Hughes

School of Computing and Mathematical Sciences, University of Greenwich, Old Royal Naval College, Greenwich, London SE10 9LS, UK
M.Hughes@gre.ac.uk

Masahiro Inoue

Nanoscience and Nanotechnology Center, The Institute of Scientific and Industrial Research (ISIR), Osaka University, Mihogaoka 8-1, Ibaraki, Osaka 567-0047, Japan
inoue@sanken.osaka-u.ac.jp

Saiful Islam

Intel Corporation, 5000 W. Chandler Blvd., Chandler, AZ 85226, USA
muhammad.s.islam@intel.com

Gopal C. Jha

Packaging Research Center, Georgia Institute of Technology, Atlanta, GA 30332, USA
gopal.jha@gatech.edu

Kevin Klein

Computer-Aided Simulation of Packaging Reliability (CASPaR) Lab, The George W. Woodruff School of Mechanical Engineering, Georgia Institute of Technology, 813 Ferst Drive, Atlanta, GA 30332-0405, USA

Vaidyanathan Kripesh

Institute of Microelectronics, 11 Science Park Road, Science Park II, Singapore, Singapore 117685

Kripesh@ime.a-star.edu.sg

Katta Mohan Kumar

Nano/Microsystems Integration Laboratory, Department of Mechanical Engineering, National University of Singapore, 9 Engineering Drive 1, Singapore, Singapore 117576
g0203709@nus.edu.sg

Vindhya Kunduru

Department of Electrical & Computer Engineering, Portland State University, FAB Suite 160, 1900 SW 4th Avenue, Portland, OR 97207-0751, USA
vindhya.es@gmail.com

Pradeep Lall

Department of Mechanical Engineering, Auburn University, 270 Ross Hall, Auburn, AL 36849, USA
lall@eng.auburn.edu

Grace Li

School of Materials Science and Engineering, Georgia Institute of Technology, 771 Ferst Dr. NW, Atlanta, GA 30332, USA
yi.li@gatech.edu

Johan Liu

Bionano Systems Laboratory, Department of Microtechnology and Nanoscience, Chalmers University of Technology, Kemivägen 9 Room A517, Se 412 96 Gothenburg, Sweden
jliu@chalmers.se

Daniel D. Lu

Henkel Loctite (China) Co., Ltd, 90 Zhujiang Road, Yantai, ETDZ, Shandong, China 264006
Daniel.d.lu@ieee.org

Hua Lu

School of Computing and Mathematical Sciences, University of Greenwich, Old Royal Naval College, Greenwich, London SE10 9LS, UK
h.lu@gre.ac.uk

Jiongxin Lu

Georgia Institute of Technology, Atlanta, GA, USA

Lunyu Ma

Computer-Aided Simulation of Packaging Reliability (CASPaR) Lab, The George W. Woodruff School of Mechanical Engineering, Georgia Institute of Technology, 813 Ferst Drive, Atlanta, GA 30332-0405, USA

Ravi Mahajan

Intel Corp, M/S CH5-157, 5000 W. Chandler Blvd., Chandler, AZ 85226, USA
ravi.v.mahajan@intel.com

Debendra Mallik
Intel Corp, M/S CH5-157, 5000 W. Chandler Blvd., Chandler, AZ 85226, USA
debendra.mallik@intel.com

James E. Morris
Department of Electrical & Computer Engineering, Portland State University,
P.O. Box 751, Portland, OR 97201, USA
j.e.morris@ieee.org

Shalini Prasad
Department of Electrical & Computer Engineering, Portland State University,
FAB Suite 160, 1900 SW 4th Avenue, Portland, OR 97207-0751, USA
prasads@cecs.pdx.edu

Helmut Schaefer
Fraunhofer Institut Fertigungstechnik Materialforschung (IFAM),
Wiener Strasse 12, 28359 Bremen, Germany
helmut.schaefer@ifam.fraunhofer.de

Wolfgang Scheel
Department of Module Integration and Board Interconnection Technologies,
Fraunhofer Institut Zuverlässigkeit und Mikrointegration (IZM), 13355 Berlin,
Gustav-Meyer-Allee 25, Germany
wolfgang.scheel@izm.fraunhofer.de

Ralf Schmidt
Department of Module Integration and Board Interconnection Technologies,
Fraunhofer Institut Zuverlässigkeit und Mikrointegration (IZM), 13355 Berlin,
Gustav-Meyer-Allee 25, Germany
ralf.schmidt@izm.fraunhofer.de

Darshan Shinde
Department of Mechanical Engineering, Auburn University, 270 Ross Hall,
Auburn, AL 36849, USA
shindda@auburn.edu

Suresh K. Sitaraman
Computer-Aided Simulation of Packaging Reliability (CASPaR) Lab,
The George W. Woodruff School of Mechanical Engineering,
Georgia Institute of Technology, 813 Ferst Drive, Atlanta, GA 30332-0405, USA
suresh.sitaraman@me.gatech.edu

Stoyan Stoyanov
School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK
S.Stoyanov@gre.ac.uk

Katsuaki Suganuma
Nanoscience and Nanotechnology Center, The Institute of Scientific and
Industrial Research (ISIR), Osaka University, Mihogaoka 8-1, Ibaraki,
Osaka 567-0047, Japan

suganuma@sanken.osaka-u.ac.jp

Jeff Suhling

Department of Mechanical Engineering, Auburn University,
270 Ross Hall, Auburn, AL 36849, USA
suhling@eng.auburn.edu

Hirotsugu Takizawa

Department of Applied Chemistry Tohoku University, 6-6-07 Aoba Aramaki,
Aoba-ku, Sendai, 980-8579, Japan
takizawa@aim.che.tohoku.ac.jp

Andrew A.O. Tay

Nano/Microsystems Integration Laboratory, Department of Mechanical
Engineering, National University of Singapore, 9 Engineering Drive 1,
Singapore
mpetayao@nus.edu.sg

Guoyun Tian

Department of Mechanical Engineering, Auburn University,
270 Ross Hall, Auburn, AL 36849, USA
tianguo@auburn.edu

Tim Tilford

School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK
T.Tilford@gre.ac.uk

Rao R. Tummala

Packaging Research Center, Georgia Institute of Technology, Atlanta,
GA 30332, USA
rtummala@ece.gatech.edu

O. (Olaf) van der Sluis

Department of Precision and Microsystems Engineering, Delft University
of Technology, Mekelweg 2 2628 CD Delft, The Netherlands
o.vandersluis@tudelft.nl

and

Philips Applied Technologies, High Tech Campus 7 5656 AE Eindhoven,
The Netherlands
olaf.van.der.sluis@philips.com

W.D. (Willem) van Driel

NXP Semiconductors, Gerstweg 2 6534 AE Nijmegen, The Netherlands
Department of Precision and Microsystems Engineering, Delft University
of Technology, Mekelweg 2 2628 CD Delft, The Netherlands
willem.van.driel@nxp.com

Vijay Wakharkar

Intel Corp, M/S- CH5-157, 5000 W. Chandler Blvd., Chandler, AZ 85226, USA
vijay.s.wakharkar@intel.com

Teng Wang

Bionano Systems Laboratory, Department of Microtechnology and Nanoscience,
Chalmers University of Technology, Kemivägen 9 Room A517, Se 412 96
Gothenburg, Sweden
teng.wang@chalmers.se

C.-P. Wong

School of Materials Science and Engineering, Georgia Institute of Technology,
771 Ferst Dr. NW, Atlanta, GA 30332, USA
cp.wong@mse.gatech.edu

Fan Wu

Zounds, Inc., 1910 S. Stapley Drive, Suite 202, Mesa, AZ 85204, USA
fan.wu@zoundshearing.com

Xiangdiong Xue

School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK
x.xue@gre.ac.uk

Yamini Yadav

Department of Electrical & Computer Engineering, Portland State University,
FAB Suite 160, 1900 SW 4th Avenue, Portland, OR 97207-0751, USA
ysy@pdx.edu

Chunyan Yin

School of Computing and Mathematical Sciences, University of Greenwich,
Old Royal Naval College, Greenwich, London SE10 9LS, UK
c.yin@gre.ac.uk

C.A. (Cadmus) Yuan

Department of Precision and Microsystems Engineering, Delft University
of Technology, Mekelweg 2, 2628 CD Delft, The Netherlands
c.a.yuan@tudelft.nl

and

NXP Semiconductors, Gerstweg 2, 6534 AE Nijmegen, The Netherlands

Matthew

c.a.yuan@nxp.com

M.F. Yuen

Department of Mechanical Engineering, Hong Kong
University of Science and Technology, Clearwater Bay, N.T., Hong Kong
meymf@ust.hk

G.Q. (Kouchi) Zhang

Department of Precision and Microsystems Engineering, Delft University
of Technology, Mekelweg 2, 2628 CD Delft, The Netherlands
g.q.zhang@tudelft.nl

and

NXP Semiconductors, High Tech Campus 60, Room 203, 5656 AG Eindhoven,
The Netherlands

g.q.zhang@nxp.com

Qi Zhu

Computer-Aided Simulation of Packaging Reliability (CASPaR) Lab,
The George W. Woodruff School of Mechanical Engineering,
Georgia Institute of Technology, 813 Ferst Drive, Atlanta, GA 30332-0405, USA

Michael Zwanzig

Department of Module Integration and Board Interconnection Technologies,
Fraunhofer Institut Zuverlässigkeit und Mikrointegration (IZM), 13355 Berlin,
Gustav-Meyer-Allee 25, Germany
michael.zwanzig@izm.fraunhofer.de