

21世纪高等学校规划教材 | 计算机科学与技术



数字逻辑电路基础 与计算机系统集成技术

解本巨 杜军威 岳学海 庞志永 编著



清华大学出版社

21世纪高等学校规划教材 | 计算机科学与技术

数字逻辑电路基础 与计算机系统集成技术

解本巨 杜军威 岳学海 庞志永 编著

清华大学出版社

北京

内 容 简 介

本书是以 EDA 技术研究为出发点,专门针对计算机科学与技术专业而编写的硬件技术基础教程。与以往的数字电路教材不同,本书重点体现“软件设计实现硬件技术”的理念,除了在传统基础上利用真值表、状态图、卡诺图化简进行组合逻辑电路、时序逻辑电路设计外,还专门介绍了 Quartus II 9.1 开发环境和硬件设计语言 Verilog HDL,并使用 Verilog HDL 语言实现组合电路设计、同步、异步时序电路设计,芯片扩展应用,PLD 设计,接口电路设计,数字系统 FPGA 项目设计及简单微处理器设计等,其他内容还包括逻辑门实现、组合逻辑电路和时序逻辑电路分析、存储器设计与扩展、脉冲发生器设计、A/D 和 D/A 转换电路、数字系统设计等。在设计分析中,能够把设计的电路芯片与计算机系统有机地结合起来。

本书可作为高等院校本科生的教材,还可作为技术开发人员的参考资料。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

数字逻辑电路基础与计算机系统集成技术/解本巨等编著. —北京:清华大学出版社,2012.8

(21 世纪高等学校规划教材·计算机科学与技术)

ISBN 978-7-302-28813-8

I. ①数… II. ①解… III. ①数字电路—逻辑电路—高等学校—教材 ②计算机体系结构—高等学校—教材 IV. ①TN79 ②TP303

中国版本图书馆 CIP 数据核字(2012)第 102786 号

责任编辑:刘向威 王冰飞

封面设计:傅瑞学

责任校对:梁毅

责任印制:宋林

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质 量 反 馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课 件 下 载: <http://www.tup.com.cn>,010-62795954

印 装 者:清华大学印刷厂

经 销:全国新华书店

开 本:185mm×260mm 印 张:18 字 数:447 千字

版 次:2012 年 8 月第 1 版 印 次:2012 年 8 月第 1 次印刷

印 数:1~3000

定 价:29.50 元

编审委员会成员

(按地区排序)

清华大学	周立柱	教授
	覃征	教授
	王建民	教授
	冯建华	教授
	刘强	副教授
北京大学	杨冬青	教授
	陈钟	教授
	陈立军	副教授
北京航空航天大学	马殿富	教授
	吴超英	副教授
	姚淑珍	教授
中国人民大学	王珊	教授
	孟小峰	教授
	陈红	教授
北京师范大学	周明全	教授
北京交通大学	阮秋琦	教授
	赵宏	副教授
北京信息工程学院	孟庆昌	教授
北京科技大学	杨炳儒	教授
石油大学	陈明	教授
天津大学	艾德才	教授
复旦大学	吴立德	教授
	吴百锋	教授
	杨卫东	副教授
同济大学	苗夺谦	教授
	徐安	教授
华东理工大学	邵志清	教授
华东师范大学	杨宗源	教授
	应吉康	教授
东华大学	乐嘉锦	教授
	孙莉	副教授

浙江大学	吴朝晖	教授
	李善平	教授
扬州大学	李 云	教授
南京大学	骆 斌	教授
	黄 强	副教授
南京航空航天大学	黄志球	教授
	秦小麟	教授
南京理工大学	张功萱	教授
南京邮电学院	朱秀昌	教授
苏州大学	王宜怀	教授
	陈建明	副教授
江苏大学	鲍可进	教授
中国矿业大学	张 艳	教授
武汉大学	何炎祥	教授
华中科技大学	刘乐善	教授
中南财经政法大学	刘腾红	教授
华中师范大学	叶俊民	教授
	郑世珏	教授
	陈 利	教授
江汉大学	颜 彬	教授
国防科技大学	赵克佳	教授
	邹北骥	教授
中南大学	刘卫国	教授
湖南大学	林亚平	教授
西安交通大学	沈钧毅	教授
	齐 勇	教授
长安大学	巨永锋	教授
哈尔滨工业大学	郭茂祖	教授
吉林大学	徐一平	教授
	毕 强	教授
山东大学	孟祥旭	教授
	郝兴伟	教授
厦门大学	冯少荣	教授
厦门大学嘉庚学院	张思民	教授
云南大学	刘惟一	教授
电子科技大学	刘乃琦	教授
	罗 蕾	教授
成都理工大学	蔡 淮	教授
	于 春	副教授
西南交通大学	曾华桑	教授

出版说明

随着我国改革开放的进一步深化,高等教育也得到了快速发展,各地高校紧密结合地方经济建设发展需要,科学运用市场调节机制,加大了使用信息科学等现代科学技术提升、改造传统学科专业的投入力度,通过教育改革合理调整和配置了教育资源,优化了传统学科专业,积极为地方经济建设输送人才,为我国经济社会的快速、健康和可持续发展以及高等教育自身的改革发展做出了巨大贡献。但是,高等教育质量还需要进一步提高以适应经济社会发展的需要,不少高校的专业设置和结构不尽合理,教师队伍整体素质亟待提高,人才培养模式、教学内容和方法需要进一步转变,学生的实践能力和创新精神亟待加强。

教育部一直十分重视高等教育质量工作。2007年1月,教育部下发了《关于实施高等学校本科教学质量与教学改革工程的意见》,计划实施“高等学校本科教学质量与教学改革工程”(简称“质量工程”),通过专业结构调整、课程教材建设、实践教学改革、教学团队建设等多项内容,进一步深化高等学校教学改革,提高人才培养的能力和水平,更好地满足经济社会发展对高素质人才的需要。在贯彻和落实教育部“质量工程”的过程中,各地高校发挥师资力量强、办学经验丰富、教学资源充裕等优势,对其特色专业及特色课程(群)加以规划、整理和总结,更新教学内容、改革课程体系,建设了一大批内容新、体系新、方法新、手段新的特色课程。在此基础上,经教育部相关教学指导委员会专家的指导和建议,清华大学出版社在多个领域精选各高校的特色课程,分别规划出版系列教材,以配合“质量工程”的实施,满足各高校教学质量和教学改革的需要。

为了深入贯彻落实教育部《关于加强高等学校本科教学工作,提高教学质量的若干意见》精神,紧密配合教育部已经启动的“高等学校教学质量与教学改革工程精品课程建设工作”,在有关专家、教授的倡议和有关部门的大力支持下,我们组织并成立了“清华大学出版社教材编审委员会”(以下简称“编委会”),旨在配合教育部制定精品课程教材的出版规划,讨论并实施精品课程教材的编写与出版工作。“编委会”成员皆来自全国各类高等学校教学与科研第一线的骨干教师,其中许多教师为各校相关院、系主管教学的院长或系主任。

按照教育部的要求,“编委会”一致认为,精品课程的建设工作从开始就要坚持高标准、严要求,处于一个比较高的起点上。精品课程教材应该能够反映各高校教学改革与课程建设的需要,要有特色风格、有创新性(新体系、新内容、新手段、新思路,教材的内容体系有较高的科学创新、技术创新和理念创新的含量)、先进性(对原有的学科体系有实质性的改革和发展,顺应并符合21世纪教学发展的规律,代表并引领课程发展的趋势和方向)、示范性(教材所体现的课程体系具有较广泛的辐射性和示范性)和一定的前瞻性。教材由个人申报或各校推荐(通过所在高校的“编委会”成员推荐),经“编委会”认真评审,最后由清华大学出版

社审定出版。

目前,针对计算机类和电子信息类相关专业成立了两个“编委会”,即“清华大学出版社计算机教材编审委员会”和“清华大学出版社电子信息教材编审委员会”。推出的特色精品教材包括:

(1) 21世纪高等学校规划教材·计算机应用——高等学校各类专业,特别是非计算机专业的计算机应用类教材。

(2) 21世纪高等学校规划教材·计算机科学与技术——高等学校计算机相关专业的教材。

(3) 21世纪高等学校规划教材·电子信息——高等学校电子信息相关专业的教材。

(4) 21世纪高等学校规划教材·软件工程——高等学校软件工程相关专业的教材。

(5) 21世纪高等学校规划教材·信息管理与信息系统。

(6) 21世纪高等学校规划教材·财经管理与应用。

(7) 21世纪高等学校规划教材·电子商务。

(8) 21世纪高等学校规划教材·物联网。

清华大学出版社经过三十多年的努力,在教材尤其是计算机和电子信息类专业教材出版方面树立了权威品牌,为我国的高等教育事业做出了重要贡献。清华版教材形成了技术准确、内容严谨的独特风格,这种风格将延续并反映在特色精品教材的建设中。

清华大学出版社教材编审委员会

联系人:魏江江

E-mail: weijj@tup.tsinghua.edu.cn

人类社会已进入到高度发达的信息社会,信息社会的发展离不开电子产品的进步。现代电子产品在提高性能、增大复杂度的同时,价格却一直呈下降趋势,而且产品更新换代的步伐也越来越快,实现这种进步的主要原因是生产制造技术和电子设计技术的发展。前者以微细加工技术为代表,目前已进展到深亚微米阶段,可以在几平方厘米的芯片上集成数千万个晶体管。后者的核心就是 EDA 技术,EDA 是指以计算机为工作平台,融合应用电子技术、计算机技术、智能化技术最新成果研制成的电子 CAD 通用软件包,主要能辅助进行三方面的设计工作:IC 设计、电子电路设计和 PCB 设计。没有 EDA 技术的支持,想要完成上述超大规模集成电路的设计制造是不可想象的,反过来,生产制造技术的不断进步又对 EDA 技术提出新的要求。

以上就是目前硬件技术的发展状况,而数字逻辑电路基础与数字系统集成技术是硬件集成开发技术的基础。硬件集成开发技术一般包括采用通用逻辑器件组成系统,以单片处理器为核心实现系统,以可编程逻辑器件 PLD、CPLD、FPGA 实现专用集成芯片 ASIC,设计功能完整的数字系统芯片 SOC。不管采用哪种技术进行开发,在设计过程中,都要抽象出芯片或系统的逻辑输入与输出及内部状态,根据组合电路与时序电路的设计方法规划最佳的设计方案,从而抽象出系统状态图与状态表,最后使用原理图和 Verilog HDL 语言抽象出系统电路。根据目前硬件技术发展的潮流,建议采用 Verilog HDL 语言来设计与集成电路。

本书除了继续沿用传统的技术内容之外,在设计方面加大了知识的覆盖面,主要加入了接口芯片设计方法和微处理器的设计方法。以 Verilog HDL 为基础,建议设计者采用自顶而下的设计方法,将电路器件逐步层次化,设计出各类芯片的模块,最后再进行模块集成,实现数字系统硬件软件化的集成技术。同时建议设计者在设计完成后进行波形仿真和系统功能验证。

全书共分为 9 章。第 1 章“数字逻辑基础”从数制和编码入手,引出逻辑代数和逻辑符号表示,通过逻辑定理法和卡诺图化简,建立数字逻辑学的概念。第 2 章“硬件描述语言 Verilog HDL 与编辑环境 Quartus II”主要讲述 Verilog HDL 语言的基本语法和芯片的 3 种建模方法,然后讲述在编辑环境 Quartus II 9.1 中如何建立工程、模块文件及模块文件的调用与仿真等,本章主要为硬件软件化打下一个良好的基础。第 3 章“逻辑门电路”主要讲述 TTL 逻辑门和 CMOS 逻辑门的电路实现。第 4 章“组合逻辑电路”主要讲解组合电路的分析与设计方法,常用组合逻辑器件以及 Verilog HDL 语言实现。第 5 章“时序逻辑电路”主要讲解同步时序电路分析与设计、异步时序电路分析与设计、常用时序器件计数器与寄存器设计以及 Verilog HDL 语言实现。第 6 章“半导体存储器与大规模可编程逻辑器件”讲述半导体存储器 RAM、ROM 构造原理与容量扩展,PLD 设计技术。第 4~6 章是电子技术设计的基础,必须达到能够熟练设计的要求,要认真分析每一个电路的设计过程,抽象或例

化出芯片的引脚定义与内部行为及状态转换,培养读者成为真正的电子设计者。第7章“脉冲波形的产生与整形”主要讲述系统脉冲发生电路的实现和选择。在设计中可以采用石英晶体振荡器来实现脉冲发生电路。第8章“接口电路设计技术”主要讲解接口电路的设计思想和简单设计实例,主要介绍两个接口电路 A/D 和 D/A 转换器的组成原理和应用。第9章“数字系统设计技术”提供了数字系统的设计思想,并以实例逐步讲解设计过程及其 FPGA 的实现过程,再简单举例描述微处理器的设计方法。

本书不再为每章专门配备习题,在附录 C 中附加习题与课程设计专题训练,尝试目标性的习题与综合设计,坚持习题与综合项目宁缺毋滥的原则,使学习者能够在专业方面真正做到“术业有专攻”。

本书第1章由杜军威编写,第2章由高俭英编写,第3章由庞志永编写,第4章由江守寰编写,第5章由宫生文编写,第6~9章由解本巨编写。全书由解本巨统稿。本书由岳学海进行排版设计指导和内容策划。

由于编者的实际工作经验限制,本书必会存在一些不当之处,敬请广大读者批评指正。

编 者

2012年5月

目 录

第 1 章 数字逻辑基础	1
1.1 电路引入二进制、芯片及集成概念.....	1
1.2 数制与数制转换	2
1.2.1 计算机中常用进位计数制.....	2
1.2.2 数制转换.....	3
1.2.3 二进制算术运算.....	5
1.3 计算机中常用编码	8
1.3.1 二十进制编码	8
1.3.2 格雷码.....	9
1.3.3 ASCII 码.....	9
1.4 逻辑运算与逻辑代数.....	10
1.4.1 3 种基本逻辑运算	11
1.4.2 逻辑函数及其表示方法	13
1.4.3 逻辑代数	14
1.5 逻辑代数的卡诺图化简法.....	17
1.5.1 最小项的定义及其性质	17
1.5.2 逻辑函数的最小项表达式	18
1.5.3 用卡诺图表示逻辑函数	19
1.5.4 用卡诺图化简逻辑函数	21
第 2 章 硬件描述语言 Verilog HDL 与编辑环境 Quartus II	25
2.1 硬件描述语言 Verilog HDL 设计方法学简介	25
2.1.1 Verilog 的基本语法规则.....	26
2.1.2 变量及数据类型	28
2.1.3 运算符和表达式	30
2.1.4 语句	32
2.2 Verilog HDL 建模.....	34
2.2.1 Verilog HDL 程序的基本结构	35
2.2.2 结构建模	38
2.2.3 数据流建模	38
2.2.4 行为建模	39
2.2.5 模块调用	40

2.3 Verilog HDL 编译环境 Quartus II 9.1	41
2.3.1 Quartus II 9.1 概述	41
2.3.2 Quartus II 9.1 原理图设计方法	44
2.3.3 使用 Verilog HDL 语言实现数字电路设计	51
2.3.4 波形仿真	54
第3章 逻辑门电路	58
3.1 半导体器件组成的门电路	59
3.1.1 半导体器件的开关特性	59
3.1.2 分立元件门电路	63
3.2 CMOS 门电路	65
3.2.1 CMOS 反相器	65
3.2.2 CMOS 逻辑门电路	67
3.2.3 CMOS 漏极开路门与三态门电路	69
3.2.4 CMOS 传输门	71
3.3 TTL 门电路	72
3.3.1 TTL 反相器的基本电路	72
3.3.2 TTL 逻辑门电路	75
3.3.3 TTL 集电极开路门与三态门电路	78
第4章 组合逻辑电路	81
4.1 组合逻辑电路分析	81
4.2 组合逻辑电路设计	83
4.3 组合电路的竞争与冒险	85
4.3.1 冒险的分类与产生原因	85
4.3.2 冒险的判断与消除方法	86
4.4 常用组合逻辑电路	88
4.4.1 编码器	88
4.4.2 译码器	93
4.4.3 数据选择器	100
4.4.4 比较器	103
4.4.5 算术运算电路	109
第5章 时序逻辑电路	115
5.1 时序逻辑电路基础	115
5.1.1 触发器	116
5.1.2 时序逻辑电路的描述	116
5.2 时序逻辑电路记忆单元——触发器	118
5.2.1 RS 触发器	118

5.2.2	D 触发器	121
5.2.3	JK 触发器	122
5.2.4	T 触发器	126
5.2.5	用 Verilog 语言设计触发器	127
5.3	同步时序逻辑电路的分析与设计	129
5.3.1	同步时序逻辑电路的分析	129
5.3.2	同步时序逻辑电路的设计	132
5.4	异步时序电路的分析与设计	139
5.4.1	异步时序逻辑电路的分析	139
5.4.2	异步时序逻辑电路的设计	141
5.5	常用时序逻辑电路	144
5.5.1	寄存器	144
5.5.2	计数器	148
5.5.3	顺序脉冲发生器	154
第 6 章	半导体存储器与大规模可编程逻辑器件	156
6.1	随机存储器	159
6.1.1	SRAM	159
6.1.2	DRAM	163
6.2	只读存储器	168
6.2.1	掩膜只读存储器	168
6.2.2	可编程只读存储器	170
6.2.3	可擦除可编程只读存储器	171
6.2.4	可电擦可编程只读存储器	172
6.2.5	快闪存储器	173
6.3	存储器容量扩展	174
6.4	大规模可编程逻辑器件	176
6.4.1	可编程阵列逻辑器件	179
6.4.2	通用可编程阵列逻辑器件	185
6.4.3	复杂的可编程逻辑器件	190
6.4.4	现场可编程门阵列器件	191
第 7 章	脉冲波形的产生与整形	192
7.1	单稳态触发器	192
7.1.1	用门电路组成的单稳态触发器	192
7.1.2	集成单稳态触发器	195
7.2	施密特触发器	198
7.2.1	用门电路组成的施密特触发器	198
7.2.2	施密特触发器的应用	201

7.3	多谐振荡器	202
7.3.1	用门电路组成的对称式多谐振荡器	202
7.3.2	用施密特触发器组成的多谐振荡器	204
7.3.3	石英晶体振荡器	205
7.4	555 定时器及应用	206
7.4.1	555 定时器	206
7.4.2	用 555 定时器组成的施密特触发器	207
7.4.3	用 555 定时器组成的单稳态触发器	208
7.4.4	用 555 定时器组成的多谐振荡器	209
第 8 章	接口电路设计技术	212
8.1	接口芯片设计	212
8.1.1	外部接口电路的设计分析	212
8.1.2	接口芯片设计	213
8.2	D/A 转换器	215
8.2.1	D/A 转换器的基本原理	215
8.2.2	权电阻网络 D/A 转换器	216
8.2.3	倒 T 形电阻网络 D/A 转换器	217
8.2.4	权电流型 D/A 转换器	222
8.3	A/D 转换器	223
8.3.1	A/D 转换的基本原理	224
8.3.2	并联比较型 A/D 转换器	227
8.3.3	逐次渐近型 A/D 转换器	229
8.3.4	双积分型 A/D 转换器	231
8.3.5	集成模数转换器 ADC0801 及其应用	234
第 9 章	数字系统设计技术	236
9.1	数字系统设计概述	236
9.1.1	数字系统的基本组成	236
9.1.2	数字系统的实现方式	237
9.2	数字系统设计方法与描述	238
9.2.1	数字系统设计方法	238
9.2.2	数字系统设计描述	239
9.3	用 ASM 图和 MDS 图设计数字系统	242
9.3.1	设计数字系统的步骤	242
9.3.2	十字路口交通灯控制系统的设计	243
9.3.3	交通灯控制系统的 Verilog HDL 描述	250
9.4	控制子系统的微程序控制器设计	254
9.4.1	概述	254

9.4.2 微程序控制器简单设计	255
附录 A 74 系列数字集成电路型号功能表	257
附录 B CMOS 系列数字集成电路型号功能表	262
附录 C 习题训练与数字系统课程设计	265
C.1 定理与卡诺图化简	265
C.2 简单 Verilog HDL 建模	265
C.3 组合逻辑电路分析	265
C.4 组合电路设计	266
C.5 时序逻辑电路分析	268
C.6 时序逻辑电路设计	269
C.7 存储器与 PLD 设计	269
C.8 接口电路设计	269
C.9 数字系统综合课程设计	269
参考文献	271

第 1 章

数字逻辑基础

数字逻辑电路设计与芯片集成技术是 EDA(电子设计)技术的专业基础,它把电路中的正负逻辑电平用二值数字逻辑“0”或“1”来表示,从而以逻辑代数的形式来描述电路工作的行为。也可以利用逻辑代数表达式构建数字逻辑电路。用“1”代表高电平,“0”表示低电平,称为正逻辑表示法;反之,称为负逻辑表示法。本书采用正逻辑表示法。

1.1 电路引入二进制、芯片及集成概念

电路分为模拟电路和数字电路两种。模拟电路中传送的信号为模拟信号,是随着时间连续变化的信号,例如速度、压力、温度、声音等,其采用时间函数表示幅值。模拟电路无法可控地表示电路的数据,由电路本身特性引发,无直观表示性,也容易受到外界环境的干扰。自二进制数和逻辑代数产生以来,人们设计出能够根据稳定的电路输入(条件)得出稳定电路逻辑输出的结果,这就是数字逻辑电路。数字电路中用若干个传送二值“0”和“1”的电路元件组合在一起来表示数据、外界在电路中存储或处理的信息(编码)等,从而把二进制数和逻辑代数与电路对等,形成了开发电路的基本方法。

根据数字电路输入和输出的条件和结果,为其设置具有二值性的变量,利用逻辑代数相关知识,求出输出与输入变量之间的逻辑表达式,并转换为电路。利用制作电路的设备工艺,将输入输出变量引出做成能够拔插、焊接的金属“插脚”或焊点,从电路集成后形成的具有一定形状的块中引出,电路块即数字电路芯片,“插脚”称为引脚,作为电路外部特性可以扩展设计更大规模的电路,如图 1-1 所示。

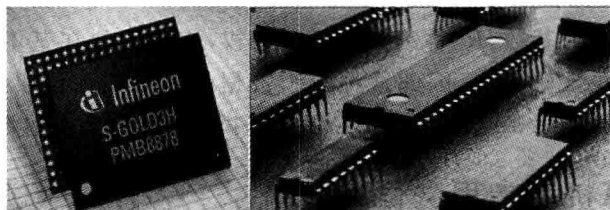


图 1-1 具有不同形状和引脚的数字电路芯片

芯片根据需要可以在电子市场购买,根据不同的芯片可以设计出更加强大的电路,并开发为电路板,这称为电路集成。根据集成规模的不同,可分为超大规模、大规模和中小规模集成电路。一个计算机系统是以微处理器芯片为核心,辅以存储器、接口电路、外部设备芯

片,通过其他辅助电路设计构成的完整的系统。图 1-2 就是一个利用芯片开发设计实现的具有一定电路功能的电路板。

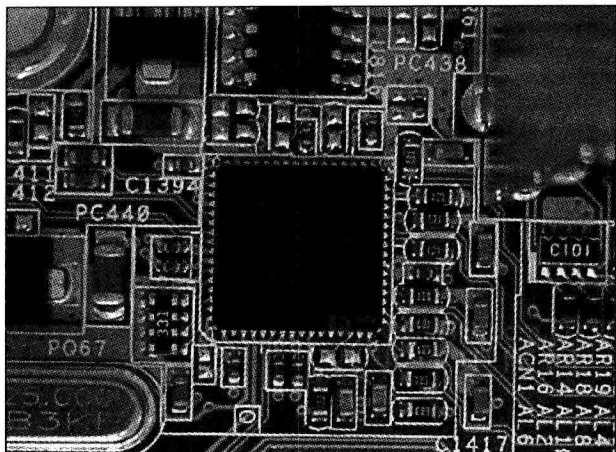


图 1-2 利用芯片设计的电路板

1.2 数制与数制转换

数制是一种表示数的方法,常用的计数制是十进制计数制,而在计算机中,因为数字电路芯片引脚表示数据具有二值性“0”和“1”,数字在计算机内部只能以 0、1 组成的二进制形式存储,但在电路程序设计中,可以用其他进制数来表示。为了说明二进制数,在这里把数制推广到任意的 $R(R \geq 2)$ 进制数。

与十进制数相比较,任意 R 进制数可以表示为多项式的形式:

$$\begin{aligned} (k_n k_{n-1} \cdots k_1 k_0 \cdot k_{-1} k_{-2} \cdots k_{-m+1} k_{-m})_R &= \sum_{i=-m}^n k_i \times R^i \\ &= k_n \times R^n + k_{n-1} \times R^{n-1} + \cdots + k_1 \times R^1 + k_0 \times R^0 + k_{-1} \times R^{-1} \\ &\quad + k_{-2} \times R^{-2} + \cdots + k_{-m} \times R^{-m} \end{aligned}$$

其中, k_i 称为数据的位或系数,其大小范围为 $0 \sim R-1$, i 为该位对应的指数, i 为负数表示该位为小数位; R 为基数, R^i 称为 i 位对应的权,表示本位在基本单位 1 下的数据大小。 $k_i \times R^i$ 表示 i 位的实际大小,因此这种表示数据的方法称为位权表示法,和十进制逢 10 进 1 一样,坚持逢 R 进 1 原则。下面看一下计算机中常用的进位计数制及表示。

1.2.1 计算机中常用进位计数制

1. 十进制数

十进制数基数 R 为 10,位 k_i 由 $0 \sim 9$ 表示,采用位权表示法来表示数据,并且可以展开为多项式的形式,数据运算时坚持逢 10 进 1 原则。示例如下:

$$(267.109)_{10} = 2 \times 10^2 + 6 \times 10^1 + 7 \times 10^0 + 1 \times 10^{-1} + 0 \times 10^{-2} + 9 \times 10^{-3}$$

在表示数据时,也可以直接写成 267.109,或者在末尾加上字母 D,表示为 267.109D。

2. 二进制数

从前面的知识我们知道,计算机中的数据都是以二进制数的形式存储的。二进制数基数为 2,因此它的位只能由 0、1 组成。相邻位的进位规则为“逢 2 进 1”。通常在末尾加字母 B 或下标 2 来表示数据并区别于其他数制。例如,11011.101B 和 $(11011.101)_2$ 都表示二进制数 11011.101,把该数展开为多项式的表示形式:

$$11011.101B = 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3}$$

3. 十六进制数

在表示二进制数据时,由于位数较多,在输入、输出、书写和阅读时均不方便,因此引进十六进制数。十六进制数基数为 16,由于 10~15 无法单独表示,它的位由 0~9、A(10)、B(11)、C(12)、D(13)、E(14)、F(15)组成。相邻位的进位规则为“逢 16 进 1”。通常在末尾加字母 H 或下标 16 来表示数据并区别于其他数值。例如,9AB.6FH 和 $(9AB.6F)_{16}$ 都表示十六进制数 9AB.6F,把该数展开为多项式的表示形式:

$$9AB.6FH = 9 \times 16^2 + 10 \times 16^1 + 11 \times 16^0 + 6 \times 16^{-1} + 15 \times 16^{-2}$$

4. 八进制数

八进制数基数为 8,它的位由数字 0~7 组成。相邻位的进位规则为“逢 8 进 1”。通常在末尾加字母 O 或下标 8 来表示数据并区别于其他数值。例如,275.361O 和 $(275.361)_8$ 都表示八进制数 275.361,把该数展开为多项式的表示形式:

$$275.361O = 2 \times 8^2 + 7 \times 8^1 + 5 \times 8^0 + 3 \times 8^{-1} + 6 \times 8^{-2} + 1 \times 8^{-3}$$

1.2.2 数制转换

计算机中处理和存储的数据为二进制数,但是在输入、输出、书写时也使用十、八、十六进制数,这就需要掌握二进制数与其他进制数之间的数据转换问题。

1. 二进制数与十进制数之间的相互转换

1) 二进制数转换为十进制数

根据二进制数展开的多项式,直接按照十进制数的进位原则计算,得出的结果即十进制数。任意的 R 进制数转换为十进制数都可采用这种方法。把 11011.101B 转换为十进制数:

$$\begin{aligned} 11011.101B &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} \\ &= 1 \times 16 + 1 \times 8 + 0 \times 4 + 1 \times 2 + 1 \times 1 + 1 \times 0.5 + 0 \times 0.25 + 1 \times 0.125 \\ &= 16 + 8 + 0 + 2 + 1 + 0.5 + 0 + 0.125 = 27.625 \end{aligned}$$

2) 十进制数转换为二进制数

十进制数是可以转换为任意 R 进制数的,先把十进制数转化为 R 进制数多项式表示形式,可以发现整数部分和小数部分具有不同的转换规律。