



电气与信息学科精品课程系列教材

数字电子技术

SHUZI DIANZI JISHU

吴建国 张彦,

韦建英 /主审



华中科技大学出版社

<http://www.hustp.com>

电气与信息学科精品课程系列教材

数字电子技术

主 编	吴建国	张彦
副主编	饶伟	来婷
	陈新国	成燕

华中科技大学出版社
中国·武汉

内 容 提 要

本书是依据教育部颁布的“电子技术课程教学基本要求”编写的。本书主要内容有数字电路基础、逻辑门电路、组合逻辑电路、触发器、时序逻辑电路、半导体存储器和可编程逻辑器件、脉冲波形的产生与变换、D/A 转换与 A/D 转换。

本书编写简明扼要,内容深入浅出,基本概念清晰,例题讲解步骤详细,习题丰富且综合性强,同时关注实际应用能力的培养。本书可作为高等学校电气类、电子类、自动化类和其他相近专业的专业基础课教材,也可供从事电子技术工作的工程技术人员学习、参考。

图书在版编目(CIP)数据

数字电子技术/吴建国 张 彦 主编. —武汉:华中科技大学出版社,2010.8
ISBN 978-7-5609-6334-1

I. 数… II. ①吴… ②张… III. 数字电路-电子技术-高等学校-教材 IV. TN79

中国版本图书馆 CIP 数据核字(2010)第 113369 号

数字电子技术

吴建国 张 彦 主编

策划编辑:谢燕群

责任编辑:田 密

封面设计:刘 卉

责任校对:张 琳

责任监印:熊庆玉

出版发行:华中科技大学出版社(中国·武汉)

武昌喻家山 邮编:430074 电话:(027)87557437

录 排:武汉佳年华科技有限公司

印 刷:湖北新华印务有限公司

开 本:787mm×1092mm 1/16

印 张:15

字 数:381 千字

版 次:2010 年 8 月第 1 版第 1 次印刷

定 价:24.80 元



本书若有印装质量问题,请向出版社营销中心调换
全国免费服务热线:400-6679-118 竭诚为您服务
版权所有 侵权必究

电气与信息学科精品课程系列教材

编审委员会

主 任 尹项根

副主任 秦实宏

委 员 (按姓氏笔画排列)

毛 哲 吴文辉 宋玉阶 李忠明 李德骏

殷小贡 容太平 唐永奇 梅秋燕 谭文群

前 言

本书是电气与信息学科精品课程系列教材中的一本专业基础课教材。

数字电子技术是电类各专业的重要技术基础课,处于各专业教学的中间环节,是促使学生基本素质形成的关键课程。本书是为电类各专业的本科生学习数字电路基础知识而编写的,满足数字电路教学的基本要求。

本书的编写力求突出重点,基本概念明确、清晰,例题讲解步骤详细。每章后都附有一定数量的习题,帮助学生加深对课程内容的理解。其中部分习题有一定的深度,可使学生在深入掌握课程内容的基础上扩展知识;部分习题综合了多个章节的内容,以锻炼学生综合运用知识的能力。

全书分为8章。第1章数字逻辑基础,主要介绍数制和编码、逻辑代数(布尔代数)、逻辑函数及化简;第2章逻辑门电路,主要介绍分立元件门电路、TTL集成门电路和CMOS门电路;第3章组合逻辑电路,主要介绍组合逻辑电路的分析方法和设计方法、若干常用的组合逻辑电路、组合逻辑电路中的竞争冒险现象;第4章触发器,主要介绍触发器的电路结构与动作特点、触发器的逻辑功能及其描述方法和触发器的动态参数;第5章时序逻辑电路,主要介绍同步、异步时序逻辑电路分析方法和设计方法,若干常用的时序逻辑电路;第6章半导体存储器和可编程逻辑器件,主要介绍只读存储器(ROM)和随机存储器(RAM)的原理和构成,存储器扩展方式,可编程逻辑器件的基本结构,PLD电路的表示方法,可编程通用阵列逻辑GAL、复杂可编程逻辑器件CPLD、现场可编程门阵列(FPGA)的结构和原理;第7章脉冲波形的产生与变换,主要介绍施密特触发器、单稳态触发器和多谐振荡器的基本原理,以及用模拟运放、逻辑门电路、石英晶体、专用555定时器构成各种触发器和多谐振荡器;第8章D/A转换和A/D转换,主要介绍各种D/A转换器和A/D转换器的结构和原理。

编写本书的教师多年从事电子电路课程的教学和改革,书中汇集了教师多年的教学经验和体会。本书由武汉科技大学吴建国、张彦任主编,南昌工程学院饶伟、武汉工程大学邮电信息学院来婷、武汉科技大学陈新国和成燕任副主编。其中,吴建国编写第2、8章及附录;张彦编写第1、5章;陈新国编写第3章;成燕编写第4章;饶伟编写第7章;来婷编写第6章。

韦建英教授审阅了全部书稿,并提出了许多宝贵意见,在此表示诚挚的谢意。

由于编者水平有限,书中难免有疏漏和不足之处,恳请广大读者予以批评指正。

编 者

2010年5月

目 录

第 1 章 数字电路基础	(1)
1.1 数字电路概述	(1)
1.1.1 模拟信号与数字信号	(1)
1.1.2 数字电路的特点	(1)
1.1.3 数字电路的发展与分类	(1)
1.1.4 数字电路的分析与设计方法	(2)
1.2 数制与编码	(3)
1.2.1 常用的数制及数制转换	(3)
1.2.2 数制转换	(4)
1.2.3 原码、反码、补码	(5)
1.2.4 编码	(6)
1.3 逻辑代数的运算规则	(8)
1.3.1 三种基本运算	(8)
1.3.2 基本定律与基本公式	(9)
1.3.3 基本规则	(10)
1.4 逻辑函数及其表示方法	(11)
1.4.1 逻辑函数	(11)
1.4.2 逻辑函数的几种表示方法	(11)
1.4.3 逻辑函数的两种标准形式	(12)
1.5 逻辑函数的公式化简法	(14)
1.5.1 逻辑函数的最简形式	(14)
1.5.2 逻辑函数的公式化简法	(15)
1.6 逻辑函数的卡诺图化简法	(16)
1.6.1 卡诺图的结构	(17)
1.6.2 逻辑函数的卡诺图	(17)
1.6.3 用卡诺图化简逻辑函数	(18)
1.6.4 含有无关项逻辑函数的卡诺图化简	(21)
本章小结	(22)
习题	(23)
第 2 章 逻辑门电路	(27)
2.1 半导体二极管、三极管和 MOS 管的开关特性	(27)
2.1.1 半导体二极管的开关特性	(27)
2.1.2 三极管的开关特性	(28)

2.1.3 MOS 场效应管的开关特性	(30)
2.2 分立器件基本逻辑门电路	(32)
2.2.1 二极管“与”门电路	(32)
2.2.2 二极管“或”门电路	(32)
2.2.3 “非”门电路	(33)
2.3 TTL 集成逻辑门电路	(34)
2.3.1 TTL“与非”门的电路结构与工作原理	(34)
2.3.2 TTL“与非”门电路的技术参数	(35)
2.3.3 集电极开路门和三态门	(40)
2.4 CMOS 逻辑门电路	(43)
2.4.1 CMOS 反相器	(43)
2.4.2 CMOS 逻辑门电路	(45)
2.4.3 CMOS 传输门和双向模拟开关	(47)
2.4.4 CMOS 漏极开路门和三态门	(48)
2.5 BiCMOS 门电路	(49)
2.5.1 BiCMOS 反相器	(50)
2.5.2 BiCMOS 逻辑门电路	(50)
2.6 逻辑门电路使用的实际问题	(51)
2.6.1 正负逻辑问题	(51)
2.6.2 逻辑门电路多余输入端的处理问题	(51)
2.6.3 逻辑门电路应用举例	(52)
2.7 几种集成门电路的性能比较	(53)
本章小结	(53)
习题	(54)
第 3 章 组合逻辑电路	(59)
3.1 组合逻辑电路概述	(59)
3.2 组合逻辑电路的分析	(59)
3.2.1 分析方法的概述	(60)
3.2.2 分析举例	(60)
3.3 组合逻辑电路设计	(62)
3.3.1 设计方法概述	(62)
3.3.2 设计举例	(63)
3.3.3 设计中几个实际问题的处理	(64)
3.4 组合逻辑电路中的竞争冒险	(67)
3.4.1 产生竞争冒险的原因	(67)
3.4.2 竞争冒险的判断	(68)
3.4.3 消去竞争冒险的方法	(69)
3.5 常用组合逻辑集成电路	(71)

3.5.1	编码器	(71)
3.5.2	译码器/数据分配器	(74)
3.5.3	数据选择器	(83)
3.5.4	数值比较器	(85)
3.5.5	加法器	(88)
3.6	组合逻辑电路的综合应用举例	(93)
3.6.1	集成数据选择器实现组合逻辑电路	(93)
3.6.2	集成译码器实现组合逻辑函数	(95)
	本章小结	(95)
	习题	(96)
第4章	触发器	(101)
4.1	概述	(101)
4.2	电平型基本 RS 触发器	(101)
4.2.1	“与非”门构成的基本 RS 触发器	(101)
4.2.2	“或非”门构成的基本 RS 触发器	(103)
4.3	时钟控制的电平触发器(同步触发器)	(103)
4.3.1	钟控 RS 触发器	(103)
4.3.2	钟控 D 触发器	(105)
4.3.3	钟控 JK 触发器	(105)
4.3.4	钟控 T 触发器和 T' 触发器	(107)
4.4	主从型触发器	(108)
4.4.1	主从 RS 触发器	(108)
4.4.2	主从 D 触发器	(109)
4.4.3	主从 JK 触发器	(109)
4.5	边沿触发器	(110)
4.5.1	维持阻塞结构正边沿 D 触发器	(111)
4.5.2	利用传输线延迟时间的负边沿触发器	(114)
4.6	不同类型触发器之间的转换	(115)
4.6.1	D 触发器转换成 JK 触发器	(115)
4.6.2	JK 触发器转换成 D 触发器	(116)
	本章小结	(116)
	习题	(117)
第5章	时序逻辑电路	(122)
5.1	时序逻辑电路概述	(122)
5.1.1	时序逻辑电路的结构	(122)
5.1.2	时序逻辑电路的分类	(122)
5.2	时序逻辑电路的逻辑式、状态转换表、状态转换图和时序图	(123)
5.2.1	逻辑表达式	(123)

5.2.2 状态转换表	(123)
5.2.3 状态转换图	(124)
5.2.4 时序图	(125)
5.3 同步时序逻辑电路的分析	(125)
5.3.1 同步时序逻辑电路分析的一般步骤	(125)
5.3.2 同步时序逻辑电路的分析举例	(125)
5.4 同步时序逻辑电路的设计	(128)
5.4.1 同步时序逻辑电路设计的一般步骤	(128)
5.4.2 同步时序逻辑电路的设计举例	(130)
5.5 异步时序逻辑电路的分析	(138)
5.5.1 分析异步时序逻辑电路的一般步骤	(139)
5.5.2 异步时序逻辑电路分析举例	(139)
5.6 几种常用的时序逻辑集成电路	(140)
5.6.1 寄存器和移位寄存器	(140)
5.6.2 计数器	(142)
5.7 中规模集成时序逻辑器件的应用	(143)
5.7.1 中规模集成寄存器芯片的应用	(143)
5.7.2 中规模集成计数器芯片的应用	(144)
本章小结	(144)
习题	(145)
第6章 半导体存储器和可编程逻辑器件	(148)
6.1 半导体存储器	(148)
6.1.1 半导体存储器的分类	(148)
6.1.2 半导体存储器的特点	(148)
6.1.3 半导体存储器的主要技术指标	(148)
6.2 随机存取存储器	(149)
6.2.1 RAM 的结构	(149)
6.2.2 RAM 的存储单元	(150)
6.3 只读存储器	(153)
6.3.1 ROM 的结构	(153)
6.3.2 掩膜式只读存储器	(154)
6.3.3 可编程只读存储器	(154)
6.3.4 可擦除可编程只读存储器	(154)
6.3.5 电信号擦除的可编程只读存储器	(154)
6.3.6 快闪存储器	(154)
6.4 存储器容量的扩展	(155)
6.4.1 位扩展方式	(155)
6.4.2 字扩展方式	(155)

6.5	用存储器实现组合逻辑函数	(156)
6.6	可编程逻辑器件	(157)
6.6.1	PLD 概述	(157)
6.6.2	可编程阵列逻辑	(159)
6.6.3	GAL	(162)
6.6.4	CPLD	(166)
6.6.5	FPGA	(170)
	本章小结	(175)
	习题	(176)
第 7 章	脉冲波形的产生与变换	(177)
7.1	概述	(177)
7.2	集成 555 定时器	(177)
7.2.1	集成 555 定时器简介	(177)
7.2.2	集成 555 定时器的内部逻辑电路	(178)
7.2.3	集成 555 定时器的工作原理	(178)
7.3	单稳态触发器	(179)
7.3.1	用门电路组成的单稳态触发器	(179)
7.3.2	集成单稳态触发器	(181)
7.3.3	用 555 定时器构成单稳态触发器	(182)
7.3.4	单稳态触发器的应用	(183)
7.4	施密特触发器	(184)
7.4.1	集成施密特触发器	(184)
7.4.2	用 555 定时器构成施密特触发器	(185)
7.4.3	施密特触发器的应用	(185)
7.5	多谐振荡器	(187)
7.5.1	用门电路组成的多谐振荡器	(187)
7.5.2	用施密特触发器构成的多谐振荡器	(188)
7.5.3	用 555 定时器构成多谐振荡器	(189)
7.5.4	石英晶体多谐振荡器	(190)
7.5.5	多谐振荡器的应用	(190)
	本章小结	(191)
	习题	(192)
第 8 章	D/A 转换器与 A/D 转换器	(194)
8.1	D/A 转换器	(194)
8.1.1	D/A 转换器的转换特性及其主要技术指标	(194)
8.1.2	倒 T 形电阻网络型 D/A 转换器	(195)
8.1.3	权电流型 D/A 转换器	(197)
8.1.4	集成 D/A 转换器电路	(199)

8.1.5 集成 D/A 转换器的应用	(202)
8.2 A/D 转换器	(203)
8.2.1 A/D 转换的一般工作过程	(203)
8.2.2 并行比较型 A/D 转换器	(205)
8.2.3 逐次逼近型 A/D 转换器	(207)
8.2.4 双积分式 A/D 转换器	(210)
8.2.5 A/D 转换器的主要技术指标	(212)
8.2.6 集成 A/D 转换器典型芯片	(213)
8.2.7 集成 A/D 转换器的应用	(218)
本章小结	(220)
习题	(221)
附录 A 常用逻辑符号对照表	(223)
附录 B 常用标准集成电路器件索引	(224)
附录 C TTL 和 CMOS 逻辑门电路的技术参数	(227)
参考文献	(228)

第 1 章 数字电路基础

1.1 数字电路概述

1.1.1 模拟信号与数字信号

电信号一般可分为模拟信号与数字信号两类。模拟信号是在时间上和数值上均连续变化的信号,如正弦波信号、三角波信号等,如图 1.1 所示。数字信号是在时间上和数值上均离散的信号,如数字电平信号、脉冲信号等,如图 1.2 所示。

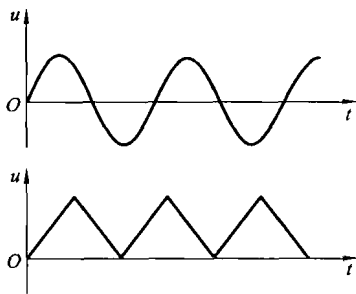


图 1.1 模拟信号中的正弦波信号、三角波信号

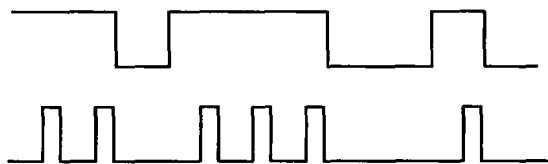


图 1.2 数字信号中的数字电平信号、脉冲信号

处理模拟信号的电路称为模拟电路,处理数字信号的电路称为数字电路。由于数字信号便于存储、分析和传输,故通常要将模拟信号转化为数字信号再进行处理。

1.1.2 数字电路的特点

与模拟电路相比,数字电路有如下特点。

- (1) 可靠性、稳定性好,精度高,抗干扰能力强。
- (2) 只有 0、1 两种状态,电路简单,便于大规模集成、批量生产。
- (3) 体积小,通用性好,成本低。
- (4) 具有可编程性,可实现硬件设计软件化。
- (5) 高速度,低功耗,加密性能好。

1.1.3 数字电路的发展与分类

1. 数字电路的发展

数字电路的发展经历了由电子管、半导体分立器件到集成电路的过程。由于集成电路的发展非常迅速,很快占有主导地位,所以数字电路的主流形式是数字集成电路。从 20 世纪 60 年代开始,数字集成器件主要是用晶体管工艺制成的小规模逻辑器件,随后发展到中

规模逻辑器件;20 世纪 70 年代末,微处理器的出现使数字集成电路的性能发生了质的飞跃;从 20 世纪 80 年代中期开始,甚大规模集成电路、专用集成电路制作技术日益成熟。

电子计算机是数字电路应用的典型代表,并随着数字电子技术的发展而发展。

数字电路的发展不仅表现在集成度方面,而且在半导体器件的材料、结构、生产工艺上均有体现。早期的逻辑门电路是 TTL 型逻辑门电路,后来随着其工艺不断改进,TTL 型逻辑器件是至今仍在使用的的基本逻辑器件之一。随着 MOS 工艺特别是 CMOS 工艺的发展,数字集成电路具有越来越高的集成度和工作速度,并且功耗越来越低。数字电路还在不断发展中。

2. 数字集成电路的分类

数字集成电路有多种分类方法。

从集成度分,数字集成电路可分为小规模(SSI)、中规模(MSI)、大规模(LSI)、超大规模(VLSI)和甚大规模(ULSI)五类。集成度是指每个芯片所包含逻辑门的个数。表 1.1 所示的为数字集成电路按集成度不同的分类。

表 1.1 数字集成电路按集成度不同的分类

分 类	门的数量/个	典 型 电 路
小规模	10 以下	逻辑门、触发器
中规模	10~100	计数器、加法器
大规模	100~10 000	小型存储器、门阵列
超大规模	10 000~1 000 000	大型存储器、微处理器
甚大规模	1 000 000 以上	可编程逻辑器件、多功能专用集成电路

根据所采用的半导体器件不同,数字集成电路也可以分为两大类:一类为双极型集成电路,另一类为单极型集成电路。双极型集成电路是采用半导体晶体管作为器件而形成的,又可分为 TTL 电路、ECL 电路和 I²L 电路等类型,其中 TTL 电路应用最广泛。双极型集成电路的主要特点是速度快,带负载能力强,但功耗大,集成度较低。单极型集成电路是以 MOS 管作为器件而形成的,又可分为 PMOS、NMOS 和 CMOS 等类型,其中 CMOS 电路应用较普遍。单极型集成电路的主要特点是结构简单,制造方便,集成度高,功耗低,但速度较慢。

1.1.4 数字电路的分析与设计方法

数字电路的研究有两个主要任务:一是分析,二是设计。对于一个现有的数字逻辑电路,研究它的逻辑功能的过程,称为分析;以实际问题出发,根据实际问题提出逻辑功能,实现预定的逻辑功能电路的过程,称为设计。

1. 数字电路的分析方法

数字电路是在数字信号下工作的,电路中的半导体器件工作在开关状态,因此数字电路的分析方法与模拟电路的不同。数字电路的主要研究对象是输入与输出之间的逻辑关系,采用的分析工具是逻辑代数,表达电路的输入与输出关系主要用真值表、逻辑表达式、逻辑图或波形图等。随着计算机技术的发展,借助计算机仿真技术,可以更直观、更快捷、更全面地对数字电路进行分析。借助计算机,不仅可以进行电路的功能仿真,显示逻辑仿真的波形

结果,而且可以考虑器件的延迟时间,进行时序仿真,检测电路中存在的竞争冒险、时序错误等问题。

2. 数字电路的设计方法

数字电路的设计是从给定的逻辑功能要求出发,确定输入、输出变量数量,选择适当的逻辑器件,设计出符合要求的逻辑电路的过程。设计方法分为传统的设计方法和基于电子设计自动化软件的设计方法两类。传统的电路设计全过程都是由人工完成的,一般有方案的提出、设计验证和实践修改三个阶段,硬件电路的验证和调试是在电路构成后进行的,电路存在的问题只能在验证后发现。传统的设计方法设计周期长,资源浪费大,不能满足大规模集成电路的设计要求。基于电子设计自动化软件的设计方法借助计算机硬、软件技术来快速、准确地完成电路设计。设计者提出设计方案后,利用计算机仿真技术进行逻辑分析、性能分析、时序测试。如果发现错误或方案不理想,可以重复上述过程直至得到满意的设计方案,然后进行硬件电路的实现。这种设计方法提高了设计质量,缩短了设计周期,提升了产品的竞争力。

1.2 数制与编码

人们在日常生活中经常遇到计数问题,数制是人们对数量计算的一种统计规律,日常生活中广泛使用的数制是十进制,而数字系统使用的数制是二进制。以一定规则编制二进制代码,用于表示十进制数字、字母、符号、特定信息等的过程称为编码。

1.2.1 常用的数制及数制转换

1. 十进制

十进制中采用了 $0, 1, \dots, 9$ 共10个数字符号,并且进位规律是“逢十进一”。一个数字符号处于不同的位置时,它所代表的数值是不同的,例如,十进制565.56可以表示为

$$565.56 = 5 \times 10^2 + 6 \times 10^1 + 5 \times 10^0 + 5 \times 10^{-1} + 6 \times 10^{-2}$$

一种进位计数制包含基数和位权两个概念。

基数是指计数制中所用到的数字符号的个数。在基数为 R 的计数制中,包含 $0, 1, \dots, R-1$,共 R 个基本数字符号,并且进位规律是“逢 R 进一”。

位权是指不同数位上数值大小的一个固定常数。 R 进制的位权是 R 的整数次幂,例如,十进制个位位权是 10^0 ,十位位权是 $10^1, \dots$

一般来说,一个 R 进制数 N 可以有两种表示方法,其表达式为

$$\begin{aligned} (N)_R &= (K_{n-1}K_{n-2} \cdots K_1K_0, K_{-1}K_{-2} \cdots K_{-m})_R \\ \text{或} \quad (N)_R &= K_{n-1} \cdot R^{n-1} + K_{n-2} \cdot R^{n-2} + \cdots + K_1 \cdot R^1 + K_0 \cdot R^0 \\ &\quad + K_{-1} \cdot R^{-1} + K_{-2} \cdot R^{-2} + \cdots + K_{-m} \cdot R^{-m} \\ &= \sum_{i=-m}^{n-1} K_i R^i \end{aligned}$$

2. 二进制

二进制就是基数 R 为2的计数制,二进制中只有0、1两个数字符号,并且计数规律是

“逢二进一”。例如,一个二进制数 1101.01 可表示成

$$(1101.01)_2 = 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^0 + 1 \times 2^{-2}$$

与十进制相比较,二进制具有很多优点,在计算机技术中被广泛采用。

(1) 二进制只有 0、1 两个数字符号,因此它的每位数都可以用器件两个不同的稳定状态,例如,三极管的饱和、截止,开关的闭合、断开等来表示。

(2) 二进制的基本运算规则简单,操作方便。

二进制的缺点是数值大的数位太长,书写、记忆、阅读都不方便,通常采用八进制、十六进制作为二进制的缩写。

3. 八进制

八进制中有 0,1,⋯,7 共 8 个数字符号,并且计数规律是“逢八进一”。例如,

$$(752.4)_8 = 7 \times 8^2 + 5 \times 8^1 + 2 \times 8^0 + 4 \times 8^{-1}$$

4. 十六进制

十六进制中有 0,1,2,⋯,9,A,B,C,D,E,F 共 16 个数字符号,并且计数规律是“逢十六进一”。例如,

$$(59AB)_{16} = 5 \times 16^3 + 9 \times 16^2 + 10 \times 16^1 + 11 \times 16^0$$

1.2.2 数制转换

1. 二进制数与十进制数之间的转换

1) 二进制数转换为十进制数

只需将二进制数表示成按权展开式,并按十进制数运算法则计算出结果。例如,

$$\begin{aligned} (1011.101)_2 &= 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 1 \times 2^{-3} = 8 + 2 + 1 + 0.5 + 0.125 \\ &= (11.625)_{10} \end{aligned}$$

2) 十进制数转换为二进制数

应对整数部分和小数部分分别进行处理。整数部分转换采用除 2 取余法,小数部分转换采用乘 2 取整法,例如,将十进制数 45.6875 转换成二进制数,有

2	45	余数		整数	0.6875
2	22	1	↑ 低位	高位	$\times \quad 2$
2	11	0			$\times \quad 2$
2	5	1			$\times \quad 2$
2	2	1			$\times \quad 2$
2	1	0			$\times \quad 2$
	0	1	↓ 高位	低位	$\times \quad 2$
					1.3750
					0.7500
					1.5000
					1.0000

即

$$(45.6875)_{10} = (101101.1011)_2$$

2. 二进制数与八进制数、十六进制数之间的转换

1) 二进制数与八进制数之间的转换

二进制数转换成八进制数时,以小数点为界,分别往高、往低每 3 位为一组,最后不足 3

位时用0补充,然后写出每组对应的八进制数字符号,即为相应的八进制数。

例如,将二进制数1100101.1转化成八进制数,即

$$(1100101.1)_2 = (145.4)_8$$

八进制数转换成二进制数时,只需将每位八进制数用3位二进制数表示即可。

例如,将八进制数54.7转换成二进制数,即

$$(54.7)_8 = (101100.111)_2$$

2) 二进制数与十六进制数之间的转换

二进制数转换成十六进制数时,以小数点为界,分别往高、往低每4位为一组,最后不足4位时用0补充,然后写出每组对应的十六进制数字符号,即为相应的十六进制数。

例如,将二进制数1100101.1转化成十六进制数,即

$$(1100101.1)_2 = (65.8)_{16}$$

十六进制数转换成二进制数时,只需将每位十六进制数用4位二进制数表示即可。

例如,将十六进制数5C.B转换成二进制数,即

$$(5C.B)_{16} = (1011100.1011)_2$$

1.2.3 原码、反码、补码

在对数字进行算术运算时,必然涉及数的正负问题。在数字系统中,数的正负符号是用二进制数0和1表示的,一般将数的最高位作为数的正负符号位,用“0”表示正数,用“1”表示负数。通常将用“+”、“-”表示的正、负二进制数称为数的真值,而把符号位和数值一起编码表示的二进制数称为机器数或机器码。常用的机器码有原码、反码、补码三种。

1. 原码

用原码表示带符号的二进制数时,符号位为0表示正数;符号位为1表示负数;数值位保持不变。

例如 $X_1 = +1101$, $X_2 = -1101$, $X_3 = 0000$

则 $[X_1]_{\text{原}} = 01101$, $[X_2]_{\text{原}} = 11101$

整数0的原码有两种形式

$$[X_3]_{\text{原}} = 00000 \quad \text{或} \quad [X_3]_{\text{原}} = 10000$$

2. 反码

用反码表示带符号的二进制数时,符号位与原码相同,即用0表示正数,用1表示负数,数值位与符号位相关,正数反码的数值位与原码数值位相同,而负数反码的数值位是原码的数值位按位取反。

例如 $X_1 = +1101$, $X_2 = -1101$

则 $[X_1]_{\text{反}} = 01101$, $[X_2]_{\text{反}} = 10010$

同样,整数0的反码也有两种形式:00...0和11...1。

采用反码进行加减运算时,无论进行两数相加还是两数相减,均可通过加法实现。加减运算规则如下:

$$[X_1 + X_2]_{\text{反}} = [X_1]_{\text{反}} + [X_2]_{\text{反}}$$

$$[X_1 - X_2]_{\text{反}} = [X_1]_{\text{反}} + [-X_2]_{\text{反}}$$

运算时,符号位和数值位一样参加运算,当符号位有进位产生时,应将进位加到运算结果的最低位,才能得到正确的结果。

例如, $X_1 = +1110$, $X_2 = +1101$, 求 $X_1 - X_2$ 和 $X_2 - X_1$ 均可通过反码相加实现,即

$$[X_1 - X_2]_{\text{反}} = [X_1]_{\text{反}} + [-X_2]_{\text{反}} = 01110 + 10010 = 00001$$

$$[X_2 - X_1]_{\text{反}} = [X_2]_{\text{反}} + [-X_1]_{\text{反}} = 01101 + 10001 = 11110$$

3. 补码

用补码表示带符号的二进制数时,符号位与原码、反码相同,数值位与符号位相关,正数补码的数值与原码、反码相同,而负数补码的数值是原码的数值位按位取反,并在最低位加1。

整数0的补码只有一种形式,即 $00\cdots0$ 。

采用补码进行加减运算时,可以将加减运算均通过加法实现,运算规则如下:

$$[X_1 + X_2]_{\text{补}} = [X_1]_{\text{补}} + [X_2]_{\text{补}}$$

$$[X_1 - X_2]_{\text{补}} = [X_1]_{\text{补}} + [-X_2]_{\text{补}}$$

运算时,若符号位有进位产生,则应将该进位丢掉后才能得到正确结果。

例如, $X_1 = +1110$, $X_2 = +1101$, 求 $X_1 - X_2$ 和 $X_2 - X_1$ 可通过补码相加实现。

$$[X_1 - X_2]_{\text{补}} = [X_1]_{\text{补}} + [-X_2]_{\text{补}} = 01110 + 10011 = 00001$$

$$[X_2 - X_1]_{\text{补}} = [X_2]_{\text{补}} + [-X_1]_{\text{补}} = 01101 + 10010 = 11111$$

显然,采用补码进行加减运算最方便。

1.2.4 编码

在数字系统中,通常使用二进制代码对十进制数字符号进行编码,以满足不同的需要。另外代码在形成和传送过程中都可能发生错误,为了尽可能减少错误的发生,或者出错后容易被发现,形成了各种编码方法。下面介绍几种常用的编码。

1. 8421 码

8421 码是最常用的一种有权码,用4位二进制码表示1位十进制数,其中4位二进制码从高位至低位的权依次为 2^3 、 2^2 、 2^1 、 2^0 ,即8、4、2、1。值得注意的是,二进制数中的1010~1111不允许在8421码中出现,因为没有十进制数字符号与其对应。8421码是一种人机联系时广泛使用的代码。

8421码与十进制数之间的转换是按位进行的,即十进制数的每1位与4位二进制编码对应。例如

$$(357)_{10} = (001101010111)_{8421\text{码}}$$

$$(0101100110010111)_{8421\text{码}} = (5997)_{10}$$

2. 2421 码

2421码是另一种有权码,也是用4位二进制码表示1位十进制数,其4位二进制码从高位至低位的权依次为2、4、2、1。例如

$$(1011)_{2421\text{码}} = (5)_{10}$$