



普通高等教育“十一五”国家级规划教材

# 数字电路 与逻辑设计

(第三版)

胡 锦 主编



高等教育出版社

普通高等教育“十一五”国家级规划教材

# 数字电路与逻辑设计 (第三版)

Shuzi Dianlu yu Luoji Sheji

胡 锦 主编

李仲秋 林 萍 副主编



高等教育出版社·北京  
HIGHER EDUCATION PRESS BEIJING

## 内容提要

本书是普通高等教育“十一五”国家级规划教材。

本书在前两版教材的基础上,对“数字电路与数字逻辑”课程内容进行了整合优化,从应用角度出发介绍了数字电路的基础知识、逻辑分析的基本方法及数字电路设计制作的基本技能,并关注了中大规模集成电路的应用。全书分上、下两篇,主要内容包括:逻辑代数基础、集成逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、脉冲波形的产生和整形、数模及模数转换器、大规模集成数字电路、常用仪器与设备的使用方法、数字电路设计的基础知识、EWB 应用简介、CPLD/FPGA 开发环境 Quartus II 应用简介、数字电路单元实验、数字系统综合设计。其中数字电路单元实验、数字系统综合设计以及 CPLD/FPGA 开发应用等内容可根据教学实际情况选用。

本书可作为高等职业学校、高等专科学校、成人高校及本科院校的二级职业技术学院和民办高校计算机专业、通信专业、电子类专业的教材,也可供有关专业技术人员参考使用,或作为自学用书。

## 图书在版编目(CIP)数据

数字电路与逻辑设计/胡锦涛主编. —3 版 —北京:高等教育出版社,2010.5

ISBN 978-7-04-028799-8

I. ①数… II. ①胡… III. ①数字电路-逻辑设计-高等学校-教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2010)第 044685 号

策划编辑 冯 英 责任编辑 魏 芳 封面设计 张志奇 责任绘图 吴文信  
版式设计 余 杨 责任校对 杨雪莲 责任印制 尤 静

出版发行 高等教育出版社  
社 址 北京市西城区德外大街 4 号  
邮政编码 100120  
总 机 010-58581000

经 销 蓝色畅想图书发行有限公司  
印 刷 潮河印业有限公司

开 本 787×1092 1/16  
印 张 23.75  
字 数 590 000

购书热线 010-58581118  
咨询电话 400-810-0598  
网 址 <http://www.hep.edu.cn>  
<http://www.hep.com.cn>  
网上订购 <http://www.landaco.com>  
<http://www.landaco.com.cn>  
畅想教育 <http://www.widedu.com>

版 次 2002 年 8 月第 1 版  
2010 年 5 月第 3 版  
印 次 2010 年 5 月第 1 次印刷  
定 价 34.60 元

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号 28799-00

# 第三版前言

本书是普通高等教育“十一五”国家级规划教材。全书对“数字电路与数字逻辑”课程内容进行了整合优化,从应用角度出发介绍了数字电路的基础知识、逻辑分析的基本方法及数字电路设计制作的基本技能,也关注了中大规模集成电路的应用。

与第二版相比,本书在如下方面做了进一步的调整和改进:将全书分为上、下两篇,上篇主要介绍数字电路的理论知识,精减了分立器件电路的理论描述和相似的例题,文字做了进一步提炼、适当删减了冗余内容;增补了部分思考题与习题参考答案;重点突出了集成数字器件的应用等。下篇整合了基本数字逻辑测试仪器的使用方法,数字电路设计和制作的基本技能,数字单元电路的制作与测试,数字系统的设计与制作,EWB 虚拟实验平台及 CPLD/FPGA 开发工具——Quartus II 开发环境等实用性技能内容,强化了数字电路单元技能训练和数字逻辑系统的综合设计能力的培养;选取与工程实际相关的项目,吸收了有关新技术、新器件、新工具的内容;突出了大规模集成电路的应用。

全书分上、下两篇共 14 章。上篇包括第 1 章逻辑代数基础,第 2 章集成逻辑门电路,第 3 章组合逻辑电路,第 4 章集成触发器,第 5 章时序逻辑电路,第 6 章脉冲波形的产生和整形,第 7 章数模及模数转换器,第 8 章大规模集成数字电路。下篇包括第 9 章常用仪器与设备的使用方法,第 10 章数字电路设计的基础知识,第 11 章 EWB 应用简介,第 12 章 CPLD/FPGA 开发环境 Quartus II 应用简介,第 13 章数字电路单元实验,第 14 章数字系统综合设计。其中数字电路单元实验、数字系统综合设计以及 CPLD/FPGA 开发应用等内容可根据教学实际情况选用。

本书充分体现高职高专教育的特点,以应用为宗旨,强调理论与实践的融合。编写原则是:由浅入深,通俗易懂,便于自学,力争做到“教、学、做”一体化,重点和难点采取阐述与比喻相结合、例题与习题相结合、技能训练与实际项目相结合的编写方法。本书可作为高等职业学校、高等专科学校、成人高校及本科院校的二级职业技术学院和民办高校计算机专业、通信专业、电子类专业的教材,也可供有关专业技术人员参考使用,或作为自学用书。

本书由胡锦任主编,李仲秋、林萍任副主编。胡锦、李仲秋、林萍对全书内容的改版、删节与增补作了统筹规划与深入调研。其中第 1 章至第 6 章由胡锦执笔,第 7 章由赵欢执笔,第 8 章由林萍执笔,第 9 章至第 14 章由李仲秋、李中发执笔,周少华对全书思考题与习题进行了修订并增补了部分参考答案,胡锦负责全书的统稿。参加编写、程序调试和文字录入工作的还有谭立安、黄熙、翟媛等。

湖南大学曾云教授对本书稿进行了审阅。湖南大学及有关编者单位对本书的编写给予了大力支持和指导,在此谨致衷心感谢。

由于编者水平有限,书中错漏和不妥之处在所难免,恳请读者批评指正。来信请至 E-mail: [hujin1187@126.com](mailto:hujin1187@126.com)。

编者

2010 年 3 月于湖南大学

# 目 录

绪论 .....	1
----------	---

## 上篇 理 论 篇

<b>第 1 章 逻辑代数基础</b> .....	5
<b>1.1 数制与编码</b> .....	5
1.1.1 数制 .....	5
1.1.2 数制转换 .....	6
1.1.3 编码 .....	8
<b>1.2 基本概念、公式和定理</b> .....	12
1.2.1 三种基本逻辑关系 .....	12
1.2.2 基本公式、定理和常用规则 .....	17
<b>1.3 逻辑函数的化简</b> .....	20
1.3.1 逻辑函数的标准与或式和最简式 .....	20
1.3.2 逻辑函数的公式化简法 .....	23
1.3.3 逻辑函数的图形化简法 .....	24
1.3.4 具有无关项的逻辑函数的化简 .....	29
<b>1.4 逻辑函数的表示方法及相互转换</b> .....	31
1.4.1 几种逻辑函数的表示方法 .....	31
1.4.2 逻辑函数几种表示方法之间的转换 .....	33
<b>本章小结</b> .....	36
<b>思考题与习题</b> .....	37
<b>第 2 章 集成逻辑门电路</b> .....	41
<b>2.1 半导体器件的开关特性</b> .....	41
2.1.1 半导体二极管的开关特性 .....	41
2.1.2 双极型三极管的开关特性 .....	43
2.1.3 场效应管的开关特性 .....	45
<b>2.2 分立元器件门电路</b> .....	46
2.2.1 与门电路 .....	47
2.2.2 或门电路 .....	48
2.2.3 非门电路 .....	48
2.2.4 正逻辑和负逻辑 .....	50
<b>2.3 TTL 集成门电路</b> .....	51
2.3.1 TTL 与非门 .....	51
2.3.2 其他类型的 TTL 门电路 .....	54
2.3.3 TTL 集成逻辑门的使用 .....	59
<b>2.4 CMOS 集成门电路</b> .....	60
2.4.1 CMOS 反相器 .....	60
2.4.2 其他类型的 CMOS 逻辑门电路 .....	61
2.4.3 CMOS 电路的特点和使用 .....	64
<b>本章小结</b> .....	66
<b>思考题与习题</b> .....	66
<b>第 3 章 组合逻辑电路</b> .....	71
<b>3.1 概述</b> .....	71
3.1.1 组合逻辑电路的分析 .....	72
3.1.2 组合逻辑电路的设计 .....	73
3.1.3 组合逻辑电路设计举例 .....	75
<b>3.2 编码器和译码器</b> .....	78
3.2.1 编码器 .....	78
3.2.2 编码器的用法 .....	83
3.2.3 译码器 .....	84
3.2.4 译码器的用法 .....	91
<b>3.3 加法器和数值比较器</b> .....	94
3.3.1 加法器 .....	94
3.3.2 加法器的用法 .....	95
3.3.3 数值比较器 .....	97
3.3.4 数值比较器的用法 .....	99



3.4 数据选择器和数据分配器 .....	99	5.2.1 分析步骤 .....	136
3.4.1 数据选择器 .....	99	5.2.2 分析举例 .....	137
3.4.2 数据选择器的用法 .....	100	5.3 计数器 .....	140
3.4.3 数据分配器 .....	103	5.3.1 异步计数器 .....	140
3.4.4 数据分配器的用法 .....	104	5.3.2 同步计数器 .....	149
3.5 组合逻辑电路中的竞争冒险 .....	105	5.3.3 $N$ 进制计数器 .....	155
3.5.1 竞争冒险的概念及产生的原因 .....	105	5.3.4 计数器的应用 .....	158
3.5.2 竞争冒险的识别与消除方法 .....	105	5.4 寄存器 .....	159
本章小结 .....	106	5.4.1 基本寄存器 .....	160
思考题与习题 .....	107	5.4.2 移位寄存器 .....	161
		5.4.3 寄存器的应用 .....	163
<b>第4章 集成触发器</b> .....	110	5.5 顺序脉冲发生器 .....	169
4.1 基本 RS 触发器 .....	110	5.5.1 计数器型顺序脉冲发生器 .....	169
4.1.1 概述 .....	110	5.5.2 移位型顺序脉冲发生器 .....	170
4.1.2 基本 RS 触发器 .....	110	5.6 时序逻辑电路的设计方法 .....	172
4.1.3 集成基本触发器 .....	114	5.6.1 基本设计步骤 .....	172
4.2 时钟触发器 .....	116	5.6.2 设计举例 .....	173
4.2.1 同步 RS 触发器 .....	116	本章小结 .....	175
4.2.2 主从 CMOS 边沿 $D$ 触发器 CC4013 .....	119	思考题与习题 .....	176
4.2.3 维持阻塞 $D$ 触发器(74LS74) .....	120		
4.2.4 负边沿 JK 触发器 .....	121	<b>第6章 脉冲波形的产生和整形</b> .....	180
4.2.5 $T$ 触发器和 $T'$ 触发器 .....	124	6.1 概述 .....	180
4.3 触发器逻辑功能分类及相互 转换 .....	125	6.1.1 矩形脉冲的基本特性 .....	180
4.3.1 触发器逻辑功能分类 .....	125	6.1.2 555 定时器 .....	181
4.3.2 不同类型时钟触发器间的转换 .....	126	6.2 多谐振荡器 .....	182
4.4 触发器的选用 .....	127	6.2.1 555 定时器构成的多谐振荡器 .....	182
4.4.1 触发器的合理选用 .....	127	6.2.2 其他多谐振荡器 .....	184
4.4.2 触发器的参数和指标 .....	128	6.2.3 多谐振荡器的应用 .....	186
4.4.3 触发器使用的注意事项 .....	128	6.3 施密特触发器 .....	188
本章小结 .....	129	6.3.1 555 定时器构成的施密特触发器 .....	189
思考题与习题 .....	130	6.3.2 集成施密特触发器 .....	189
		6.3.3 施密特触发器的应用 .....	190
<b>第5章 时序逻辑电路</b> .....	134	6.4 单稳态触发器 .....	191
5.1 概述 .....	134	6.4.1 555 定时器构成的单稳态触发器 .....	192
5.1.1 时序逻辑电路的特点 .....	134	6.4.2 集成单稳态触发器 .....	192
5.1.2 时序电路逻辑功能表示方法 .....	135	6.4.3 单稳态触发器的应用 .....	194
5.2 时序逻辑电路的分析方法 .....	136	本章小结 .....	195
		思考题与习题 .....	195
		<b>第7章 数模及模数转换器</b> .....	199



7.1 概述 .....	199
7.2 D/A 转换器 .....	200
7.2.1 权电阻网络型 D/A 转换器 .....	200
7.2.2 T 形电阻网络型 D/A 转换器 .....	201
7.2.3 D/A 转换器的主要技术指标 .....	203
7.3 A/D 转换器 .....	205
7.3.1 采样、保持与量化、编码 .....	205
7.3.2 计数器式 A/D 转换器 .....	207
7.3.3 逐次逼近式 A/D 转换器 .....	208
7.3.4 双积分式 A/D 转换器 .....	209
7.3.5 并行比较式 A/D 转换器 .....	210
7.3.6 A/D 转换器的主要技术指标 .....	211
7.4 D/A 和 A/D 转换器应用举例 .....	212
7.4.1 DAC0832 的应用 .....	212
7.4.2 ADC0809 的应用 .....	216
本章小结 .....	219
思考题与习题 .....	219

第 8 章 大规模集成数字电路 .....	220
8.1 概述 .....	220
8.1.1 大规模集成电路的发展 .....	220
8.1.2 大规模集成电路的分类 .....	220
8.2 存储器及其应用 .....	221
8.2.1 固定只读存储器 ROM .....	221
8.2.2 ROM 的应用 .....	225
8.2.3 随机存取存储器 RAM .....	230
8.2.4 RAM 的应用 .....	231
8.3 可编程逻辑器件 PLD .....	233
8.3.1 PLD 的基本结构 .....	233
8.3.2 PLD 的分类 .....	234
8.3.3 PLA 应用 .....	235
8.3.4 PLD 设计过程简介 .....	236
本章小结 .....	237
思考题与习题 .....	237

## 下篇 实 践 篇

## 第 9 章 常用仪器与设备的使用

方法 .....	241
9.1 数字实验仪 .....	241
9.2 数字万用表 .....	242
9.3 逻辑笔 .....	243
9.4 示波器 .....	243

## 第 10 章 数字电路设计的基础

知识 .....	248
10.1 数字电路一般设计方法 .....	248
10.2 数字电路的调试 .....	252
10.3 电路故障的检测与排除 .....	256
10.4 数字电路设计举例 .....	259

第 11 章 EWB 应用简介 .....

11.1 EWB 简介 .....	265
11.2 EWB 应用举例 .....	274

第 12 章 CPLD/FPGA 开发环境

Quartus II 应用简介 .....	278
12.1 Quartus II 安装 .....	279
12.2 Quartus II 编程、下载设备的 安装 .....	283
12.3 Quartus II 基本功能 .....	285
12.4 HDL 设计特点 .....	299
12.5 基于 CPLD/FPGA 的频率计的 实现 .....	300

第 13 章 数字电路单元实验 .....

13.1 仪器使用和门电路测试 .....	306
13.2 组合逻辑电路的设计与调试 .....	308
13.3 加法器应用电路的设计 与调试 .....	309
13.4 编码器和译码器应用电路的 设计与调试 .....	311

13.5	数据选择器和数据分配器应用 电路的设计与调试 .....	312	13.13	电子秒表的设计与测试 .....	328
13.6	触发器逻辑功能测试及其简单 应用 .....	314	13.14	模数和数模转换的实现 .....	331
13.7	时序逻辑电路的测试 .....	316	13.15	CPLD/FPGA 的应用 .....	334
13.8	时序逻辑电路的设计与测试 .....	318	<b>第 14 章 数字系统综合设计 .....</b>		<b>340</b>
13.9	$N$ 进制计数器的设计与测试 .....	320	14.1	数字电子钟 .....	340
13.10	计数器应用电路的设计 与测试 .....	321	14.2	交通信号灯 .....	344
13.11	移位寄存器电路的测试 .....	324	14.3	数字频率计 .....	347
13.12	555 定时器应用电路的设计与 测试 .....	326	14.4	智力竞赛抢答器 .....	352
			14.5	数控直流稳压电源 .....	356
			14.6	基于 CPLD/FPGA 的出租车 计费器 .....	360
部分思考题与习题参考答案 .....			365		
参考文献 .....			371		



# 绪 论

## 1. 数字电路和模拟电路

工程上把电信号分为模拟信号和数字信号两大类。模拟信号指在时间上和数值上都连续变化的信号,如温度、压力、速度、磁场、电场等物理量通过传感器变成的电信号,模拟语音的音频信号和模拟图像的视频信号等。对模拟信号进行传输、处理的电子线路称为模拟电路,如放大器、滤波器、信号发生器等。另一类是时间和幅度都是离散的(不连续)信号,称为数字信号,如生产中自动记录零件个数的计数信号,由计算机键盘输入计算机的信号等。对数字信号进行传输、处理的电子线路称为数字电路,如数字钟、数字万用表等都是由数字电路组成的。

## 2. 数字电路的特点

由于数字电路的工作信号是不连续的数字信号,反映在电路上只有高电平和低电平两种状态,所以数字电路在结构、工作状态、研究内容和分析方法等方面都与模拟电路不同,它具有如下特点:

① 数字电路在稳态时,二极管和三极管处于开关状态。开关的接通和断开两种状态,用二极管或三极管的导通与截止来实现。这和二进制信号的要求是相对应的,因为导通和截止两种状态的外部表现正是电流的有、无,电压的高、低,这种有和无、高和低相对立的两种状态,分别用**1**和**0**两个数码来表示。

② 因为数字信号中的**1**和**0**没有任何数量的含义,只表示两种不同的状态,所以在数字电路的基本单元电路中,对元件的精度要求不高,允许有较大的误差,电路在工作时只要能可靠地区分开**1**和**0**两种状态就可以了。

③ 对于数字电路,人们关心和研究的主要问题是输入信号的状态与输出信号的状态之间的逻辑关系。

④ 因研究内容不同,数字电路中不能采用模拟电路的分析方法,而是以逻辑代数作为主要工具,利用真值表、逻辑表达式、波形图等来表示电路的逻辑功能,所以数字电路又称逻辑电路。

⑤ 数字电路不仅具有逻辑运算能力,还具有逻辑推理和逻辑判断能力,因此,人们才能制造出各种数控装置、智能仪表以及数字电子计算机等现代化的科技产品,使其得到广泛的应用。

## 3. 数字电路的常用类型

最基本的数字电路是由二极管、三极管、电阻、电容等电子元器件组成的。随着集成电路的飞速发展,已有小规模(SSI)、中规模(MSI)、大规模(LSI)和超大规模(VLSI)集成数字电路,目前已生产出功能块性质的数字集成电路。集成电路从应用的角度可分为通用型和专用型两大



类。通用型是指已被定型的标准化、系列化的产品,适用于不同的数字设备;专用型是指为某种特殊用途专门设计,具有特定的复杂而完整的功能的功能块型产品,只适用于专用的数字设备。数字电路根据所用器件制作工艺的不同,大致可分为双极型(TTL型)和单极型(MOS型)两类。

#### 4. 数字逻辑电路的研究方法

数字逻辑电路的研究有两个主要任务:一是分析,二是设计。随着集成电路技术的飞速发展,数字逻辑电路的分析和设计方法在不断发生变化。但不管怎样变化,用逻辑代数作为基本理论的传统方法仍不失为逻辑电路分析和设计的基本方法。传统方法建立在小规模集成电路基础上,它以技术经济指标作为评价一个设计方案优劣的主要性能指标,设计时追求的是如何使一个电路中的逻辑门和连线数目最少。而在时序逻辑电路设计时,通过状态化简和逻辑函数化简,尽可能使电路中的触发器、逻辑门和连线数最少。但是一个最简的方案不等于一个最佳的方案,最佳方案应满足全面的性能指标和实际应用要求。所以,在用传统方法求出一个实现预定功能的最简结构之后,往往要根据实际情况进行相应调整。

尽管传统的分析和设计方法至今仍是一种最基本、最成熟的方法,但由于中、大规模集成电路的不断发展,使芯片内部容纳的逻辑器件越来越多,因而,实现某种逻辑功能所需要的门和触发器不再成为影响经济指标的突出问题。如何用各种廉价的中、大规模集成组件去构造满足各种功能的经济合理的电路,这无疑给设计应用人员提出了新的、更高的要求。要适应这种要求就必须充分了解各种器件的逻辑结构和外部特性,做到合理选择器件,充分利用每一个已选器件的功能,用灵活多变的方法完成各类电路或功能模块的设计。此外,各类可编程逻辑器件(PLD)和丰富的EDA软件的出现,给逻辑设计带来了一种全新的方法。人们不再用常规硬线连接的方法去构造电路,而是借助丰富的计算机软件对器件进行编程烧录来实现各种逻辑功能,这给逻辑设计带来了极大的方便。

# 上篇 理论篇



## 逻辑代数基础

**学习目标:**本章介绍数制与编码、逻辑代数的基本概念、公式和定理、逻辑函数的化简,以及几种逻辑函数的表示方法与相互转换。逻辑代数是分析设计数字电路的基本工具,逻辑函数化简是数字电路分析设计的基础。

**重点与难点:**逻辑函数的公式化简法与图形化简法,注意逻辑代数与普通代数的异同。

**学习要求:**掌握数制、数制间转换、逻辑代数基础、逻辑函数标准表达式、逻辑函数化简,熟悉逻辑函数之间的相互转换。

### 1.1 数制与编码

#### 1.1.1 数制

在日常生活中,人们离不开计数,如时钟“秒”、“分”的六十进制和“时”的十二或二十四进制,“一打”为十二进制,“一双”即为二进制等,然而,用得最多的、人们最习惯的是十进制数。数字电路中经常遇到计数问题,在数字电路中由于只有高、低电平两个状态,正好与二进制中的1、0对应,故一般采用二进制数,有时也采用八进制数和十六进制数。对于任何一个数,可以用不同的进位制来表示。

##### 1. 十进制数

十进制数有10个数字符号,即0、1、2、3、4、5、6、7、8、9。任何一个数都可以用这10个数字符号按一定规律并列在一起来表示,由低位向高位进位是“逢十进一”,这就是十进制的特点。

某种进位制所具有的数字符号的个数称为该进位制的基数,某种进位制的数中不同位置上数字的单位数值称为该进位制的位权或权。十进制的基数为10,十进制数中第*i*位上数字的权为 $10^i$ 。基数和权是进位制的两个要素,利用基数和权,可以将任何一个数表示成多项式的形式。例如,十进制的603.85可以表示成

$$603.85 = 6 \times 10^2 + 0 \times 10^1 + 3 \times 10^0 + 8 \times 10^{-1} + 5 \times 10^{-2}$$

一般地,任何一个十进制数*N*可以表示为

$$(N)_{10} = (a_{n-1} a_{n-2} \cdots a_1 a_0 . a_{-1} a_{-2} \cdots a_{-m})_{10}$$



这种表示方法称为并列表示法。

或表示为

$$(N)_{10} = \sum_{i=-m}^{n-1} K_i \times 10^i$$

式中,  $n$  表示整数部分的位数,  $m$  表示小数部分的位数,  $10$  表示基数,  $10^i$  为第  $i$  位的权,  $K_i$  表示各个数字符号。

这种表示方法称为多项式表示法或按权展开式。

## 2. 二进制数

在数字电路中,常用二进制来表示数和进行运算。采用二进制具有以下优点。

- ① 二进制的基数为 2, 只有 0 和 1 两个数字符号, 容易用物理状态来表示。
- ② 二进制运算规则简单, 其进位规则是“逢二进一”, 便于进行算术运算。
- ③ 采用二进制来表示数可以节省设备, 其运算逻辑电路的设计也比较方便。

任何一个二进制数  $N$  可以表示为

$$(N)_2 = \sum_{i=-m}^{n-1} K_i \times 2^i$$

利用上式可以将任何一个二进制数转换为十进制数。

[例 1.1.1] 将二进制数 10101.01 转换为十进制数。

解:  $(10101.01)_2 = (1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2})_{10} = (21.25)_{10}$

## 3. 十六进制数

十六进制的基数为 16, 采用的 16 个数字符号为 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F, 其中字母 A、B、C、D、E、F 分别代表十进制数 10、11、12、13、14、15, 进位规则为“逢十六进一”。任何一个十六进制数  $N$  可以表示为

$$(N)_{16} = \sum_{i=-m}^{n-1} K_i \times 16^i$$

利用上式可以将任何一个十六进制数转换为十进制数。

[例 1.1.2] 将十六进制数 5DF.8 转化为十进制数。

解:  $(5DF.8)_{16} = (5 \times 16^2 + 13 \times 16^1 + 15 \times 16^0 + 8 \times 16^{-1})_{10} = (1\ 503.5)_{10}$

# 1.1.2 数制转换

## 1. 二进制数与十六进制数之间的相互转换

由于 1 位十六进制的 16 个数字符号正好对应于 4 位二进制数的 16 种不同组合, 所以十六进制与二进制之间有简单的对应关系。利用这种对应关系, 可以很方便地在十六进制与二进制之间进行数的转换。

[例 1.1.3] 将二进制数 1101101101.0100101 转换为十六进制数。

$$\begin{array}{cccccc} \text{解:} & & \underline{0011} & \underline{0110} & \underline{1101} & \cdot & \underline{0100} & \underline{1010} \\ & & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ & & 3 & 6 & D & \cdot & 4 & A \end{array}$$

所以,  $(1101101101.0100101)_2 = (36D.4A)_{16}$ 。

[例 1.1.4] 将十六进制数 4FA.C6 转换为二进制数。

$$\begin{array}{cccccc} \text{解:} & & 4 & F & A & \cdot & C & 6 \\ & & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ & & \underline{0100} & \underline{1111} & \underline{1010} & \cdot & \underline{1100} & \underline{0110} \end{array}$$

所以,  $(4FA.C6)_{16} = (10011111010.1100011)_2$ 。

## 2. 其他进制数转换为十进制数

将二进制、十六进制数转换为十进制数的方法如前所述,即求按权展开式的值,这里不再重复。

## 3. 十进制数转换为其他进制数

将十进制整数转换为其他进制数一般采用基数除法,也称为除基取余法。设将十进制整数转换为  $N$  进制数,其方法是将十进制整数连续除以  $N$  进制的基数  $N$ ,求得各次的余数,然后将各余数换成  $N$  进制中的数字符号,最后按照并列表示法将先得到的余数列在低位、后得到的余数列在高位即得  $N$  进制的整数。

[例 1.1.5] 将十进制整数 44 分别转换为二进制和十六进制数。

解:

$$\begin{array}{r|l} 2 & 44 \\ \hline 2 & 22 \\ \hline 2 & 11 \\ \hline 2 & 5 \\ \hline 2 & 2 \\ \hline 2 & 1 \\ \hline & 0 \end{array} \begin{array}{l} \text{余数} \\ \mathbf{0} = K_0 \\ \mathbf{0} = K_1 \\ \mathbf{1} = K_2 \\ \mathbf{1} = K_3 \\ \mathbf{0} = K_4 \\ \mathbf{1} = K_5 \end{array} \begin{array}{l} \text{低位} \\ \uparrow \\ \text{高位} \end{array}$$

所以,  $(44)_{10} = (101100)_2$ 。

$$\begin{array}{r|l} 16 & 44 \\ \hline 16 & 2 \\ \hline & 0 \end{array} \begin{array}{l} \text{余数} \\ \mathbf{12} = K_0 \\ \mathbf{2} = K_1 \end{array} \begin{array}{l} \text{低位} \\ \uparrow \\ \text{高位} \end{array}$$

由于  $(12)_{10} = (C)_{16}$ , 所以  $(44)_{10} = (2C)_{16}$ 。

将十进制小数转换为其他进制数一般采用基数乘法,也称为乘基取整法。例如,将十进制小数转换为  $N$  进制数,其方法是将十进制小数连续乘以  $N$  进制的基数  $N$ ,求得各次乘积的整数部分,然后将各整数换成  $N$  进制中的数字符号,最后按照并列表示法将先得到的整数列在高位、后得到的整数列在低位即得  $N$  进制的小数。

[例 1.1.6] 将十进制小数 0.6875 分别转换为二进制和十六进制数。

解:

$$\begin{array}{r}
 0.6875 \\
 \times 2 \\
 \hline
 1.3750 \\
 0.3750 \\
 \times 2 \\
 \hline
 0.7500 \\
 0.7500 \\
 \times 2 \\
 \hline
 1.5000 \\
 0.5000 \\
 \times 2 \\
 \hline
 1.0000
 \end{array}
 \begin{array}{l}
 \text{整数} \\
 \mathbf{1} = K_{-1} \\
 \\
 \mathbf{0} = K_{-2} \\
 \\
 \mathbf{1} = K_{-3} \\
 \\
 \mathbf{1} = K_{-4}
 \end{array}
 \begin{array}{l}
 \text{高位} \\
 \downarrow \\
 \text{低位}
 \end{array}$$

所以,  $(0.6875)_{10} = (0.1011)_2$ 。

$$\begin{array}{r}
 0.6875 \\
 \times 16 \\
 \hline
 11.0000
 \end{array}
 \begin{array}{l}
 \text{整数} \\
 \mathbf{11} = K_{-1}
 \end{array}$$

由于  $(11)_{10} = (B)_{16}$ , 所以,  $(0.6875)_{10} = (0.B)_{16}$ 。

### 1.1.3 编码

数字电路中处理的信息除了数值信息外,还有文字、符号以及一些特定的操作(例如表示确认的回车操作)等。为了处理这些信息,必须将这些信息也用二进制的数字符号来表示。这些特定的二进制数字符号称为这些信息的代码,这些代码的编制过程称为编码。实现编码操作的电路将在第3章中介绍。

#### 1. 二-十进制编码(BCD 码)

在数字电子计算机中,十进制数除了转换成二进制数参加运算外,还可以直接用十进制数进行输入和运算。其方法是将十进制的10个数字符号分别用4位二进制代码来表示,这种编码称为二-十进制编码,也称BCD码。BCD码有很多种形式,常用的有8421码、余3码、2421码、5421码等,如表1-1-1所示。

表 1-1-1 常用 BCD 码

十进制数	8421 码	余 3 码	2421 码	5421 码
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0010
3	0011	0110	0011	0011
4	0100	0111	0100	0100



续表

十进制数	8421 码	余 3 码	2421 码	5421 码
5	<b>0101</b>	<b>1000</b>	<b>1011</b>	<b>1000</b>
6	<b>0110</b>	<b>1001</b>	<b>1100</b>	<b>1001</b>
7	<b>0111</b>	<b>1010</b>	<b>1101</b>	<b>1010</b>
8	<b>1000</b>	<b>1011</b>	<b>1110</b>	<b>1011</b>
9	<b>1001</b>	<b>1100</b>	<b>1111</b>	<b>1100</b>
权	8421		2421	5421

## (1) 8421 码

在 8421 码中,10 个十进制数字符号与自然二进制数一一对应,即用二进制数的 **0000 ~ 1001** 来分别表示十进制数的 0 ~ 9。8421 码是一种有权码,各位的权从左到右分别为 8、4、2、1,所以根据代码的组成便可知道代码所代表的值。设 8421 码的各位为  $a_3 a_2 a_1 a_0$ ,则它所代表的值为

$$N = 8a_3 + 4a_2 + 2a_1 + 1a_0$$

8421 码与十进制数之间的转换只要直接按位转换即可。例如

$$(901.73)_{10} = (1001 \ 0000 \ 0001.0111 \ 0011)_{\text{BCD}}$$

$$(0110 \ 0101 \ 1000.0100 \ 0010)_{\text{BCD}} = (658.42)_{10}$$

8421 码只利用了 4 位二进制数的 16 种组合 **0000 ~ 1111** 中的前 10 种组合 **0000 ~ 1001**,其余 6 种组合 **1010 ~ 1111** 是无效的。从 16 种组合中选取不同的 10 种组合方式,可以得到其他二十进制码,如 2421 码、5421 码、余 3 码等。

## (2) 余 3 码

余 3 码是由 8421 码加 3 (**0011**) 得来的,这是一种无权码。一个十进制数用余 3 码表示时,只要按位表示成余 3 码即可。例如

$$(83.06)_{10} = (1011 \ 0110.0011 \ 1001)_{\text{余3码}}$$

## 2. 可靠性编码

代码在形成和传输过程中,难免因干扰的存在而发生错误。为了尽可能减少错误的发生,或者在错误发生后能及时发现和纠正,在工程应用中普遍采用可靠性编码技术。格雷码、奇偶校验码是常用的简单可靠性编码。

## (1) 格雷码 (Gray)

格雷码有多种编码形式,但所有的格雷码都有一个共同的特点:即从一个代码变为相邻的另一个代码时只有一位发生变化。表 1-1-2 给出了一种典型格雷码与十进制码及二进制码的对应关系。