



全国高等教育自学考试

微型计算机及其接口技术 同步练习册

全国高等教育自学考试指导委员会 组编
王臻殚 浦树良 马欣新 编著

(2002年版)
浙江大学出版社

Q
G
G
D
J
Y
Z
X
K
S

全国高等教育自学考试

微型计算机及其接口技术 同步练习册

(2002 年版)

全国高等教育自学考试指导委员会组编

王臻琰 浦树良 马欣新 编著

浙江大学出版社

图书在版编目(CIP)数据

微型计算机及其接口技术同步练习册 / 王臻殚, 浦树良, 马欣新编著; 全国高等教育自学考试指导委员会组编. -- 杭州: 浙江大学出版社, 2001. 6

全国高等教育自学考试用书

ISBN 7-308-02735-X

I. 微... II. ①王... ②浦... ③马... ④全...
III. ①微型计算机—高等教育—自学考试—习题 ②微型计算机—接口—高等教育—自学考试—习题
IV. TP36-44

中国版本图书馆 CIP 数据核字(2001)第 039162 号

出版发行 浙江大学出版社

(杭州市浙大路 38 号 邮政编码 310027)

(E-mail: zupress@mail.hz.zj.cn)

(网址: <http://www.zjupress.com>)

责任编辑 阮海潮

排 版 浙江大学出版社电脑排版中心

印 刷 浙江广育报业印务有限公司

开 本 787mm×1092mm 1/16

印 张 9.25

字 数 225 千字

印 数 0001·4070

版 次 2001 年 6 月第 1 版 2001 年 6 月第 1 次印刷

书 号 ISBN 7-308-02735-X/TP·213

定 价 15.00 元

(本书如有质量问题, 请与教材供应部门联系)

组 编 前 言

依靠自己的力量,在有限的时间里学习一门新学科,从不懂到懂,从不会到会,从不理解到理解,从容易遗忘到记忆深刻,从不会应用到熟练应用,从模仿到创新,把书本知识内化为自己的知识,是一个艰难的过程。在这个过程中,自学者不仅需要认真钻研考试大纲,刻苦学习教材和辅导书,还应该做适量的练习,把学和练有机地结合起来,否则,就不能达到预定的学习目标。“纸上得来终觉浅,绝知此事要躬行。”这是每一位自学者都应遵循的信条。

编写练习,同样是件不容易的事。它对编写者提出了相当高的要求:

有较深的学术造诣;

有较丰富的教学经验;

对高等教育自学考试有深刻的理解并有一定的辅导自学者的经历;

对考试大纲、教材、辅导书有深入的了解,对文中的重点、难点、相互联系等有准确的理解;

对自学者学习需要和已有的知识基础有一定的了解。

只有把这些因素融会在一起,作者才能编写出高质量的,有利于举一反三、事半功倍的练习。

基于以上考虑,我们组织编写出版了同步练习册,使之与考试大纲、教材、自学辅导书相互补充,形成一个完整的学习媒体系统。

之所以把这些练习称为同步练习,是因为:

第一,它与考试大纲、教材的内容及顺序是一致的。按照考试大纲、教材的章节、知识点的顺序编选习题,方便自学者循序渐进地学习与练习。

第二,它与自学者学习过程是一致的。自学过程大体包括初步接触、大体了解、理解、记忆、应用、创新、复习等阶段。在每一个阶段,自学者都容易找到相应的练习。

如此学与练同步的方式,有利于激发自学的兴趣与动机,有利于集中注意力于当前所学的内容,有利于理解、巩固、记忆、应用,尤其有利于自学者及时知道自己的学习状态与结果,以便随时调整学习计划,在难度较大处多投入精力。

基于对学习目标的考虑,我们把同步练习大致分为四类:

第一,单项练习:针对一个知识点而设计的练习。其目的在于帮助自学者理解和记忆基本概念和理论。

第二,综合练习:针对几个知识点而设的练习。这又可分为在本章综合、跨章综合、跨学科综合三级水平。其目的在于帮助自学者把相关知识联系起来,形成特定的知识结构以便灵活地应用。

第三,创造性练习:提供一些案例、事实、材料,使考生应用所学到的理论、观点、方法创造性地解决问题。这类问题可能没有统一的答案,只有一些参考性的思路。其目的很明显,就是培养自学者创新意识和能力。

第四,综合自测练习:在整个学科范围内设计练习,尽量参照考试大纲的题型,组成类似考卷的练习。其目的在于使自学者及时检测全部学习状况,帮助自学者作好迎接统一考试的知识及心理准备。

希望应考者在使用同步练习之前了解我们的构想,理解我们的意图,以便主动地选择适合自己学习的练习题目。

孔子说:“学而时习之,不亦乐乎。”一边学,一边练,有节奏、有规律地复习,不仅提高了学习效率,也会给艰难的学习过程带来不少的快乐。圣人能够体会到这一点,我们每一位自学者同样能体会到。如果通过这样的学习过程,实现了学习目标,实现了人生的理想,实现了对自我的不断超越,那么,我们说这种学习其乐无穷也毫不夸张。

全国高等教育自学考试指导委员会

2000年10月

目 录

第 1 部分 练习题

第 1 章 微型计算机概论

- 1.1 填空题 (3)
- 1.2 名词解释 (3)
- 1.3 简答题 (3)

第 2 章 80X86 微处理器

- 2.1 选择题 (4)
- 2.2 填空题 (8)
- 2.3 名词解释 (9)
- 2.4 分析题 (10)

第 3 章 存储器及其接口

- 3.1 选择题 (12)
- 3.2 填空题 (13)
- 3.3 名词解释 (14)
- 3.4 分析题 (14)

第 4 章 输入、输出与中断

- 4.1 选择题 (17)
- 4.2 填空题 (18)
- 4.3 名词解释 (20)
- 4.4 分析题 (21)

第 5 章 并行接口

- 5.1 选择题 (23)
- 5.2 填空题 (23)
- 5.3 名词解释 (24)
- 5.4 分析题 (25)

第 6 章 定时器/计数器电路

6.1 选择题	(27)
6.2 填空题	(28)
6.3 名词解释	(29)
6.4 分析设计题	(29)
第7章 串行接口	
7.1 选择题	(31)
7.2 填空题	(31)
7.3 名词解释	(32)
7.4 分析设计题	(33)
第8章 模拟接口	
8.1 填空题	(34)
8.2 名词解释	(34)
8.3 简答与设计题	(35)
第9章 人机接口	
9.1 选择题	(38)
9.2 填空题	(38)
9.3 名词解释	(39)
9.4 简答与设计题	(39)
第10章 微机系统实用接口知识	
10.1 选择题	(42)
10.2 填空题	(42)
10.3 名词解释	(43)
10.4 简答题	(44)

第2部分 答案

第1章 微型计算机概论

1.1 填空题	(47)
1.2 名词解释	(47)
1.3 简答题	(47)

第2章 80X86 微处理器

2.1 选择题	(48)
2.2 填空题	(48)
2.3 名词解释	(49)
2.4 分析题	(51)

第3章 存储器及其接口

3.1 选择题	(61)
---------------	------

3.2 填空题	(61)
3.3 名词解释	(61)
3.4 分析题	(62)
第4章 输入、输出与中断	
4.1 选择题	(69)
4.2 填空题	(69)
4.3 名词解释	(70)
4.4 分析题	(71)
第5章 并行接口	
5.1 选择题	(77)
5.2 填空题	(77)
5.3 名词解释	(77)
5.4 分析题	(78)
第6章 定时器/计数器电路	
6.1 选择题	(87)
6.2 填空题	(87)
6.3 名词解释	(87)
6.4 分析设计题	(87)
第7章 串行接口	
7.1 选择题	(93)
7.2 填空题	(93)
7.3 名词解释	(93)
7.4 分析设计题	(95)
第8章 模拟接口	
8.1 填空题	(100)
8.2 名词解释	(100)
8.3 简答与设计题	(101)
第9章 人机接口	
9.1 选择题	(109)
9.2 填空题	(109)
9.3 名词解释	(109)
9.4 简答与设计题	(109)
第10章 微机系统实用接口知识	
10.1 选择题	(113)
10.2 填空题	(113)
10.3 名词解释	(113)
10.4 简答题	(116)

附 录

综合自测题

第 1 套	(120)
第 2 套	(123)
第 3 套	(126)

综合自测题答案

第 1 套	(130)
第 2 套	(132)
第 3 套	(134)

后 记	(137)
-----	-------

第 1 部分 练习题

第1章 微型计算机概论

1.1 填空题

1. 计算机由____、____、____、____和____五大部分组成。
2. ____、____两部分称为中央处理器 CPU(Central Processing Unit)。
3. 总线按功能可分为____、____和____三类。

1.2 名词解释

1. 微处理器(Microprocessor, μP)
2. 微型计算机(Microcomputer, μC)
3. 微型计算机系统(Microcomputer system, μCS)
4. 单板机
5. 单片机
6. 总线(BUS)

1.3 简答题

数据总线、地址总线和控制总线在结构上有什么不同?

第 2 章 80X86 微处理器

2.1 选择题

1. 8088 微处理器指令队列长度为_____个字节。
(A)2 (B)4 (C)6
(D)8 (E)10
2. 8086 微处理器指令队列长度为_____个字节。
(A)2 (B)4 (C)6
(D)8 (E)10
3. 8088 微处理器数据总线为_____位。
(A)4 (B)8 (C)12
(D)16 (E)20
4. 8086 微处理器数据总线为_____位。
(A)8 (B)16 (C)24
(D)32 (E)40
5. 在 8088/8086 微处理器中,共有_____个 16 位寄存器。
(A)12 (B)13 (C)14
(D)15 (E)16
6. 在 8088/8086 微处理器中,标志寄存器共有_____位状态标志和控制标志。
(A)8 (B)9 (C)12
(D)14 (E)16
7. 8088/8086 微处理器在进行字符串操作时,若方向标志 DF=1,每执行一条串字节操作指令,都要对源/目操作数地址进行一次调整,其规则为_____。
(A)加 1 递增 (B)减 1 递减 (C)不变
(D)加 2 递增 (E)减 2 递减
8. 在取指令时,8088/8086 会自动选择哪个段寄存器的段基值,加上由 IP 提供的偏移量形成物理地址?
(A)SS (B)DS (C)ES
(D)CS (E)BP
9. 当涉及堆栈操作时,8088/8086 会自动选择哪个段寄存器的段基值,加上由 SP 提供的偏移量形成物理地址?
(A)SS (B)DS (C)ES
(D)CS (E)BP
10. 当涉及一个操作数(存储器操作数)时,8088/8086 会自动选择哪个段寄存器的值为段

基值(若以 BP 为基地址,则 SS 为段基值),加上 16 位偏移量形成物理地址? 这 16 位偏移量可以来自:

- * 指令中提供的直接地址——16 位的位移量;
- * 某一个 16 位地址寄存器的值;
- * 指令中的位移量加上 16 位地址寄存器之值。

(A)SS (B)DS (C)ES
(D)CS (E)其他寄存器

11. 8086 CPU 若在最小工作方式,下列控制信号在读总线周期怎样组合才能从存储器中读出信息?

- (A) $\overline{WR}=1$, $M/\overline{IO}=1$, $\overline{RD}=1$, $DT/\overline{R}=1$
 (B) $\overline{WR}=1$, $M/\overline{IO}=1$, $\overline{RD}=1$, $DT/\overline{R}=0$
 (C) $\overline{WR}=1$, $M/\overline{IO}=1$, $\overline{RD}=0$, $DT/\overline{R}=1$
 (D) $\overline{WR}=1$, $M/\overline{IO}=1$, $\overline{RD}=0$, $DT/\overline{R}=0$
 (E) $\overline{WR}=1$, $M/\overline{IO}=0$, $\overline{RD}=1$, $DT/\overline{R}=1$

12. 8086 CPU 若在最小工作方式,下列控制信号在读总线周期怎样组合才能从 I/O 接口中读取信息?

- (A) $\overline{WR}=1$, $M/\overline{IO}=0$, $\overline{RD}=1$, $DT/\overline{R}=1$
 (B) $\overline{WR}=1$, $M/\overline{IO}=0$, $\overline{RD}=1$, $DT/\overline{R}=0$
 (C) $\overline{WR}=1$, $M/\overline{IO}=0$, $\overline{RD}=0$, $DT/\overline{R}=1$
 (D) $\overline{WR}=1$, $M/\overline{IO}=0$, $\overline{RD}=0$, $DT/\overline{R}=0$
 (E) $\overline{WR}=1$, $M/\overline{IO}=1$, $\overline{RD}=0$, $DT/\overline{R}=0$

13. 8088 CPU 若在最小工作方式,下列控制信号在写总线周期怎样组合才能把数据写入存储单元?

- (A) $\overline{WR}=1$, $IO/\overline{M}=1$, $\overline{RD}=1$
 (B) $\overline{WR}=0$, $IO/\overline{M}=1$, $\overline{RD}=1$
 (C) $\overline{WR}=0$, $IO/\overline{M}=1$, $\overline{RD}=0$
 (D) $\overline{WR}=0$, $IO/\overline{M}=0$, $\overline{RD}=1$
 (E) $\overline{WR}=0$, $IO/\overline{M}=0$, $\overline{RD}=0$

14. 8088 CPU 若在最小工作方式,下列控制信号在写总线周期怎样组合才能把数据输出?

- (A) $\overline{WR}=1$, $IO/\overline{M}=1$, $\overline{RD}=1$
 (B) $\overline{WR}=0$, $IO/\overline{M}=1$, $\overline{RD}=1$
 (C) $\overline{WR}=0$, $IO/\overline{M}=1$, $\overline{RD}=0$
 (D) $\overline{WR}=0$, $IO/\overline{M}=0$, $\overline{RD}=1$
 (E) $\overline{WR}=0$, $IO/\overline{M}=0$, $\overline{RD}=0$

15. 当 RESET 信号进入高电平状态后(即初始化状态),将使 8088/8086 微处理器的哪个寄存器置成 FFFFH?

- (A)CS (B)ES (C)SS
(D)IP (E)DS

16. 8088/8086 CPU 是在总线周期的哪个状态用地址锁存允许信号 ALE 来解决地址/数据线和地址/状态线的分时复用的?

- (A) T_1 (B) T_2 (C) T_3
(D) T_w (E) T_4

17. 中断响应周期(即 INTA 周期)由_____个时钟周期(即 T 状态)组成。

- (A)1 (B)2 (C)3
(D)4 (E)5

18. 8088/8086 CPU 响应一个可屏蔽中断要有_____个中断周期(即要有几个信号)。

- (A)1 (B)2 (C)3
(D)4 (E)5

19. 8088/8086 CPU 的地址线有 20 根,即 $A_{19} \sim A_0$,它的寻址最大可达_____。

- (A)64KB (B)128KB (C)256KB
(D)512KB (E)1024KB

20. 1M 字节的存储器空间,最少需要多少根地址线?

- (A)17 根地址线, $A_{16} \sim A_0$ (B)18 根地址线, $A_{17} \sim A_0$
(C)19 根地址线, $A_{18} \sim A_0$ (D)20 根地址线, $A_{19} \sim A_0$
(E)21 根地址线, $A_{20} \sim A_0$

21. 8088/8086 CPU 的输入输出指令的最大直接寻址能力为_____个端口地址。

- (A)32 (B)64 (C)128
(D)256 (E)512

22. 8088/8086 CPU 的输入输出指令的最大间接寻址能力为_____个端口地址。

- (A)16K (B)32K (C)64K
(D)128K (E)256K

23. 8088/8086 CPU 对于 I/O 操作,安排了 16 位地址, $A_{15} \sim A_0$,在进行 I/O 操作时,对于最高的 4 位地址 $A_{19} \sim A_{16}$ 应该是_____。

- (A)全“0”,即 0000 (B)全“1”,即 1111 (C)任意
(D)1010 (E)0101

24. 8088/8086 CPU 是用哪个控制信号来解决地址/数据、地址/状态线的分时复用的?

- (A) $\overline{DEN}$ (B) $DT/\overline{R}$ (C)ALE
(D) $\overline{INTA}$ (E) $\overline{BHE}/S_7$

25. 80386 微处理器地址总线是_____位。

- (A)16 (B)24 (C)32
(D)40 (E)48

26. 80386 微处理器数据总线是_____位。

- (A)8 (B)16 (C)24

(D)32 (E)40

27. 80386 微处理器内部寄存器的结构和操作是_____位。

(A)8 (B)16 (C)24
(D)32 (E)40

28. 80386 微处理器能直接寻址的物理地址空间是_____。

(A)1GB (B)2GB (C)4GB
(D)8GB (E)16GB

29. 80386 微处理器有 6 个段寄存器(CS,SS,DS,ES,FS 和 GS),段寄存器中的内容在保护方式下称“选择子”,与 80286 的选择子一样,它们的长度为_____位。

(A)16 (B)24 (C)32
(D)40 (E)48

30. 80386 微处理器的标志寄存器 FLAGS 也是一个 32 位寄存器,其中定义了_____位。

(A)9 (B)12 (C)14
(D)17 (E)23

31. Pentium/Pentium pro/Pentium I 的外部数据总线(处理器外的总线)的条数为_____。

(A)16 (B)32 (C)36
(D)48 (E)64

32. 在 Pentium 处理器的超标量结构中,指令流水线的个数和流水线的级数分别为_____。

(A)1 和 5 (B)2 和 5 (C)2 和 8
(D)3 和 5 (E)2 和 14

33. Pentium III 微处理器为配合 SSE 指令集,增加了_____个新的_____位单精度寄存器。

(A)4,64 (B)8,64 (C)16,64
(D)4,128 (E)8,128

34. 在“高能奔腾”(Pentium pro)处理器的超标量结构中,指令流水线的条数和执行完一条指令所需的指令步分别为_____。

(A)2 和 5 (B)2 和 8 (C)2 和 14
(D)3 和 8 (E)3 和 14

35. 若某处理器具有 64GB 的寻址能力,则该处理器具有_____条地址线。

(A)36 (B)64 (C)20
(D)24 (E)32

36. 8088/8086 CPU 的基本总线周期可分为_____个时钟周期。

(A)1 (B)2 (C)3
(D)4 (E)5

2.2 填空题

1. 8088/8086 微处理器设计成两个独立的功能部件,它们分别为_____和_____。
2. 8088/8086 总线接口部件(Bus Interface Unit, BIU)主要由_____,_____,_____、总线控制逻辑和指令队列等组成。
3. 8088/8086 执行部件(Execution Unit, EU)主要由_____,_____,运算器(ALU)和 EU 控制系统等组成。
4. 在具有地址变换机构的计算机(如 8088/8086 等)中有两种存储器地址,一种是允许在程序中编排的地址,称_____;另一种是信息在存储器中实际存放的地址,称_____。
5. 若 8088/8086 CPU 的工作方式引脚 $\text{MN}/\overline{\text{MX}}$ 接 +5V 电源,则 8088/8086 CPU 工作于_____;若 $\text{MN}/\overline{\text{MX}}$ 接地,则 8088/8086 CPU 工作在_____。
6. 8088/8086 CPU 在对存储器或 I/O 设备进行读写时,如果被读写的存储器或 I/O 设备速度较慢,在标准总线周期内无法完成读写任务,它们就会发出请求延长总线周期的信号给 CPU 的 READY 引脚,CPU 就会在总线周期 T_3 (或 T_w)的上升沿测试 READY 引脚信号,如果要求延长总线周期,CPU 就会通过在_____插入 T_w 状态以延长总线周期,完成正确的读写任务。
7. 8086 CPU 在对存储器和 I/O 设备进行读写时,最小工作方式下的控制信号 $\text{M}/\overline{\text{IO}}$, $\overline{\text{RD}}$, $\overline{\text{WR}}$ 等是由_____产生的,最大工作方式下的控制信号 $\overline{\text{MEMR}}$, $\overline{\text{MEMW}}$, $\overline{\text{IOR}}$, $\overline{\text{IOW}}$ 等是由_____根据 CPU 的状态信号_____而产生的。
8. 8088/8086 CPU 在对存储器或 I/O 设备进行读写时,在最小工作方式的读写控制信号 $\overline{\text{RD}}$, $\overline{\text{WR}}$ 和在最大工作方式的读写控制信号 $\overline{\text{IOR}}$, $\overline{\text{IOW}}$, $\overline{\text{MEMR}}$, $\overline{\text{MEMW}}$ 都是在总线周期的_____的时间内变为有效。
9. 8086 CPU 的高位数据允许 $\overline{\text{BHE}}$ 信号和 A_0 信号通常用来解决存储器和外设端口的读写操作。一般总线高位数据允许 $\overline{\text{BHE}}$ 信号接高 8 位 $\text{D}_{15} \sim \text{D}_8$ 数据收发器的允许端,而 A_0 信号接低 8 位 $\text{D}_7 \sim \text{D}_0$ 数据收发器的允许端。当_____可读写全字 $\text{D}_{15} \sim \text{D}_0$;当_____时,高 8 位数据 $\text{D}_{15} \sim \text{D}_8$ 在奇地址存储体进行读写;当_____时,低 8 位数据 $\text{D}_7 \sim \text{D}_0$ 在偶地址存储体进行读写;当_____时,不传送数据。
10. 8088/8086 CPU 和其他计算机一样,响应可屏蔽中断的三个必要条件是_____、_____和_____。
11. 8088/8086 CPU 在中断响应过程中,都向中断控制器 8259 发出两个中断响应 $\overline{\text{INTA}}$ 信号,第一个 $\overline{\text{INTA}}$ 信号用作_____;第二个 $\overline{\text{INTA}}$ 信号从_____到 CPU,用作中断向量。
12. 中断响应信号 $\overline{\text{INTA}}$ 在中断周期的_____时间变为有效。
13. 在以 8088/8086 为 CPU 的计算机系统中,当其他的总线主设备要求使用总线时,向 8088/8086 CPU 发出一个_____信号,CPU 就在当前_____结束,输出_____信号,同时,8088/8086 CPU 让出总线控制权给另一个总线主设备来控制总线。
14. 8088/8086 CPU 在最大工作方式时, $\overline{\text{RQ}}/\overline{\text{GT0}}$ 和 $\overline{\text{RQ}}/\overline{\text{GT1}}$ 两条信号线是为系统中引入多处理器应用而设计的,是总线请求和总线允许的_____信号线。当某一总线主设备要