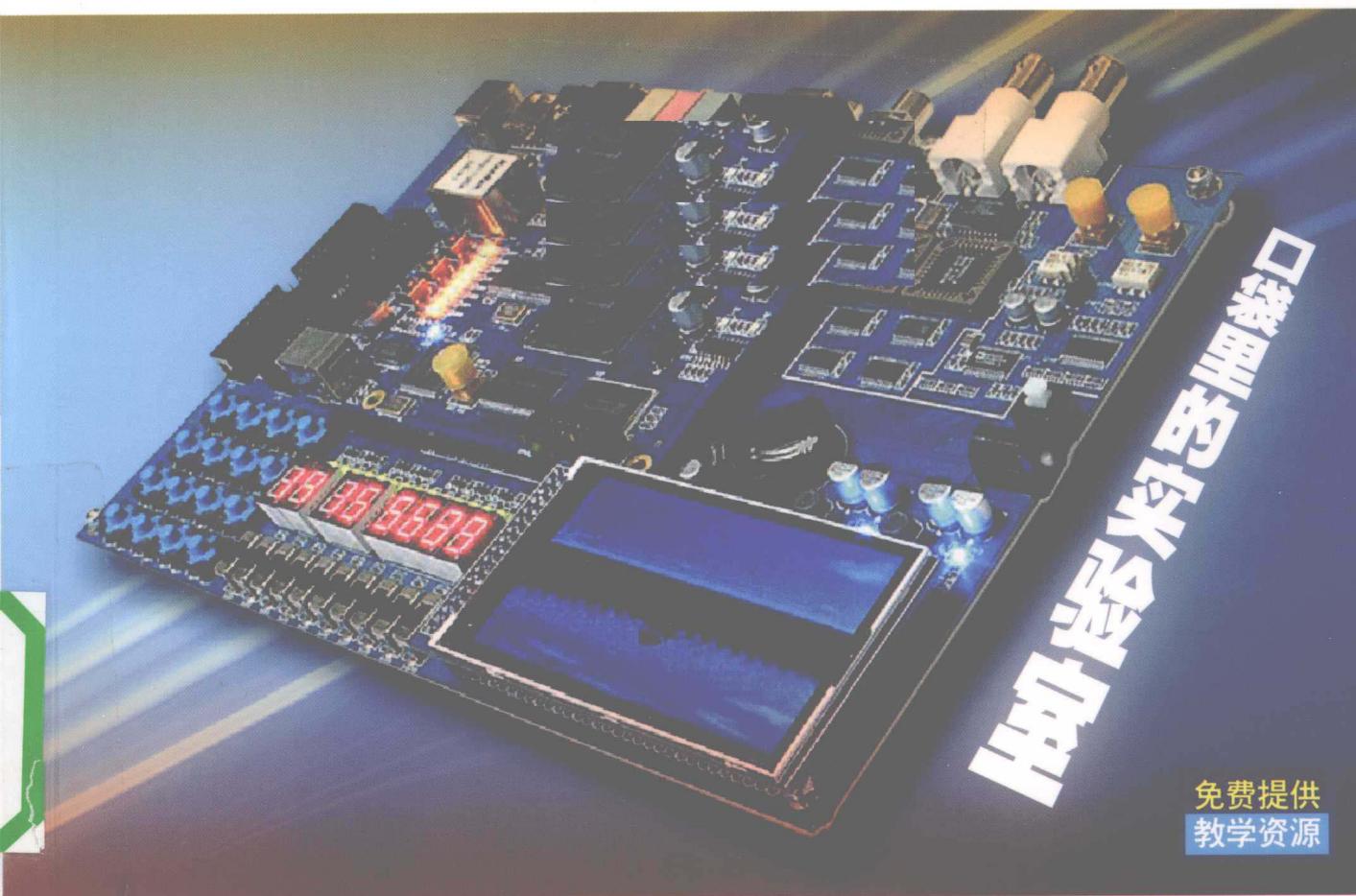




普通高等教育“十二五”规划教材  
信息与电子技术类系列教材

# 数字电路与系统 教学实验教程

—— 周祖成 程晓军 马卓钊 编著 ——



普通高等教育“十二五”规划教材

信息与电子技术类系列教材

# 数字电路与系统教学实验教程

周祖成 程晓军 马卓钊 编 著

科学出版社

北京

## 内 容 简 介

本书介绍了 EDA 和 FPGA 的相关基础知识，重点介绍了在宽带无线多媒体教学平台上如何用 Altera 的工具做电路与系统的设计。全书提供了近 20 个教学实验的例子，引领读者一步一步、由浅入深地使用 FPGA 实现电路与系统的设计。为了方便教学，随教学平台提供配套光盘。

本书可以作为通信、信息、计算机、人工智能、光机电一体化、图像和工业自动化类专业专、本科生及研究生数字电路与系统、信号处理、计算机接口和编程设计语言、多媒体、通信及 IC 设计等课程的教学实验用书，还可以作为电子技能大赛的指导用书。

### 图书在版编目 (CIP) 数据

数字电路与系统教学实验教程/周祖成，程晓军，马卓钊主编. —北京：科学出版社，2010

ISBN 978-7-03-028637-6

I. ①数… II. ①周… ②程… ③马… III. ①数字电路-实验-高等学校-教材 IV. ①TN79-33

中国版本图书馆 CIP 数据核字 (2010) 第 158524 号

责任编辑：赵丽欣 / 责任校对：王万红

责任印制：吕春珉 / 封面设计：东方人华平面设计部

科 学 出 版 社 出 版

北京东黄城根北街 16 号

邮 政 编 码：100717

<http://www.sciencep.com>

百 善 印 刷 厂 印 刷

科学出版社发行 各地新华书店经销

\*

2010 年 8 月 第 一 版

开本：787×1092 1/16

2010 年 8 月 第一次印刷

印张：16 1/2

印数：1—3 000

字数：373 000

定 价：28.00 元

(如有印装质量问题，我社负责调换(百善))

销售部电话 010-62134988 编辑部电话 010-62135120-8009 (SF02)

版 权 所 有，侵 权 必 究

举 报 电 话：010-64030229；010-64034315；13501151303

## 前　　言

自 1985 年问世以来，经过 25 年的历程，FPGA 在电子设计领域扮演着越来越重要的角色，越来越多的电子系统设计师不得不对它刮目相看。这是因为它的的确具有很多不可替代的优点。

1) FPGA 的可编程性是与生俱来的，它推动了可重配置的电子设计，使硬件设计编程化，导致了电子设计的软、硬件协调和并行，极大地提高了设计效率并减少了资源占用。

2) 和 ASIC 相比，FPGA 在开发成本、工具成本和开发效率方面具有绝对的优势，其开发时间比 ASIC 平均少 55%，所以近三年用 ASCI 设计的电子系统下降了 50%。从只用于原型设计，到代替定制芯片，FPGA 市场更多转向 ASIC 的传统市场（消费电子、汽车电子、数据处理和工业产品）。很多系统设计都以 FPGA 为中心来进行，FPGA 已经从配角成为了主角。

3) 从 1990 到 2010 年，FPGA 的价格下降为原先的 0.04%，集成度提高了 1000 倍，功耗降低为原先的 0.4%，速度提高了 200 倍。

在全球市场，Altera 公司和 Xilinx 公司的 FPGA 出货量占了总出货量的 80%。而在欧洲、亚洲尤其是中国市场，Altera 的 FPGA 占了主导地位。从 2000 年 Altera 在中国加速推进“大学计划”以来，Altera 在高校成立了近 100 所联合实验室，促成了 Altera 的 FPGA 和相关开发工具的普及。这种形势下，为了帮助更多的大学生、研究生和工程技术人员更普遍地使用 Altera 的 FGPA 和相关工具做电子设计，我们开发了一款宽带无线多媒体教学平台。

宽带无线多媒体教学平台是针对大学和研究机构推出的用于教学与科研的 FPGA 开发平台。灵活、可靠的外围接口为用户提供丰富、方便的外设连接，帮助用户迅速地理解和掌握数字电路及 SoC 设计的基础知识。高速数字、模拟接口和触摸彩屏的输出，为无线宽带多媒体通信系统的验证和手机与数字电视的研发人员提供了一个基础的设计平台。

平台设计成两部分：核心板和扩展板。核心板由网口和 USB 接口和计算机连接，可以独立使用。它使用起来比较方便（可以放在衣服口袋里），为用户提供了一个不受实验室时间和空间约束的“口袋里的实验室”。通过插座核心板可靠地连接到扩展板，利用扩展板上丰富的接口和输入、输出设施，构建了一个无线宽带多媒体的教学实验和科研开发平台。

该平台既可以作为通信、信息、计算机、人工智能、光机电一体化、图像和工业自动化类专业本科生及研究生数字电路、信号处理、计算机接口和编程设计语言、多媒体、通信及 IC 设计等课程的教学平台，也可以作为 IT 企业及 IC 设计领域科研院所的设计及验证平台。

本书介绍了一些 EDA 和 FPGA 的知识,着重介绍在宽带无线多媒体教学平台上如何使用 Altera 的工具做电路与系统的设计,提供了近 20 个教学实验,引领读者一步一步、由浅入深地使用 FPGA 实现电路与系统的设计。这是本书的特色,也是目前国内开发同类工具中最成功之处。随平台配套了本书的教学光盘(EDA 工具、硬件描述语言和近 20 个教学实验),是教师教学和科研技术人员、企业开发工程师自学提高的好帮手。

在本书的编写过程中, Altera 的中国区大学项目经理徐平波先生从资料、平台设计到教学实验的安排都给予了具体的指导,在此表示感谢。

# 目 录

## 基 础 篇

|                                      |    |
|--------------------------------------|----|
| <b>第1章 EDA技术及其发展</b> .....           | 3  |
| 1.1 集成电路产业基本规律.....                  | 3  |
| 1.2 EDA产业的历史.....                    | 3  |
| 1.2.1 计算机辅助设计阶段.....                 | 4  |
| 1.2.2 计算机辅助工程阶段.....                 | 4  |
| 1.2.3 电子设计自动化阶段.....                 | 4  |
| 1.3 EDA工具的分类.....                    | 4  |
| 1.3.1 电路设计与仿真工具.....                 | 5  |
| 1.3.2 PCB设计软件 .....                  | 6  |
| 1.3.3 IC设计软件.....                    | 6  |
| 1.3.4 FPGA设计工具.....                  | 7  |
| 1.4 主要硬件描述语言 .....                   | 8  |
| 1.4.1 VHDL .....                     | 8  |
| 1.4.2 Verilog HDL .....              | 9  |
| 1.4.3 System Verilog .....           | 9  |
| 1.4.4 SystemC .....                  | 10 |
| 1.4.5 VHDL和Verilog HDL的比较.....       | 10 |
| 1.4.6 SystemC和System Verilog的比较..... | 11 |
| 1.5 集成电路设计方法学 .....                  | 12 |
| 1.5.1 片上系统的概念.....                   | 12 |
| 1.5.2 可编程片上系统的概念.....                | 12 |
| 1.5.3 片上系统设计方法学的概念.....              | 12 |
| 1.5.4 软硬件协同设计方法.....                 | 14 |
| 1.5.5 基于虚拟原型的设计方法.....               | 15 |
| 1.5.6 IP核及IP复用 .....                 | 16 |
| 小结.....                              | 17 |
| <b>第2章 可编程逻辑器件的发展及原理</b> .....       | 18 |
| 2.1 可编程逻辑器件结构剖析 .....                | 19 |
| 2.1.1 简单PLD的“与”阵列、“或”阵列平面结构.....     | 19 |

|  |           |
|--|-----------|
| 2.1.2 带宏单元的复杂可编程逻辑器件.....              | 21        |
| 2.1.3 FPGA .....                       | 28        |
| <b>2.2 可编程逻辑器件的编程原理.....</b>           | <b>29</b> |
| 2.2.1 熔丝型编程.....                       | 29        |
| 2.2.2 反熔丝型编程.....                      | 30        |
| 2.2.3 SRAM 编程.....                     | 30        |
| 2.2.4 EPROM 编程.....                    | 31        |
| 2.2.5 E <sup>2</sup> PROM 编程.....      | 31        |
| 2.2.6 FPGA 的发展趋势.....                  | 32        |
| <b>2.3 Altera Cyclone II 简介 .....</b>  | <b>33</b> |
| 2.3.1 Altera 公司的可编辑逻辑器件.....           | 33        |
| 2.3.2 Cyclone II 的总体结构 .....           | 34        |
| 2.3.3 LE 结构.....                       | 35        |
| 2.3.4 LAB 结构.....                      | 36        |
| 2.3.5 全局时钟网络.....                      | 37        |
| 2.3.6 DSP 结构 .....                     | 38        |
| 小结.....                                | 40        |
| <b>第 3 章 综合工具 Quartus II 的使用 .....</b> | <b>41</b> |
| 3.1 工程建立.....                          | 41        |
| 3.2 建立设计.....                          | 43        |
| 3.3 分析与综合 .....                        | 46        |
| 3.4 引脚分配.....                          | 46        |
| 3.5 程序下载.....                          | 47        |
| 3.6 SignalTap II 的使用 .....             | 48        |
| 小结.....                                | 50        |
| <b>第 4 章 仿真工具 ModelSim 的使用 .....</b>   | <b>51</b> |
| 4.1 ModelSim 仿真过程 .....                | 51        |
| 4.2 加入 Altera 器件的仿真库 .....             | 54        |
| 小结.....                                | 56        |
| <b>第 5 章 TE3 无线多媒体教学平台简介 .....</b>     | <b>57</b> |
| 5.1 概述 .....                           | 57        |
| 5.2 核心板 .....                          | 57        |
| 5.2.1 主要特性 .....                       | 58        |
| 5.2.2 核心板的主要器件 .....                   | 58        |
| 5.2.3 应用领域 .....                       | 59        |
| 5.3 扩展板 .....                          | 59        |
| 5.3.1 主要特性 .....                       | 60        |
| 5.3.2 主要器件及接口 .....                    | 60        |
| 5.3.3 应用领域 .....                       | 61        |

# 实验篇

|                          |    |
|--------------------------|----|
| <b>第 6 章 LED 实验</b>      | 65 |
| 6.1 实验内容                 | 65 |
| 6.2 实验原理                 | 65 |
| 6.3 程序设计                 | 66 |
| 6.4 仿真结果                 | 67 |
| 6.5 演示程序文件说明             | 68 |
| 6.6 演示程序使用               | 68 |
| <b>第 7 章 脉冲发生器实验</b>     | 69 |
| 7.1 实验内容                 | 69 |
| 7.2 实验原理                 | 69 |
| 7.3 程序设计                 | 70 |
| 7.4 仿真结果                 | 71 |
| 7.5 运行结果                 | 72 |
| 7.6 演示程序文件说明             | 72 |
| 7.7 演示程序使用               | 72 |
| <b>第 8 章 脉宽调制（PWM）实验</b> | 73 |
| 8.1 实验内容                 | 73 |
| 8.2 实验原理                 | 73 |
| 8.3 程序设计                 | 74 |
| 8.3.1 总体架构               | 74 |
| 8.3.2 PWM_Basic 模块       | 75 |
| 8.3.3 PWM_Controller 模块  | 75 |
| 8.4 程序仿真                 | 77 |
| 8.5 演示程序文件说明             | 77 |
| 8.6 演示程序使用               | 78 |
| 8.7 实验中注意的问题             | 78 |
| <b>第 9 章 波形发生器实验</b>     | 79 |
| 9.1 实验内容                 | 79 |
| 9.2 实验原理                 | 79 |
| 9.3 实验设计                 | 80 |
| 9.3.1 程序架构               | 80 |
| 9.3.2 sine_wave 模块       | 81 |
| 9.4 运行结果                 | 85 |
| 9.5 演示程序文件说明             | 86 |
| 9.6 演示程序使用               | 86 |

|                            |     |
|----------------------------|-----|
| <b>第 10 章 键盘扫描及数码管显示实验</b> | 87  |
| 10.1 实验内容                  | 87  |
| 10.2 实验原理                  | 87  |
| 10.2.1 4×4 扫描键盘原理          | 87  |
| 10.2.2 八段数码管显示原理           | 88  |
| 10.3 程序设计                  | 90  |
| 10.3.1 总体架构                | 90  |
| 10.3.2 key_scan 模块         | 90  |
| 10.3.3 scan_clk 模块         | 90  |
| 10.3.4 scan 模块             | 91  |
| 10.3.5 data_2_disp 模块      | 93  |
| 10.3.6 disp_scan 模块        | 94  |
| 10.4 仿真结果                  | 95  |
| 10.5 运行结果                  | 96  |
| 10.6 演示程序文件说明              | 96  |
| 10.7 演示程序使用                | 96  |
| <b>第 11 章 计算器实验</b>        | 97  |
| 11.1 实验内容                  | 97  |
| 11.2 实验原理                  | 97  |
| 11.3 实验设计                  | 97  |
| 11.3.1 总体架构                | 97  |
| 11.3.2 datain 模块           | 98  |
| 11.3.3 calculate 模块        | 102 |
| 11.4 仿真结果                  | 102 |
| 11.5 演示程序文件说明              | 104 |
| 11.6 演示程序使用                | 104 |
| <b>第 12 章 数字钟实验</b>        | 105 |
| 12.1 实验内容                  | 105 |
| 12.2 实验原理                  | 105 |
| 12.3 实验设计                  | 106 |
| 12.3.1 总体架构                | 106 |
| 12.3.2 digital_clk 模块      | 106 |
| 12.3.3 one_sec 模块          | 106 |
| 12.3.4 time_set 模块         | 107 |
| 12.3.5 time 模块             | 107 |
| 12.4 仿真结果                  | 109 |
| 12.5 演示程序文件说明              | 110 |
| 12.6 演示程序使用                | 111 |

|  |     |
|--|-----|
| <b>第 13 章 SRAM 接口实验</b>                  | 112 |
| 13.1 实验内容                                | 112 |
| 13.2 实验原理                                | 112 |
| 13.3 程序设计                                | 115 |
| 13.3.1 总体架构                              | 115 |
| 13.3.2 SRAM_IF 模块                        | 116 |
| 13.3.3 SRAM_Tester 模块                    | 119 |
| 13.3.4 LED_indicator 模块                  | 122 |
| 13.4 程序仿真                                | 122 |
| 13.5 运行结果                                | 123 |
| 13.6 演示程序文件说明                            | 124 |
| 13.7 演示程序使用                              | 124 |
| <b>第 14 章 串行接口实验</b>                     | 125 |
| 14.1 实验内容                                | 125 |
| 14.2 实验原理                                | 125 |
| 14.3 程序设计                                | 126 |
| 14.3.1 总体架构                              | 126 |
| 14.3.2 mini_UART 模块                      | 127 |
| 14.3.3 clk_Unit 模块                       | 127 |
| 14.3.4 Rx_Unit 模块                        | 128 |
| 14.3.5 Rx_Unit 模块                        | 133 |
| 14.4 程序使用及设置要求                           | 135 |
| 14.5 演示程序文件说明                            | 136 |
| 14.6 注意事项                                | 136 |
| <b>第 15 章 I<sup>2</sup>C 接口实验</b>        | 137 |
| 15.1 实验内容                                | 137 |
| 15.2 实验原理                                | 137 |
| 15.2.1 I <sup>2</sup> C 总线的特点            | 137 |
| 15.2.2 I <sup>2</sup> C 总线协议             | 137 |
| 15.2.3 从设备 ADV7181 的 I <sup>2</sup> C 接口 | 138 |
| 15.3 程序设计                                | 139 |
| 15.3.1 总体架构                              | 139 |
| 15.3.2 顶层模块 I2C                          | 139 |
| 15.3.3 INS SDL 和 INS_SCL 模块              | 140 |
| 15.3.4 I2C_config 模块                     | 140 |
| 15.3.5 Register_operation 模块             | 141 |
| 15.3.6 I2C_access_control 模块             | 141 |
| 15.3.7 I2C_Master 模块                     | 142 |
| 15.4 运行结果                                | 150 |

|                                     |            |
|-------------------------------------|------------|
| 15.5 演示程序文件说明 .....                 | 151        |
| 15.6 演示程序使用 .....                   | 152        |
| <b>第 16 章 BCH 编码实验 .....</b>        | <b>153</b> |
| 16.1 实验内容 .....                     | 153        |
| 16.2 实验原理 .....                     | 153        |
| 16.3 实验设计 .....                     | 154        |
| 16.3.1 总体架构 .....                   | 154        |
| 16.3.2 m_serial 模块 .....            | 155        |
| 16.3.3 encoder 模块 .....             | 156        |
| 16.3.4 channel 模块 .....             | 158        |
| 16.3.5 decoder 模块 .....             | 158        |
| 16.4 仿真结果 .....                     | 160        |
| 16.5 运行结果 .....                     | 161        |
| 16.6 演示程序文件说明 .....                 | 161        |
| 16.7 演示程序使用 .....                   | 162        |
| <b>第 17 章 音频接口实验 .....</b>          | <b>163</b> |
| 17.1 实验内容 .....                     | 163        |
| 17.2 实验原理 .....                     | 163        |
| 17.2.1 音频芯片与 FPGA 的连接 .....         | 163        |
| 17.2.2 音频芯片 UDA1341TS 的基本工作流程 ..... | 165        |
| 17.2.3 UDA1341TS 的控制接口时序 .....      | 166        |
| 17.3 程序设计 .....                     | 167        |
| 17.3.1 总体架构 .....                   | 167        |
| 17.3.2 sound 模块 .....               | 168        |
| 17.3.3 L3_AUD_Control 模块 .....      | 169        |
| 17.3.4 L3_Control 模块 .....          | 170        |
| 17.4 运行结果 .....                     | 173        |
| 17.5 演示程序文件说明 .....                 | 173        |
| 17.6 演示程序使用 .....                   | 174        |
| <b>第 18 章 VGA 接口实验 .....</b>        | <b>175</b> |
| 18.1 实验内容 .....                     | 175        |
| 18.2 实验原理 .....                     | 175        |
| 18.2.1 VGA 接口电路原理图 .....            | 175        |
| 18.2.2 VGA 接口 .....                 | 175        |
| 18.2.3 VGA 时序分析 .....               | 175        |
| 18.2.4 VGA 时序实现 .....               | 178        |
| 18.3 程序设计 .....                     | 178        |
| 18.3.1 总体架构 .....                   | 178        |

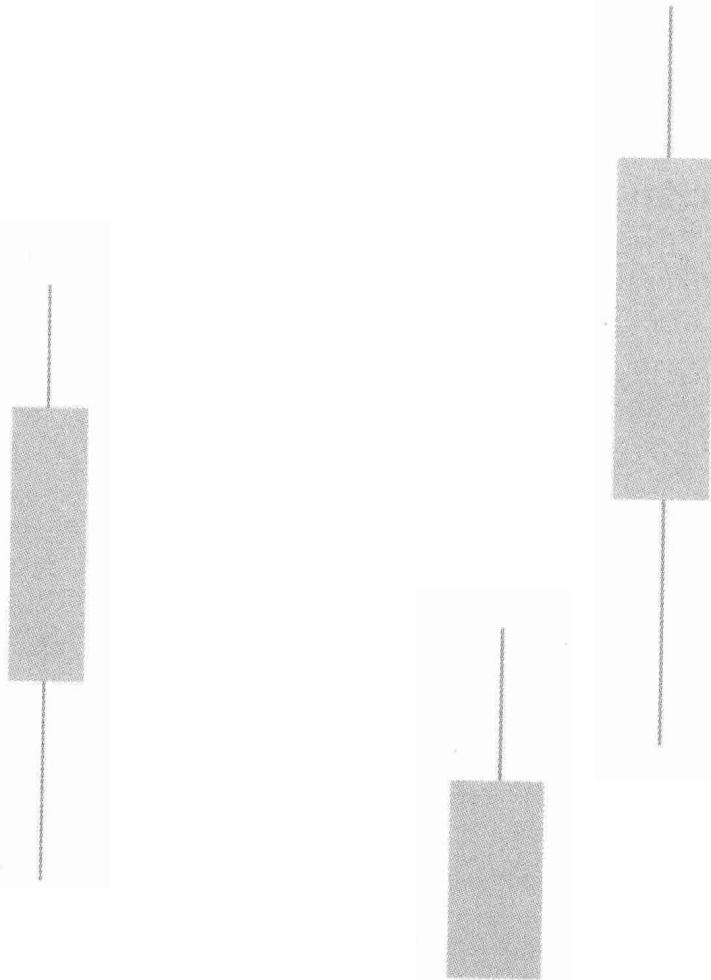
|                                     |            |
|-------------------------------------|------------|
| 18.3.2 TE3_Default 模块               | 179        |
| 18.3.3 Reset_Delay 模块               | 179        |
| 18.3.4 VGA_Controller 模块            | 179        |
| 18.3.5 VGA OSD RAM 模块               | 181        |
| 18.4 运行结果                           | 183        |
| 18.5 演示程序文件说明                       | 183        |
| 18.6 演示程序使用                         | 183        |
| <b>第 19 章 视频接口实验</b>                | <b>184</b> |
| 19.1 实验内容                           | 184        |
| 19.2 实验原理                           | 184        |
| 19.2.1 CVBS 复合视频广播信号                | 184        |
| 19.2.2 ITU-R 601 和 ITU-R 656 数字电视标准 | 185        |
| 19.3 程序设计                           | 187        |
| 19.3.1 总结架构                         | 187        |
| 19.3.2 TE3_DVD2VGA 模块               | 188        |
| 19.3.3 I2C_AV_Config 模块             | 189        |
| 19.3.4 TV_to_VGA 模块                 | 189        |
| 19.3.5 itu_r656_decoder 模块          | 191        |
| 19.3.6 dul_port_c1024 模块            | 192        |
| 19.3.7 YCbCr2RGB 模块                 | 194        |
| 19.4 演示程序文件说明                       | 194        |
| 19.5 演示程序使用                         | 194        |
| <b>第 20 章 液晶屏和触摸屏实验</b>             | <b>195</b> |
| 20.1 实验内容                           | 195        |
| 20.2 液晶屏和触摸屏的原理                     | 195        |
| 20.2.1 液晶屏的基本原理                     | 195        |
| 20.2.2 触摸屏的基本原理                     | 196        |
| 20.3 程序设计                           | 198        |
| 20.3.1 总体架构                         | 198        |
| 20.3.2 液晶显示模块 Ping                  | 199        |
| 20.3.3 touch 模块                     | 202        |
| 20.4 运行结果                           | 204        |
| 20.5 演示程序文件说明                       | 205        |
| 20.6 演示程序使用                         | 205        |
| <b>第 21 章 Nios II 系统入门实验</b>        | <b>206</b> |
| 21.1 实验内容                           | 206        |
| 21.2 实验步骤                           | 206        |
| 21.3 实验结果                           | 209        |

|               |                          |     |
|---------------|--------------------------|-----|
| <b>第 22 章</b> | <b>μClinux 实验</b>        | 210 |
| 22.1          | 实验内容                     | 210 |
| 22.2          | 实验步骤                     | 210 |
| 22.2.1        | Nios II 硬件设置             | 210 |
| 22.2.2        | 软件环境配置                   | 216 |
| 22.2.3        | 建立 μClinux 应用程序          | 224 |
| 22.3          | 注意事项                     | 226 |
| <b>附录</b>     | <b>TE3 无线多媒体教学平台使用简介</b> | 228 |
| A             | 计算机软硬件要求                 | 228 |
| A.1           | 硬件要求                     | 228 |
| A.2           | 软件要求                     | 228 |
| B             | 硬件连接及使用                  | 228 |
| B.1           | 核心板连接及使用方法               | 228 |
| B.2           | 扩展板使用说明                  | 232 |
| C             | 核心板外设                    | 232 |
| C.1           | 时钟                       | 232 |
| C.2           | SRAM                     | 233 |
| C.3           | FLASH                    | 233 |
| C.4           | SDRAM                    | 234 |
| C.5           | 串口                       | 235 |
| C.6           | 以太网口                     | 235 |
| C.7           | 70×6 高速连接器               | 236 |
| C.8           | LED                      | 237 |
| C.9           | 按钮                       | 237 |
| D             | 扩展板外设                    | 238 |
| D.1           | A/D                      | 238 |
| D.2           | D/A                      | 238 |
| D.3           | 4×4 扫描按键                 | 239 |
| D.4           | 拨动开关                     | 241 |
| D.5           | LED                      | 241 |
| D.6           | 扩展接口                     | 243 |
| D.7           | 3 寸 TFT 液晶彩色显示屏、触摸屏      | 244 |
| D.8           | USB 接口                   | 245 |
| D.9           | RS-232C 串口               | 246 |
| D.10          | VGA 输出接口                 | 247 |
| D.11          | AV 输入接口                  | 248 |
| D.12          | 数码管                      | 248 |
| D.13          | 音频接口                     | 250 |

# 基础篇



基础篇





# 第1章

## EDA技术及其发展

### 1.1 集成电路产业基本规律

集成电路产业的发展受两大技术发展规律和两大经济矛盾的制约。

两大技术发展规律之一是著名的摩尔定律。按照摩尔定律，集成电路的集成密度每18个月翻一番。截至2010年，单芯片集成度为300亿个晶体管。根据预测，摩尔定律还可望延续至少10年。2009年，3D集成电路技术初步商业化，仅这一项技术就可以使集成密度提高10倍。2008年，实验室研制成功了1nm晶体管，如果该种晶体管实现商业化，可以使集成密度再提高几十倍。两大技术发展规律之二是牧村定律。根据牧村定律，半导体技术每10年完成一次定制化和通用化的回归。2007~2017年是半导体特征循环的第五个回归。在这个回归中，将实现CPU中融入可重构技术，可重构技术中融入CPU。

两大经济矛盾其一是产品复杂度日益上升与产品价格日益下降的矛盾，其二是应用市场日益分散与产品开发费用日益增大的矛盾。这两大经济矛盾反映了半导体“用”与“造”的对立统一。它们相互作用的结果，是专用集成电路日趋减少，其市场会越来越多地被通用集成电路和以FPGA（Field Programmable Gate Array，现场可编程门阵列）为代表的可重构计算系统所取代。

### 1.2 EDA产业的历史

20世纪后半期，随着集成电路制造技术的发展，集成电路设计技术面临着严峻的挑战。由于集成电路设计和使用周期不断缩短，集成电路尤其是专用集成电路（Application Specific IC, ASIC）的设计面临着难度不断提高与设计周期不断缩短的矛盾。为了解决这个问题，我们必须采用新的设计方法和使用高级设计工具。在此情况下，EDA（Electronic Design Automation，电子设计自动化）技术应运而生。随着电子技术的发展及缩短电子系统设计周期的要求，EDA技术得到了迅猛发展。

EDA技术的发展始于20世纪70年代，至今经历了三个阶段，即计算机辅助设计阶段、计算机辅助工程阶段和电子设计自动化阶段。

### 1.2.1 计算机辅助设计阶段

20世纪70年代是EDA发展的初级阶段。在这个阶段，工程师要利用计算机的图形编辑、分析和存储等能力，协助设计电子系统的电路图、印制电路板和集成电路版图；采用二维图形编辑与分析，主要解决电子线路设计后期的大量重复性工作，可以减少设计人员的繁琐重复劳动，但自动化程度低，需要人工干预整个设计过程。这类专用软件大多以微机为工作平台，易学易用，设计中小规模电子系统可靠有效，现仍有很多这类专用软件被广泛应用于工程设计，如SPICE。这一阶段的EDA称作计算机辅助设计（Computer Aided Design, CAD）。

### 1.2.2 计算机辅助工程阶段

20世纪80年代初期，EDA技术开始设计过程的技术分析，推出了以仿真（逻辑模拟、定时分析和故障仿真）和自动布局与布线为核心的EDA产品，这一阶段的EDA已把三维图形技术、窗口技术、计算机操作系统、网络数据交换、数据库与进程管理等一系列计算机学科的最新成果引入电子设计，形成了所谓的EDA技术中级阶段。其主要特征是具备了自动布局布线和电路的计算机仿真、分析和验证功能。其作用已不仅仅是辅助设计，而且可以代替人进行某种思维。CAE这种以原理图为基础的EDA系统，虽然直观且易于理解，但对复杂的电子设计很难达到要求，也不利于设计的优化。这一阶段的EDA被称作计算机辅助工程（Computer Aided Engineering, CAE）。

### 1.2.3 电子设计自动化阶段

真正的电子设计自动化开始于20世纪80年代晚期。过去传统的电子系统电子产品的设计方法是采用自底而上（Bottom-UP）的程式，设计者先对系统结构分块，直接进行电路级的设计。EDA技术高级阶段采用一种新的设计概念——自顶而下（TOP-Down）的设计程式和并行工程（Concurrent Engineering）的设计方法，设计者的精力主要集中在所设计电子产品的准确定义上，EDA系统去完成电子产品的系统级至物理级的设计。此阶段EDA技术的主要特征是支持高级语言对系统进行描述，可进行系统级的仿真和综合。

## 1.3 EDA工具的分类

利用EDA工具，电子设计师可以从概念、算法、协议等开始设计电子系统，大量工作可以通过计算机完成，并可以将电子产品从电路设计、性能分析到设计出IC版图或PCB图的整个过程在计算机上自动处理完成。

一般意义上的EDA概念范畴很宽。在机械、电子、通信、航空航天、化工、矿产、生物、医学、军事等各个领域，都有EDA的应用。目前EDA技术已在各大公司、企事