



全国高等教育自学考试

计算机组成原理 同步练习册

全国高等教育自学考试指导委员会 组编
平玲娣 蒋方炎 潘雪增 金 豪 编著

(2002年版)
浙江大学出版社

S
K
X
Z
Y
J
D
G
G
Q

全国高等教育自学考试

计算机组成原理 同步练习册

(2002 年版)

全国高等教育自学考试指导委员会组编

平玲娣 蒋方炎 潘雪增 金 豪 编著

浙 江 大 学 出 版 社

图书在版编目(CIP)数据

计算机组成原理同步练习册/平玲娣等编著. —杭州:
浙江大学出版社, 2001. 7
全国高等教育自学考试教材
ISBN 7-308-02733-3

I. 计... II. 平... III. 电子计算机—系统结构—
高等教育—自学考试—习题 IV. TP303-44

中国版本图书馆 CIP 数据核字(2001)第 039166 号

出版发行 浙江大学出版社
(杭州市浙大路 38 号 邮政编码 310027)
(E-mail: zupress@mail.hz.zj.cn)
(网址: <http://www.zjupress.com>)

责任编辑 阮海潮

排 版 浙江大学出版社电脑排版中心

印 刷 浙江大学印刷厂

开 本 787mm×1092mm 1/16

印 张 5.75

字 数 140 千字

印 数 0001—4070

版 印 次 2001 年 7 月第 1 版 2001 年 7 月第 1 次印刷

书 号 ISBN 7-308-02733-3/TP·211

定 价 10.00 元

(本书如有印装质量问题, 请与教材供应部门联系)

组编前言

依靠自己的力量,在有限的的时间里学习一门新学科,从不懂到懂,从不会到会,从不理解到理解,从容易遗忘到记忆深刻,从不会应用到熟练应用,从模仿到创新,把书本知识内化为自己的知识,是一个艰难的过程。在这个过程中,自学者不仅需要认真钻研考试大纲,刻苦学习教材和辅导书,还应该做适量的练习,把学和练有机地结合起来,否则,就不能达到预定的学习目标。“纸上得来终觉浅,绝知此事要躬行。”这是每一位自学者都应遵循的信条。

编写练习,同样是件不容易的事。它对编写者提出了相当高的要求:

有较深的学术造诣;

有较丰富的教学经验;

对高等教育自学考试有深刻的理解并有一定的辅导自学者的经历;

对考试大纲、教材、辅导书有深入的了解,对文中的重点、难点、相互联系等有准确的理解;

对自学者学习需要和已有的知识基础有一定的了解。

只有把这些因素融会在一起,作者才能编写出高质量的,有利于举一反三、事半功倍的练习。

基于以上考虑,我们组织编写出版了同步练习册,使之与考试大纲、教材、自学辅导书相互补充,形成一个完整的学习媒体系统。

之所以把这些练习称为同步练习,是因为:

第一,它与考试大纲、教材的内容及顺序是一致的。按照考试大纲、教材的章、节、知识点的顺序编选习题,方便自学者循序渐进地学习与练习。

第二,它与自学者学习过程是一致的。自学过程大体包括初步接触、大体了解、理解、记忆、应用、创新、复习等阶段。在每一个阶段,自学者都容易找到相应的练习。

如此学与练同步的方式,有利于激发自学的兴趣与动机,有利于集中注意力于当前所学的内容,有利于理解、巩固、记忆、应用,尤其有利于自学者及时知道自己的学习状态与结果,以便随时调整学习计划,在难度较大处多投入精力。

基于对学习目标的考虑,我们把同步练习大致分为四类:

第一,单项练习:针对一个知识点而设计的练习。其目的在于帮助自学者理解和记忆基本概念和理论。

第二,综合练习:针对几个知识点而设的练习。这又可分为在本章综合、跨章综合、跨学科综合三级水平。其目的在于帮助自学者把相关知识联系起来,形成特定的知识结构以便灵活地应用。

第三,创造性练习:提供一些案例、事实、材料,使考生应用所学到的理论、观点、方法创造性地解决问题。这类问题可能没有统一的答案,只有一些参考性的思路。其目的很明显,就是培养自学者的创新意识和能力。

第四,综合自测练习:在整个学科范围内设计练习,尽量参照考试大纲的题型,组成类似考卷的练习。其目的在于使自学者及时检测全部学习状况,帮助自学者作好迎接统一考试的知识及心理准备。

希望应考者在使用同步练习之前了解我们的构想,理解我们的意图,以便主动地选择适合自己学习的练习题目。

孔子说:“学而时习之,不亦乐乎。”一边学,一边练,有节奏、有规律地复习,不仅提高了学习效率,也会给艰难的学习过程带来不少的快乐。圣人能够体会到这一点,我们每一位自学者同样能体会到。如果通过这样的学习过程,实现了学习目标,实现了人生的理想,实现了对自我的不断超越,那么,我们说这种学习其乐无穷也毫不夸张。

全国高等教育自学考试指导委员会

2000年10月

目 录

第 1 部分 练习题

第 1 章 概论	(3)
第 2 章 数据编码和数据运算	(5)
第 3 章 存储系统	(9)
第 4 章 指令系统	(12)
第 5 章 控制器	(15)
第 6 章 系统总线	(18)
第 7 章 外围设备	(20)
第 8 章 输入输出系统	(22)
第 9 章 综合系统	(24)

第 2 部分 参考答案

第 1 章 概论	(31)
第 2 章 数据编码和数据运算	(34)
第 3 章 存储系统	(38)
第 4 章 指令系统	(42)
第 5 章 控制器	(44)
第 6 章 系统总线	(50)
第 7 章 外围设备	(53)
第 8 章 输入输出系统	(56)
第 9 章 综合系统	(59)

附 录

模拟试卷	(66)
第 1 套	(66)
第 2 套	(70)
第 3 套	(74)

模拟试卷参考答案及评分标准	(77)
第 1 套	(77)
第 2 套	(79)
第 3 套	(81)
后 记	(84)

第 1 部分 练习题

第1章 概 论

1.1 解释下列术语:

主机——
CPU——
运算器——
ALU——
外围设备——
数据——
指令——
透明——
位——
字——
字节——
字长——
地址——
存储器——
存储器的访问——
总线——
硬件——
软件——
兼容——
操作系统——
汇编语言——
汇编程序——
解释程序——
系统软件——
应用软件——
指令流——
数据流——
接口——

1.2 电子计算机是什么时候诞生的?为什么说它是人类长期研究的结果?

1.3 电子计算机一般分成哪些组成部分?为什么要分成这些组成部分?

1.4 计算机采用什么计数制?为什么?

1.5 运算器可以有哪些寄存器?为什么?

1.6 什么是存储器的容量?什么是数据字?什么是指令字?

1.7 存储器中存储的数据和程序是怎样区分的?

- 1.8 存储器中可存放大量数据,怎样从中找出指定的数据?
- 1.9 某计算机的内存为 64MB,试计算该内存有多少个字节?
- 1.10 计算机的存储器为什么要有内存与外存之分?
- 1.11 为什么说系统软件是整个计算机系统的一部分?
- 1.12 软件与硬件之间有什么关系?
- 1.13 计算机软件兼容有什么用处?
- 1.14 什么是计算机程序设计语言?为什么要有程序设计语言?
- 1.15 什么是多媒体?多媒体计算机处理的信息有哪些?
- 1.16 计算机的应用领域有哪些?试举例说明。

第2章 数据编码和数据运算

2.1 解释下列术语:

原码——

补码——

反码——

移码——

阶码——

尾数——

基数——

机器零——

上溢——

下溢——

规格化数——

Booth 算法——

海明距离——

冯·诺依曼舍入法——

检错码——

纠错码——

海明码——

循环码——

$$10 \times 8 \quad 128 + 16 + 8 + 4 + 1 =$$

2.2 将下列二进制数转化为十进制数。

$$(1) 10011101 \quad 2^7 + 2^6 + 2^5 + 2^4 + 2^3 + 2^2 = (157)_{10}$$

$$(2) 10110110$$

$$(3) 10000111$$

$$(4) 00111000$$

2.3 将下列十进制数转化为二进制数,再转换成八进制数和十六进制数。

$$(1) 234_{10}$$

$$(2) 1023$$

$$(3) 131.5$$

$$(4) 27/32$$

2.4 写出下列二进制数的原码、反码、补码和移码。

$$(1) 11010100 \quad 01101000$$

$$11101000$$

$$(2) 0.1010000$$

$$(3) -10101100 \quad 110101100$$

$$(4) -0.0110000 \quad 1.0110000$$

2.5 将下列十六进制数的 IEEE 单精度数代码转换成十进制数。

(1)4E48000

(2)3F880000

(3)00800000

(4)C7F00000

2.6 将下列十进制数用 IEEE 单精度数代码的十六进制表示。

(1)9

(2)5/32

(3)-5/32

(4)6.125

2.7 对下列数据作规格化浮点数编码,假定 1 位符号位,基数位 2,阶码 5 位,采用移码,尾数 10 位,采用补码。

(1)56₁₀

(2)110111B

(3)-0.00381₁₀

2.8 写出下列十进制数的 BCD 码。

(1)0

(2)9

(3)20

(4)248

2.9 试将下列文字信息用 ASCII 代码表示。

(1)MS-DOS

(2)Serial Number is 1608-5A30

2.10 在存储的文字信息中,计算机怎样判别它是 ASCII 代码还是汉字代码?

2.11 将下列十进制数用压缩的十进制数串形式进行编码。

(1)67453

(2)+67453

(3)-67453

2.12 画出一个具有 4 位加减法功能的电路,并写出在下列输入信号情况下的输出结果。

(1)M=0,A=0111,B=0110

(2)M=0,A=1000,B=1001

(3)M=1,A=1100,B=1000

(4)M=1,A=0101,B=1010

(5)M=1,A=0000,B=0001

2.13 用 4 个如图 1.2.1 所示的全加器设计一个具有 4 位减 1 功能的电路。

2.14 有一个 7 位代码的全部码字为:

a:0000000 b:0001011 c:0010110 d:0011101 e:0101100 f:0100111

g:0111010 h:0110001 i:1011000 j:1010011 k:1001110 l:1000101

m:1110100 n:1111111 o:1100010 p:1101001

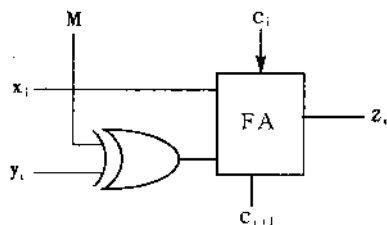


图 1.2.1 全加器

(1)求这个代码的码距;

(2)这个代码是不是循环码?

2.15 取 $G(x) = x^3 + x + 1$ 作为 (7,4) 循环码生成多项式,试计算它所生成的全部码字。

2.16 对下列四位有效信息作 CRC 编码,生成多项式是 $G(x) = x^3 + x + 1$ 。

(1)1000

(2)1111

(3)0001

(4)0000

2.17 已知下列 $[x]_{\text{补}}$ 和 $[y]_{\text{补}}$ 的值,用补码加减法计算 $[x+y]_{\text{补}}$ 和 $[x-y]_{\text{补}}$,指出结果是否溢出。

(1) $[x]_{\text{补}} = 0.11011, [y]_{\text{补}} = 0.00011$

(2) $[x]_{\text{补}} = 0.10111, [y]_{\text{补}} = 1.00101$

(3) $[x]_{\text{补}} = 1.01010, [y]_{\text{补}} = 1.10001$

2.18 已知 x 和 y 的二进制值,用补码加减法计算 $[x+y]_{\text{补}}$ 和 $[x-y]_{\text{补}}$,指出结果是否溢出。

(1) $x = 0.10111, y = 0.11011$

(2) $x = 0.11101, y = 0.10011$

(3) $x = 0.11011, y = -0.01010$

(4) $x = -0.11111, y = 0.11011$

2.19 试画出一个采用快速进位电路的 8 位加法器电路,采用全加器电路,快速进位电路的输入端为 $p_0, p_1, p_2, p_3, g_0, g_1, g_2, g_3, C$,输出端为 c_0, c_1, c_2, c_3, P, G 。

2.20 已知 x 和 y 的二进制值,用补码一位乘法计算 $[x * y]_{\text{补}}$ 。

(1) $x = 0011, y = 0101$

(2) $x = -0011, y = 0101$

(3) $x = 0011, y = -0101$

(4) $x = -0011, y = -0101$

2.21 已知 x 和 y 的二进制值,分别用恢复余数法和加减交替法计算 $[x/y]_{\text{原}}$ 。

(1) $x = 1010, y = 0011$

(2) $x = 1001, y = 0010$

2.22 一个 8 位寄存器中的十六进制数据 $C5_{16}$,经过一次算术右移后变成什么?再经过一次逻辑左移后又变成什么?再经过一次小循环右移后变成什么?再经过一次大循环左移

后又变成什么?

2.23 画出一个 8 位移位电路的完整逻辑图,该电路具有直送、循环左移 1 位、循环右移 1 位的功能,由控制信号 S_0 和 S_1 进行选择。

2.24 用浮点数运算步骤对下列数据进行二进制运算,浮点数格式为 1 位符号位、5 位阶码、10 位尾数,基数为 2。

(1) $56 + 55$

(2) $56 * 55$

第3章 存储系统

3.1 解释下列术语:

RAM——

ROM——

SRAM——

DRAM——

EDO DRAM——

PROM——

EPROM——

EEPROM——

SDRAM——

快闪存储器——

相联存储器——

多体交叉存储器——

访存局部性——

直接映象——

全相联映象——

组相联映象——

写回法——

全写法——

虚拟存储器——

按写分配——

段式管理——

页式管理——

段页式管理——

块表——

页表——

段表——

固件——

3.2 存储器芯片的容量通常用 $a \times b$ 的方式表示,其中 a 为字数, b 为每个字的位数。

试问以下几种存储器芯片分别有多少地址线 and 数据线?

(1) $2K \times 16$

(2) $64K \times 8$

(3) $16M \times 32$

(4) $4G \times 4$

3.3 用 $4K \times 8$ 的存储器芯片构成 16KB 的存储器,地址线为 $A_{15} \sim A_0$,请写出全部片

选信号的逻辑表达式。

3.4 用 $4K \times 8$ 的存储器芯片构成 $8KB \times 16$ 的存储器,共需多少片?如果 CPU 的信号现有读写控制信号 RW^* ,地址线为 $A_{15} \sim A_0$,存储器芯片的控制信号有 CS^* 和 WE^* ,请画出此存储器与 CPU 的连接图。

3.5 用 64×1 位的 SRAM 芯片设计一个总容量为 1024 字节的 16 位存储器,画出逻辑图并指出所需的所有输入和输出信号。

3.6 在一个具有 8 个存储体的低位多体交叉存储器中,如果处理器的访存地址为以下八进制值,问该存储器比单体存储器的平均访问速率提高多少(忽略开始启动时的延迟)?

(1) 1001_8 1002_8 $1003_8 \dots 1100_8$

(2) 1002_8 1004_8 $1006_8 \dots 1200_8$

(3) 1003_8 1006_8 $1011_8 \dots 1300_8$

3.7 一台计算机的储存容量为 1MB,字长为 32 位,直接映象的 cache 的容量为 512 字。计算主储存地址格式中,组号、块号和块内地址字段的位数。

(1) cache 块长为 1 字;

(2) cache 块长为 8 字。

3.8 一个组相联映象 cache 由 64 个存储块构成,每组包含 4 个存储块,主存包含 4096 个存储块,每块由 128 字组成。设访存地址为字地址。

(1) 问一个主存地址有多少位? 一个 cache 地址有多少位?

(2) 计算在主存地址格式中,组号、块号和块内地址字段的位数。

3.9 考虑一个具有 16KB 直接相联 cache 的 32 位微处理器,假定该 cache 的块为 4 个 32 位的字。

(1) 画出该 cache 的地址映象方式,指出主存地址的不同字段的作用;

(2) 问主存地址为 ABCDE8F8 的单元在 cache 中处于什么位置(指出区号、块号和块内地址值)?

3.10 一个直接相联 cache 的块长为 4 个 16 位的字,容量为 4096 字,储存容量为 64K 字。

(1) 设计该 cache 的地址映象方式;

(2) 主存有多少个块? cache 中有多少个块?

3.11 有一个“cache 主存”主储层次,主存共分 8 个块(0~7),cache 为 4 个块(0~3),采用直接相联映象。

(1) 对于如下主存块地址流:1,2,4,1,3,7,0,1,2,5,4,6,4,7,2,如果主存中内容一开始未装入 cache 中,请列出每次访问后 cache 中各块的分配情况;

(2) 对于(1),指出块失效又发生块争用时刻;

(3) 对于(1),取出此期间 cache 字命中率为多少?

3.12 某计算机的页式虚存管理中采用长度为 16 字的页面。页表内容如表 1.3.1 所示,求当 CPU 程序按下列二进制虚拟字地址访存时产生的实际字地址。

(1) 00101101

(2) 10100000

(3) 10001000