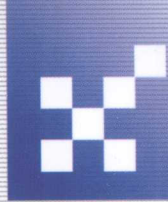


普通高等教育“十一五”规划教材



数字电子技术基础

● 王友仁 陈则王 洪春梅 等编著

免费电子课件



机械工业出版社
CHINA MACHINE PRESS



普通高等教育“十一五”规划教材

数字电子技术基础

王友仁 陈则王 洪春梅 林 华 编著
张 砦 周翟和 傅大丰 孔德明



机械工业出版社

本书为江苏省立项建设精品教材。本书共 11 章, 内容包括: 逻辑代数基础、数字集成门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形产生与变换电路、数/模和模/数转换器、半导体存储器、可编程逻辑器件、数字系统设计基础、数字电路测试与可测试性设计。本书适应现代电子技术的发展, 引入当前我国高等学校工科电子技术课程教学内容与课程体系改革研究成果, 根据国家教委颁布的电子技术课程教学基本要求, 正确处理基础理论与实际应用之间的关系, 精简部分中小规模数字电路教学内容, 适度增加 VHDL 语言、数字系统设计、数字电路测试与可测试性设计等新技术与新方法。

本书可作为高等学校电气信息类专业(包括自动化、电气工程及其自动化、测控技术与仪器、探测制导与控制技术、生物医学工程等)教材, 也可供其他专业选用和相关工程技术人员阅读参考。

为了方便教师教学, 本书配有免费教学课件, 欢迎选用本书作为教材的教师登录 www.cmpedu.com 下载或发邮件到 llm7785@sina.com 索取。

图书在版编目 (CIP) 数据

数字电子技术基础/王友仁等编著. —北京: 机械工业出版社, 2010.6
普通高等教育“十一五”规划教材
ISBN 978-7-111-30707-5

I. ①数… II. ①王… III. ①数字电路-电子技术-高等学校-教材
IV. ①TN79

中国版本图书馆 CIP 数据核字 (2010) 第 092132 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)
策划编辑: 刘丽敏 责任编辑: 刘丽敏 版式设计: 霍永明
责任校对: 李秋荣 封面设计: 张 静 责任印制: 李 妍
北京富生印刷厂印刷
2010 年 7 月第 1 版第 1 次印刷
184mm×260mm · 26.5 印张 · 657 千字
标准书号: ISBN 978-7-111-30707-5
定价: 40.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

电话服务

网络服务

社服务中心: (010) 88361066

门户网: <http://www.cmpbook.com>

销售一部: (010) 68326294

教材网: <http://www.cmpedu.com>

销售二部: (010) 88379649

读者服务部: (010) 68993821

封面无防伪标均为盗版

前 言

电子技术与计算机技术的飞速发展,使得电子产品的更新周期日益缩短、新产品开发速度加快,引起数字电子系统设计思想、方法、工具及所用器件的巨大变化,主要体现在数字电子系统实现方式和设计手段两个方面。数字电路设计正进入高度集成化的片上系统时代,电子设计自动化技术和可编程逻辑器件在电路设计中的应用越加广泛,而传统的数字电路设计方法将逐步淡出。因此,数字电子技术课程中应精简中小规模集成电路应用和传统的技巧性设计方法,突出数字电子系统设计方法和自动化设计技术。

数字电子技术课程是自动化、电气工程及其自动化、测控技术与仪器、电子信息工程等专业十分重要的一门技术基础课程。通过该课程的学习,使学生获得数字电子技术方面的基本知识、基本理论和基本技能,为深入学习数字电子技术及其在专业中的应用打下基础。

本书为江苏省立项建设精品教材,也是南京航空航天大学江苏省精品课程“数字电路与系统设计”配套教学用书。我们力争实现教学内容和课程体系的整体优化,力求教材的系统性、科学性、基础性和前瞻性。做到语言精练,重点突出,可读性好。在教材内容组织上,主要特点有:①在保证数字电子技术基础内容的同时,为适应数字电子技术的发展,拓展新知识,引入 VHDL 语言、数字系统概念和数字电路测试技术;②精简中小规模集成电路,突出 CMOS 集成电路、大规模集成电路与可编程器件的原理及应用;③淡化集成器件内部电路,注重理论联系实际,突出实际应用;④精简传统设计方法,淡化手工设计技巧,突出电子设计自动化技术和现代数字系统设计方法。

本书共 11 章。内容包括:逻辑代数基础、数字集成门电路、组合逻辑电路、触发器、时序逻辑电路、脉冲波形产生与变换电路、数/模和模/数转换器、半导体存储器、可编程逻辑器件、数字系统设计基础、数字电路测试与可测试性设计。

参加本书编著工作的有:陈则王(第 1、2 章),洪春梅(第 3、4 章),周翟和(第 5 章),傅大丰(第 6 章),林华(第 7、10 章),孔德明(第 9 章),张岩和王友仁(第 8、11 章)。王友仁为主编,负责全书的策划、组织、大纲确定、统稿及部分章节修订。

IV 数字电子技术基础

本书承蒙河海大学计算机与信息学院江冰教授审阅，并提出了宝贵的修改意见。南京航空航天大学自动化学院陈鸿茂教授对书稿进行了仔细审阅，并提出了详细的修改意见与建议。在此深表谢意。研究生田锡宇、郑东、贾其燕、平建军、马伟伟、王澜涛、徐向峰等参与了书中插图的绘制工作，在此表示感谢。

由于编者水平有限，书中难免有错误和不当之处，恳请读者批评指正。

编 者

2010 年 2 月于南京航空航天大学

本书主要符号说明

1. 电压与电流符号

V_{DD} 、 V_{CC} 、 V_{EE}	直流电压源	U_{REF}	参考电压或基准电压
u_I	输入电压	U_B	数/模转换器中偏移电路工作电源电压
U_{IL}	输入低电平	u_C	电容电压
U_{IH}	输入高电平	u_{I2}	触发输入端电压
u_O	输出电压	u_S	采样脉冲
U_{OL}	输出低电平	i_I	输入电流
U_{OH}	输出高电平	I_{IH}	高电平输入电流
U_{TH}	门电路的阈值电压	I_{IL}	低电平输入电流
U_{T+}	施密特触发器的正向阈值电压	i_O	输出电流
U_{T-}	施密特触发器的负向阈值电压	I_{OH}	高电平输出电流
ΔU_T	施密特触发器的回差电压	I_{OL}	低电平输出电流
U_{ON}	逻辑门开门电平	u_S	采样保持电路中的采样脉冲电压
U_{OFF}	逻辑门关门电平		
U_{CES}	双极型三极管集电极与发射极之间的饱和导通压降		

2. 电阻与电容符号

R	电阻	R_{ext}	集成芯片的外接电阻
R_F	反馈电阻	R_W	可变电阻
R_S	补偿电阻或信号源内阻	C	电容
$R_{ON(P)}$	CMOS 门中的 PMOS 管的导通电阻	C_{ext}	集成芯片的外接电容
$R_{ON(N)}$	CMOS 门中的 NMOS 管的导通电阻	C_H	保持电容
R_{OFF}	器件截止时的内阻（或关门电阻）	C_I	输入电容
R_{CES}	双极型三极管集电极和发射极之间的饱和导通电阻	C_L	输出电容

3. 脉冲波形参数符号

f	周期性信号频率	t_{pd}	门电路的平均传输时间
f_S	石英晶体的串联谐振频率	D	矩形脉冲占空比
f_P	石英晶体的并联谐振频率	D_{max}	最大占空比
f_0	石英晶体的振荡频率	t	时间
t_w	脉冲宽度	t_n	时间 n 时刻
t_r	上升时间	t_{n+1}	时间 $n+1$ 时刻
t_f	下降时间	T	脉冲周期
t_{re}	恢复时间	T_{min}	输入触发脉冲的最小周期
t_d	分辨时间	T_{TR}	触发正脉冲的宽度

VI 数字电子技术基础

τ RC 电路时间常数

4. 器件符号

VT	三极管	FF	触发器
VT _p	P 沟道 MOS 管	S	开关
VT _N	N 沟道 MOS 管	VD	二极管
A	放大器	D	D 触发器
C	比较器	G _s	控制栅
G	门电路	G _f	浮置栅

5. 其他符号

CP、CLK	时钟脉冲	Q ⁿ	触发器初态 (n 时刻)
LD	置数信号	Q ⁿ⁺¹	触发器次态 (n+1 时刻)
CR	清零信号	$\overline{OE}$ 、EN	输出允许
CO	进位输出	GND	接地端
BO	借位输出	AGND	模拟电路接地端
$\overline{R_D}$	复位信号	B	二进制
Q	触发器输出	H	十六进制

目 录

前言

本书主要符号说明

第1章 逻辑代数基础	1
1.1 概述	1
1.2 数制与码制	3
1.2.1 几种常用的计数制	3
1.2.2 数制间的相互转换	5
1.2.3 二进制算术运算	7
1.2.4 几种常用的编码制	8
思考题	9
1.3 基本逻辑运算	9
1.3.1 基本逻辑运算	9
1.3.2 常用复合逻辑运算	11
思考题	12
1.4 逻辑代数的基本定理及常用公式	12
1.4.1 逻辑代数的基本定律	12
1.4.2 逻辑代数中的基本规则	13
1.4.3 逻辑代数中的几个常用公式	15
思考题	16
1.5 逻辑函数及其表示方法	16
1.5.1 逻辑函数的定义	16
1.5.2 逻辑函数常用的表示方法	16
1.5.3 逻辑函数的卡诺图	18
思考题	21
1.6 逻辑函数的化简	21
1.6.1 化简的意义	21
1.6.2 代数化简法	22
1.6.3 卡诺图化简法	24
1.6.4 具有无关项的逻辑函数化简	26
思考题	28
本章小结	28
习题1	29
第2章 数字集成门电路	32
2.1 概述	32
2.2 MOS集成门电路	33

2.2.1 MOS管的开关特性	33
2.2.2 CMOS反相器	34
2.2.3 其他类型CMOS门电路	40
2.2.4 NMOS门电路	46
思考题	47
2.3 TTL集成门电路	47
2.3.1 双极型三极管的开关特性	47
2.3.2 TTL反相器	50
2.3.3 其他类型TTL门电路	55
思考题	57
2.4 集成门电路使用中的几个实际问题	57
2.4.1 集成门电路的使用	58
2.4.2 CMOS门电路与TTL门电路的 接口	59
本章小结	60
习题2	61
第3章 组合逻辑电路	65
3.1 概述	65
思考题	65
3.2 组合逻辑电路分析	65
思考题	67
3.3 组合逻辑电路设计	67
3.3.1 不含约束项的组合逻辑电路 设计	67
3.3.2 含有约束项的组合逻辑电路 设计	68
思考题	69
3.4 典型中规模组合逻辑集成电路	69
3.4.1 编码器和译码器	69
3.4.2 数据选择器和数据分配器	83
3.4.3 加法器	87
3.4.4 数值比较器	91
思考题	94
3.5 组合逻辑电路中的竞争与冒险	94
3.5.1 产生竞争与冒险的原因	94

VIII 数字电子技术基础

3.5.2 竞争冒险现象的判别	95	思考题	132
3.5.3 竞争冒险现象的消除方法	96	本章小结	132
思考题	97	习题 4	133
本章小结	98	第 5 章 时序逻辑电路	141
习题 3	98	5.1 概述	141
第 4 章 触发器	104	思考题	142
4.1 概述	104	5.2 时序逻辑电路分析	143
4.2 基本 RS 触发器	104	5.2.1 同步时序逻辑电路分析方法	143
4.2.1 基本 RS 触发器电路结构及工作 原理	104	5.2.2 时序逻辑电路分析方法及描述 工具	143
4.2.2 触发器功能的描述方法	105	5.2.3 时序逻辑电路分析过程中的常见 问题	145
4.2.3 典型集成基本 RS 触发器 74LS279	107	思考题	149
思考题	108	5.3 时序逻辑电路设计	150
4.3 同步触发器	108	5.3.1 同步时序逻辑电路设计方法	150
4.3.1 同步 RS 触发器	108	5.3.2 时序逻辑电路设计过程中的常见 问题	154
4.3.2 同步 D 触发器	109	思考题	162
4.3.3 同步 JK 触发器	110	5.4 典型中规模时序逻辑集成电路	163
4.3.4 典型集成同步触发器 74LS375	112	5.4.1 寄存器和移位寄存器	163
思考题	112	5.4.2 计数器	167
4.4 主从触发器	113	思考题	182
4.4.1 主从 RS 触发器	113	本章小结	182
4.4.2 主从 JK 触发器	114	习题 5	183
4.4.3 典型集成主从触发器 SN7476	116	第 6 章 脉冲波形产生与变换电路	187
思考题	117	6.1 概述	187
4.5 边沿触发器	117	6.2 单稳态触发器	188
4.5.1 利用门电路传输延迟时间的边沿 触发器	117	6.2.1 由门电路组成的单稳态触发器	188
4.5.2 维持阻塞结构的边沿触发器	119	6.2.2 集成单稳态触发器	193
4.5.3 由 CMOS 传输门构成的边沿 触发器	121	6.2.3 单稳态触发器的应用	197
4.5.4 典型边沿触发的集成触发器 74LS74	122	思考题	198
思考题	123	6.3 施密特触发器	199
4.6 触发器的逻辑功能分类及相互转换	123	6.3.1 由 CMOS 门电路组成的施密特 触发器	199
4.6.1 触发器的逻辑功能分类	124	6.3.2 集成施密特触发器	201
4.6.2 不同类型触发器之间的转换	125	6.3.3 施密特触发器的应用	203
思考题	128	思考题	204
4.7 触发器的动态特性	128	6.4 多谐振荡器	204
4.7.1 基本 RS 触发器的动态特性	128	6.4.1 由 CMOS 门电路组成的多谐 振荡器	205
4.7.2 同步触发器的动态特性	129	6.4.2 由施密特触发器组成的多谐 振荡器	207
4.7.3 主从触发器的动态特性	130	6.4.3 石英晶体多谐振荡器	208
4.7.4 边沿触发器的动态特性	131		

思考题	210	8.3.1 随机存储器的基本结构和工作原理	268
6.5 555 集成定时器及应用	210	8.3.2 静态随机存储器	270
6.5.1 555 集成定时器的组成与功能	210	8.3.3 动态随机存储器	273
6.5.2 555 集成定时器的应用	213	8.3.4 RAM 容量的扩展	277
思考题	218	思考题	278
本章小结	218	8.4 顺序存储器	278
习题 6	218	8.4.1 顺序存储器的结构和工作原理	278
第 7 章 数/模和模/数转换器	223	8.4.2 动态移存器和 FIFO 型顺序存储器	280
7.1 概述	223	思考题	282
7.2 D/A 转换器	223	本章小结	282
7.2.1 D/A 转换器工作原理	224	习题 8	282
7.2.2 权电阻网络 D/A 转换器	224	第 9 章 可编程逻辑器件	285
7.2.3 倒 T 形电阻网络 D/A 转换器	225	9.1 概述	285
7.2.4 权电流型 D/A 转换器	227	思考题	289
7.2.5 具有双极性输出的 D/A 转换器	228	9.2 PLA 与 PAL	289
7.2.6 D/A 转换器的主要技术参数	229	9.2.1 可编程逻辑器件的基本结构	289
7.2.7 典型集成 D/A 转换器	231	9.2.2 可编程逻辑阵列 (PLA)	293
思考题	236	9.2.3 可编程阵列逻辑 (PAL)	294
7.3 A/D 转换器	236	思考题	297
7.3.1 A/D 转换器工作原理	236	9.3 通用阵列逻辑 (GAL)	297
7.3.2 并联比较型 A/D 转换器	238	9.3.1 GAL 的基本结构	298
7.3.3 逐次渐近型 A/D 转换器	240	9.3.2 输出逻辑宏单元 (OLMC)	299
7.3.4 双积分型 A/D 转换器	242	9.3.3 GAL 器件的编程位地址和结构控制字	303
7.3.5 $\Sigma - \Delta$ 型 A/D 转换器	245	思考题	305
7.3.6 A/D 转换器的主要技术参数	246	9.4 复杂可编程逻辑器件 (CPLD)	305
7.3.7 典型集成 A/D 转换器	247	9.4.1 CPLD 的结构	305
思考题	254	9.4.2 CPLD 在系统可编程技术	308
本章小结	255	思考题	309
习题 7	255	9.5 现场可编程门阵列 (FPGA)	309
第 8 章 半导体存储器	258	9.5.1 FPGA 实现逻辑功能的基本原理	309
8.1 概述	258	9.5.2 FPGA 的结构	311
思考题	260	9.5.3 FPGA 内嵌功能单元	315
8.2 只读存储器	260	9.5.4 FPGA 器件的配置	316
8.2.1 只读存储器的基本结构和工作原理	260	思考题	317
8.2.2 掩膜只读存储器	261	9.6 可编程逻辑器件的开发应用	318
8.2.3 可编程只读存储器	263	9.6.1 可编程逻辑器件的设计过程与设计原则	318
8.2.4 可擦除的可编程只读存储器	264	9.6.2 应用设计举例	320
8.2.5 用只读存储器实现组合逻辑函数	267	本章小结	327
思考题	268		
8.3 随机存储器	268		

X 数字电子技术基础

习题 9	327	11.2 组合电路测试	369
第 10 章 数字系统设计基础	329	11.2.1 敏化路径法	369
10.1 数字系统基本结构	329	11.2.2 布尔差分法	376
10.2 数字系统设计方法	329	思考题	378
10.2.1 数字系统设计方法分类	329	11.3 时序电路测试	378
10.2.2 算法状态机 (ASM)	330	思考题	381
10.2.3 寄存器传输语言 (RTL)	332	11.4 数字系统可测性设计	381
思考题	333	11.4.1 可控性和可观性	382
10.3 数字系统设计举例	333	11.4.2 扫描设计法	383
10.3.1 数字逻辑功能电路的 VHDL		11.4.3 内建自测试	387
建模	334	11.4.4 SOC 系统可测性设计	390
10.3.2 数字密码锁系统设计	344	思考题	395
10.3.3 数字频率计系统设计	350	本章小结	395
思考题	360	习题 11	396
本章小结	360	附录	397
习题 10	360	附录 A VHDL 硬件描述语言基础	397
第 11 章 数字电路测试与可测试性		A.1 VHDL 语言基本结构	397
设计	362	A.2 VHDL 语言基本元素	399
11.1 数字电路测试基本概念	362	A.3 VHDL 语言描述语句	402
11.1.1 故障和故障模型	363	A.4 VHDL 语言描述方式	404
11.1.2 故障测试集	364	附录 B Quartus II 开发软件简介	405
11.1.3 测试码生成	367	参考文献	412
思考题	369		

第 1 章 逻辑代数基础

[内容提要]

逻辑代数是数字电子技术的数学基础,是分析和设计复杂数字系统的理论依据。本章首先概述了数字电子技术的发展和数字电路的描述方法,讨论了各种数制与码制、基本逻辑运算、逻辑代数的基本定理和常用公式。然后阐述逻辑函数及其表示方法,最后介绍逻辑函数的各种化简方法。

1.1 概述

1. 数字电子技术的发展

数字电子技术是当前发展最迅速、应用最广泛的技术,过去常用模拟电路实现的功能,如今越来越多地被数字技术所替代。从电子技术的发展角度看,首先出现的是模拟电子技术,在模拟电子技术取得广泛应用的基础上,才出现了专门处理逻辑信号的数字电子技术。数字电子技术一出现,就以其可靠性好、精度高、易于实现复杂运算等优点,得到飞速的发展和广泛的应用,现代的电子装置一般是先把模拟信号转化成数字信号,再依靠数字电子技术来实现其功能。

数字电路的发展与模拟电路一样经历了由电子管、半导体分立器件到集成电路几个阶段。由于数字电路发展迅速,集成电路的主流形式是数字集成电路。从 20 世纪 60 年代开始,数字集成器件是以双极型工艺为基础制成的小规模逻辑器件,随后发展到中规模和大规模集成电路。20 世纪 70 年代末,微处理器的出现,使数字集成电路的性能发生了质的飞跃。电子计算机的出现,一方面是数字电子技术成功应用的一个典型例子;另一方面,将数字电子技术的应用带入更加广泛的领域,进一步推动着数字电子技术的发展。

数字集成电路按集成度可分为小规模 (SSI)、中规模 (MSI)、大规模 (LSI)、超大规模 (VLSI) 和甚大规模 (ULSI) 集成电路五类。所谓集成度,是指一个芯片中所含等效门电路 (或晶体管) 的个数。逻辑门电路是数字集成电路的基本单元电路,按照结构和制造工艺可分为双极型、MOS 型和双极 MOS 型。最早问世的是晶体管-晶体管逻辑门 (TTL) 电路,随着互补型金属-氧化物-半导体 (CMOS) 集成工艺的发展,出现了 CMOS 集成电路。由于 CMOS 集成电路具有高集成度、高工作速度和功耗低的特点,因此,CMOS 器件已成为当前占主导地位的逻辑器件。

随着现代电子技术和信息技术的飞速发展,数字电路已从简单的逻辑电路集成走向系统的集成,即将整个数字系统制作在一个芯片上。电路集成与系统集成都属于硬件集成,在硬件集成技术飞速发展的同时,系统设计软件技术也发展得很快。硬件集成技术与系统设计软件技术不断地同步发展,为实现复杂电子系统设计自动化奠定了基础。

2. 模拟信号和数字信号

数字电子技术同模拟电子技术一起构成了电子技术的主体。数字电子技术与模拟电子技术的区别,在于它们各自所处理的信号形式的不同。模拟电子技术处理的信号是模拟信号,

2 数字电子技术基础

而数字电子技术处理的信号是数字信号。

模拟信号是在时间和取值上都连续的信号。图 1.1.1a 示意的是用热电偶测量一个容器内的温度，热电偶的输出电压 u_0 的大小就反映着温度的高低。某一段时间内测得的 u_0 信号如图 1.1.1b 中 $u_0(t)$ 所示，这种信号在该时间段中的某时刻的值，都反映着容器内对应时刻的温度，且 u_0 信号会随着容器内温度的改变在一定范围内连续地变化。

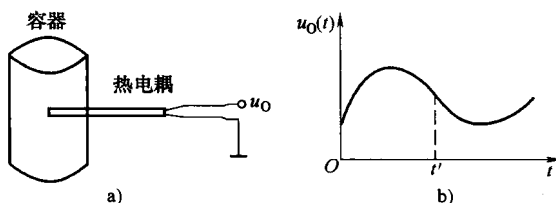


图 1.1.1 模拟信号的例子

数字信号是一种二值信号，信号的值是离散（不连续）的。图 1.1.2a 示意的是一个计算传送带上部件个数的装置，光电转换器依据光源发出的光是否被部件遮挡输出电信号 u_0 。当受光照射时输出信号为高电平，而光被遮挡时输出信号为低电平。某一段时间内测得的 u_0 信号如图 1.1.2b 所示，观察者可以依据 u_0 信号中出现低电平的次数获知有多少个部件通过传送带。

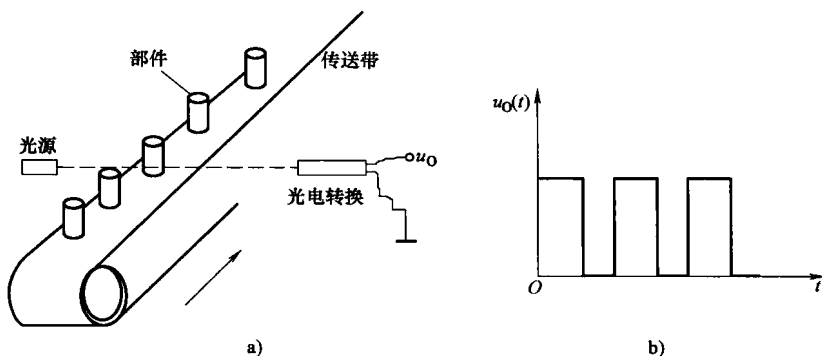


图 1.1.2 数字信号的例子

对这种数字信号，信号的值只有两个：低和高，其他的值不会（也不允许）出现。观察者只需关心高低电平的次数并不关心电平值的大小。数字电路中常把高电平记为 1，低电平记做 0，并把这样的信号称做 0、1 信号，数字电子技术要讨论的就是对这种 0、1 信号进行处理的理论、方法和电路。

3. 数字电子技术的数学工具及描述方法

在模拟电子技术中，要处理的是连续的模拟信号，所以采用了如微分方程、拉普拉斯变换这类表达连续量及其关系的数学工具。而在数字电子技术中，要处理的是 0、1 形式的二值逻辑量，人们关心的是输入、输出信号之间的逻辑关系。输入信号通常称为输入逻辑变量，输出信号通常称为输出逻辑变量，输入逻辑变量与输出逻辑变量之间的因果关系通常用逻辑函数来描述。

分析数字电路的数学工具是逻辑代数，描述数字电路的常用方法有真值表、逻辑表达式、波形图、逻辑电路图等等。随着可编程逻辑器件（CPLD/FPGA）的广泛应用，硬件描述

语言 (HDL) 已成为数字系统设计的主要描述方式, 目前较为流行的硬件描述语言有 VHDL、Verilog HDL 等。

1.2 数制与码制

在日常生活中, 人们已习惯用十进制表示数字, 如 125、98.6。可是在数字电路中, 由于受到逻辑器件和电路限制, 电路只能接受 0 或 1 这两种符号, 不能直接接受 2、3、4、…、9 这些符号, 所以不能直接采用十进制的方法表示数字, 而须用其他的表示数字的方法。为讨论这些表示数字的方法, 先从计数制说起。

1.2.1 几种常用的计数制

1. 十进制

十进制是十进位计数制的简称, 它是用 0、1、2、…、9 这 10 个符号 (又称数码) 的不同组合来表示不同的数, 即任何一个数都可以用十进位计数制中的这 10 个符号按一定的规律排列组合起来表示。计数制中的制, 即是规律的意思。在十进位计数制中, 其排列组合的规律为“逢十进一” (或借一当十)。

例如, 一个十进制数 364, 可以写成 $(364)_{10}$, 或写成 $(364)_D$ (下角标 10 或 D 是表示这个数为十进制数, D 来自于 Decimal, 以示区别于下面将要介绍的其他计数制)。这 3 个数码在数中的不同位置, 具有不同的含义: 3 在百位, 表示 300; 6 在十位, 表示 60; 4 在个位, 表示 4。所以, 十进制数 $(364)_{10}$ 又可由下式表示为:

$$(364)_{10} = 3 \times 10^2 + 6 \times 10^1 + 4 \times 10^0$$

式中, 10 被称为底数 (或基数), 10^2 、 10^1 、 10^0 分别被称为“位权”, 3、6、4 分别被称为各位权上的系数。

上式称为十进位计数制的幂级数展开式。任何一个十进制数, 都可以用其幂级数的形式来表示。例如: $(5555)_D$ 可写为

$$(5555)_D = 5 \times 10^3 + 5 \times 10^2 + 5 \times 10^1 + 5 \times 10^0$$

由此可见, 同一个系数数码 5, 由于所处的位置 (10^3 、 10^2 、 10^1 、 10^0) 不同, 它所表示的数值大小也不同, 其数值为系数和位权的乘积。例如, 10^3 上的 5, 其值为 $5 \times 10^3 = 5000$ 。其余的均可类推。

任意的十进制整数 N , 可用下列通式表示为:

$$\begin{aligned}(N)_{10} &= (a_{n-1}a_{n-2}\cdots a_1a_0)_{10} \\ &= a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \cdots + a_1 \times 10^1 + a_0 \times 10^0 \\ &= \sum_{i=0}^{n-1} a_i \times 10^i\end{aligned}$$

式中, a_i 为系数, 其值可以为 0、1、2、…、9; n 为十进制数的位数; 10^i 为十进制数各位的“位权”。

带小数的十进制数和负数的十进制数, 亦可按上述方法进行讨论, 这里不再赘述。

2. 二进制

二进制是二进位计数制的简称, 它具有运算简单, 易于用电路表达等优点, 所以成为数

4 数字电子技术基础

字电路中最基本、最常用的一种计数制。二进位计数制仅使用两个符号：0 和 1，它就用这两个符号的不同组合来表示一个数。二进位计数制的符号组合规律与十进制相似，不同的是它不是“逢十进一”，而是“逢二进一”（或借一当二）。

例如，一个二进制数 1101 可写成 $(1101)_2$ ，或写成 $(1101)_B$ （下角标 2 或 B 是表示这个数为二进制数，B 来自于 Binary，以区别其他计数制）。这个二进制数也可用幂级数的形式表示

$$(1101)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$$

式中，2 被称为底数（或基数）； 2^3 、 2^2 、 2^1 、 2^0 分别被称为“位权”；1、1、0、1 分别被称为各位权上的系数。

任意一个整数 N ，都可以用二进制表示，并可以用幂级数的形式表示为

$$\begin{aligned} (N)_2 &= (a_{n-1}a_{n-2}\cdots a_1a_0)_2 \\ &= a_{n-1} \times 2^{n-1} + a_{n-2} \times 2^{n-2} + \cdots + a_1 \times 2^1 + a_0 \times 2^0 \\ &= \sum_{i=0}^{n-1} a_i \times 2^i \end{aligned}$$

式中， a_i 为系数，其值为 0 或 1； n 为二进制数的位数； 2^i 为二进制数各位的“位权”。利用幂级数表达式很容易算出二进制数 $(1101)_2$ 等于十进制的 13，即 $(13)_{10}$ ，所以，数 13 的二进制表现形式为 $(1101)_2$ ；同理，二进制数 $(11010)_2$ 等于十进制的 26，即 $(26)_{10}$ ，所以，数 26 的二进制表现形式为 $(11010)_2$ 。

将 0、1、2、…、15 这 16 个数字，逐一用二进制表示，可以得到表 1.2.1 中的第 2 列。表 1.2.1 中的第 2 列 4 位二进制数的位权分别为 8、4、2、1，所以，有时又称这里的 4 位二进制数为其对应的十进制数的 8421 码。例如，十进制数 9 的 8421 码为 1001；十进制数 15 的 8421 码为 1111。熟记各 8421 码和它们所对应的十进制数，会给以后的学习带来方便。

表 1.2.1 常用数制对照表

十进制	二进制	八进制	十六进制
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

3. 八进制和十六进制

除了二进制数以外，在数字电路中有时也会用到八进制数和十六进制数。八进制是采

用：0、1、2、…、7 八个数码，按“逢八进一”的进位规律组合这 8 个数码来表示不同的数，3 位二进制数可以组成一位八进制数。十六进制则是选用：0、1、2、…、9、A、B、C、D、E、F 这 16 个符号，其中，A~F 分别代表十进制的 10~15，按“逢十六进一”的进位规律组合这 16 个符号来表示不同的数，4 位二进制数可以组成一位十六进制数。用八进制或十六进制表示的数，也有其幂级数表达式，其形式、底数、系数、位权等读者可以自行总结得出。与十进制的 0、1、2、…、15 这 16 个数字分别对应的八进制和十六进制数，也列在表 1.2.1 中。

在数字电路中有时也会用到八进制数和十六进制数，这并不是说电路能够直接接受八进制数或十六进制数，而是因为：①二进制的底数太小，一个不太大的数都要写成一长串，不便于书写和记忆，而八进制数和十六进制数的底数相对较大，对数字的表达较简洁，便于书写和记忆；②八进制数和十六进制数与二进制数之间有很简单的转换关系。如二进制数：1011001010 用八进制数和十六进制数表示分别为：1312 和 2CA。

1.2.2 数制间的相互转换

十进制数是人们最熟悉的计数方式，人们习惯读写十进制并用它做计算。而数字逻辑系统中使用的是二（八或十六）进制，所以有时就需要将二（八或十六）进制表示的数转换为十进制数。或者反过来，需要将十进制表示的数转换为二（八或十六）进制数。

1. 二、八、十六进制数转换成十进制数

将二（八或十六）进制表示的数转换为十进制数的方法十分简单，只要将一种进制的数，按其幂级数的形式展开计算即可。

例 1.2.1 将 $(11010.101)_2$ 、 $(10100101)_2$ 转换为十进制数。

解 (1) $(11010.101)_2 = 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^{-1} + 1 \times 2^{-3} = (26.625)_{10}$

$$(2) (10100101)_2 = 1 \times 2^7 + 1 \times 2^5 + 1 \times 2^2 + 1 \times 2^0 \\ = 128 + 32 + 4 + 1 = (165)_{10}$$

例 1.2.2 将 $(274.4)_8$ 、 $(1A5C)_{16}$ 转换为十进制数。

解 (1) $(274.4)_8 = 2 \times 8^2 + 7 \times 8^1 + 4 \times 8^0 + 4 \times 8^{-1} = (188.5)_{10}$

$$(2) (1A5C)_{16} = 1 \times 16^3 + 10 \times 16^2 + 5 \times 16^1 + 12 \times 16^0 \\ = 4096 + 2560 + 80 + 12 = (6748)_{10}$$

2. 十进制数转换成二、八、十六进制数

将十进制表示的数转换为二（八或十六）进制数的方法是将整数部分和小数部分分别进行转换，然后合并起来。整数部分采取“除底取余”的方法转换，小数部分采取“乘底取整”的方法转换。

设十进制数为 $(13.625)_{10}$ ，假设我们已将 $(13.625)_{10}$ 转化成了二进制数，那么它一定是一串 0 和 1 的组合，可写成

$$(\cdots a_i \cdots a_2 a_1 a_0 a_{-1} a_{-2} \cdots a_{-i} \cdots)_2$$

其中： $\cdots$ 、 a_i 、 $\cdots$ 、 a_2 、 a_1 、 a_0 、 a_{-1} 、 a_{-2} 、 $\cdots$ 、 a_{-i} 、 $\cdots$ 不是 0 就是 1，按照二进制的幂级数的形式展开，则有

$$(\cdots a_i \cdots a_2 a_1 a_0 a_{-1} a_{-2} \cdots a_{-i} \cdots)_2 = \cdots + a_i \times 2^i + \cdots + a_1 \times 2^1 + a_0 \times 2^0 + \\ a_{-1} \times 2^{-1} + \cdots + a_{-i} \times 2^{-i} + \cdots$$

6 数字电子技术基础

所以

$$(13.625)_{10} = \cdots + a_i \times 2^i + \cdots + a_1 \times 2^1 + a_0 \times 2^0 + a_{-1} \times 2^{-1} + \cdots + a_{-i} \times 2^{-i} + \cdots \quad (1.1.1)$$

其中整数部分 $(13)_{10} = \cdots + a_i \times 2^i + \cdots + a_1 \times 2^1 + a_0 \times 2^0$ ，小数部分 $(0.625)_{10} = a_{-1} \times 2^{-1} + a_{-2} \times 2^{-2} + \cdots + a_{-i} \times 2^{-i} + \cdots$ 。只要求出了： $\cdots$ 、 a_i 、 $\cdots$ 、 a_2 、 a_1 、 a_0 、 a_{-1} 、 a_{-2} 、 $\cdots$ 、 a_{-i} 、 $\cdots$ 这些系数，就实现了转换。

对于式 (1.1.1)，整数部分采取“除底取余”的方法转换，将整数部分等式两边连续地整除以底数 2，并每次把除得的余数（不是 0 就是 1）放到一边，等式右边依次得到的余数必然为： a_0 、 a_1 、 a_2 、 $\cdots$ 、 a_i 、 $\cdots$ 。除到商为 0 时，若继续整除下去余数将一直为 0，同十进制数一样，一个二进制数前加若干个 0 不影响该数的大小，因此没有意义。所以当除到商为 0 时，除法也就结束了。可得 $a_0 = 1$ 、 $a_1 = 0$ 、 $a_2 = 1$ 、 $a_3 = 1$ 。小数部分的转换与整数转换类似，将十进制小数乘以底数，取其整数部分，即可得到转换的数据： $a_{-1} = 1$ 、 $a_{-2} = 0$ 、 $a_{-3} = 1$ 。

其过程见下列计算式：

	余数		余数
2	13	2	$a_3 \times 2^3 + a_2 \times 2^2 + a_1 \times 2^1 + a_0$
2	6	2	$a_3 \times 2^2 + a_2 \times 2^1 + a_1$
2	3	2	$a_3 \times 2^1 + a_2$
2	1	2	a_3
	0		0
(乘底数)	0.625 $\times 2$ ----- 1.25	0.25 $\times 2$ ----- 0.5	0.5 $\times 2$ ----- 1.0
	$\vdots$	$\vdots$	$\vdots$
(取整)	1 a_{-1}	0 a_{-2}	1 a_{-3}

同理，将一个十进制整数用 8 或 16 连续去整除取余，即可将它转换成八进制或十六进制数，小数部分采取用 8 或 16 连续去乘取整的方法转换。也有人采用先把十进制数转换成二进制数，再利用二进制与八进制和十六进制的简单对应关系，来完成十进制数到八进制或十六进制数的转换。

注意：应用“除底取余”法时，一定要除到商等于 0 为止，而且所得余数应从下（高位）向上（低位）排列，切莫颠倒。即“除底取余除到 0，由下向上是结果。”

例 1.2.3 将 $(443.48)_{10}$ 转换成八进制数，要求误差小于 2^{-4} 。

解 对于整数部分，采取除 8 取余法。

	余数		
8	443	8	3
8	55	8	7
8	6	8	6
	0		↑