HZ BOOKS
华章科技

国内首本

基于SystemVerilog验证语言的经典之作

资深IC设计工程师及专业社区

联袂力荐

钟文枫◎编著

THE ART OF VERIFICATION WITH SYSTEMVERILOG

SystemVerilog与功能验证

面向对象的设计语言——SystemVerilog引入到IC设计验证领域，将极大提高验证的效率，成为未来的主流

机械工业出版社
China Machine Press

THE ART OF VERIFICATION WITH SYSTEMVERILOG

SystemVerilog 与功能验证

钟文枫◎编著

机械工业出版社
China Machine Press

本书重点介绍硬件设计描述和验证语言 SystemVerilog 的基本语法及其在功能验证上的应用；书中以功能验证为主线，讲述基本的验证流程、高级验证技术和验证方法学，以 SystemVerilog 为基础结合石头、剪刀、布的应用实例，重点阐述了如何采用 SystemVerilog 实现随机激励生成、功能覆盖率驱动验证、断言验证等多种高级验证技术；最后，通过业界流行的开放式验证方法学 OVM 介绍如何在验证平台中实现可重用性。

图书在版编目（CIP）数据

SystemVerilog 与功能验证/钟文枫编著. —北京：机械工业出版社，2010.8

ISBN 978-7-111-31373-1

Ⅰ.S…　Ⅱ.钟…　Ⅲ.硬件描述语言，SystemVerilog－程序设计　Ⅳ.TP312

中国版本图书馆 CIP 数据核字（2010）第 140823 号

机械工业出版社（北京市西城区百万庄大街 22 号　邮政编码　100037）
责任编辑：张少波
北京诚信伟业印刷有限公司印刷
2010 年 10 月第 1 版第 1 次印刷
185mm×260mm · 14 印张
标准书号：ISBN 978-7-111-31373-1
定价：36.00 元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换
客服热线：（010）88378991；88361066
购书热线：（010）68326294；88379649；68995259
投稿热线：（010）88379604
读者信箱：hzjsj@ hzbook. com

SystemVerilog | 前　言

在读者深入阅读本书之前，我先对本书的主要结构和内容做个简要的介绍，以便不同背景的读者能够有选择地阅读，快速获取自己需要的知识。

本书的结构和内容

本书分为11章，系统论述了基于SystemVerilog的功能验证方法，重点关注以下三个方面的内容。

- 功能验证在整个FPGA/ASIC设计流程中的作用及主要的验证技术和方法学。
- SystemVerilog的语法结构和在功能验证上的应用及基本原理。
- 如何采用SystemVerilog搭建验证平台。

第1章从FPGA/ASIC整个设计流程的角度介绍功能验证的地位和作用、验证的基本流程、验证的主要技术和方法学，最后引入硬件验证语言SystemVerilog。

第2章介绍SystemVerilog相对于Verilog增加的数据类型、SystemVerilog的编程结构、流程控制和方法（任务/函数）等基本语法。

第3章介绍fork…join结构、并行进程之间的通信方法：mailbox/semaphore/event同步和互斥机制。

第4章介绍面向对象编程语言、类的基本概念、对象的创建、赋值与复制；如何采用类来封装事务处理器等验证组件和搭建验证平台。

第5章介绍虚接口，以及如何通过虚接口实现类的对象和设计模块的连接，实现事务处理器的可重用。

第6章介绍随机激励生成，其中重点讨论基于对象的约束随机激励产生机制、约束定义以及动态控制激励随机生成。

第7章介绍面向对象编程语言中的继承和多态。

第8章介绍覆盖率在验证流程中的作用、SystemVerilog功能覆盖率的语法，包括覆盖组、覆盖点和交叉覆盖点，以及如何实现一个覆盖率驱动验证平台。

第9章介绍断言在验证流程中的作用、断言的采用策略、SystemVerilog断言子集的语法结构以及如何通过bind结构实现断言与设计分离。

第10章介绍验证重用以及OVM验证方法学的核心技术：基于Factory的对象生成机制、动态参数配置、激励生成与验证架构分离以及测试用例在验证架构的顶层。

第11章介绍SystemVerilog和C语言的接口：DPI，重点介绍如何在SystemVerilog层面定义输入方法接口（SystemVerilog调用外部C程序）和输出方法接口（SystemVerilog程序输出供外部C调用），最后介绍DPI在验证中的作用。

从第4~9章，我们以石头、剪刀、布的仲裁器作为实例，并将各章中涉及的SystemVerilog重要语法和验证技术应用到验证平台搭建中，附有大量源代码供读者参考和练习。

如何阅读本书

本书的目标读者是FPGA/ASIC设计工程师和验证工程师、相关专业的在校本科生、研究生和老师。若具有一定的硬件描述语言（Verilog或者VHDL）和面向对象编程语言（如C++）的基础，将有助于对本书的阅读。

想了解验证技术概况和验证方法学的读者，可以直接阅读第1章和第10章；对于普通读者，建议从第1章阅读到第6章；再根据自己的学习和工作需要，学习第7章以后的内容，这部分内容适合验证工程师和有一定验证经验的读者。有Verilog基础的读者，可以粗略浏览一下第2章的新增数据类型，SystemVerilog其他语法结构与Verilog基本类似；没有Verilog基础的读者，这一章需要认真阅读；想了解覆盖率驱动验证、断言或者DPI的读者可以直接阅读对应内容的第8章、第9章和第11章。

学习一门新语言的第一步是学会读懂代码，本书为每个例子提供了详尽的解释，并且每个例子都可以在仿真平台上运行。第二步是能够将学到的语法应用到自己的项目中，编写自己的程序。第三步是学会调试代码，调试代码是最艰苦和最具挑战性的工作。和大多数编程语言一样，SystemVerilog中基于面向对象编程结构的执行一般是不消耗物理时间的，是动态生成和析构的，为此在关键部位嵌入调试代码（如$display）将是最有效的方法。

EDA联盟网站*www. edaunion. com*是专业的技术论坛，为广大的工程师和读者提供了一个技术讨论的平台；各位读者可以在验证板块发帖讨论和交流自己学习过程中遇到的问题，分享自己的学习体会。本书的所有例子也可以从论坛中下载，若发现任何错误请告知我们。

希望本书能够为对SystemVerilog和功能验证技术感兴趣的读者提供一个入门的指南。

致谢

本书在编写过程中，充分利用和吸收了业界最前沿的技术和信息，在此对书中参考引用文献和书籍的作者表示衷心的感谢。由于编写时间仓促，本人学识有限，若书中存在纰漏请各位读者给予谅解并指正，我将虚心听取并及时更正，并欢迎进行技术切磋和探讨（联系方式：edaunion. book@ gmail. com）。

本书的完成有赖于朋友们的支持，其中赵立、萧路和王国平三位资深工程师审阅了全稿，并给出了很多有建设性的意见。对他们辛勤的工作，致以最高的敬意和最真挚的感谢。

在此，我还要特别感谢重庆邮电大学的邓亚平教授、吴慧莲教授、鲜继清教授和张宗琪教授对我在学业上的帮助和支持；感谢郑建宏教授提供了TD-SCDMA终端芯片项目的研发平台和锻炼机会；感谢入行以来帮助过我的朋友俞洋、钟信潮、王诚、薛小刚、庄永军和傅骏诚；感谢华为海思的宾兵，让我有幸加入了一个伟大的集体，参与了GPON项目；感谢明导电子乐于分享经验和技术的同事。

最后，感谢我敬爱的父母！

钟文枫

2010年7月15日于上海

逻辑与计算机设计基础（英文版·第3版）

作 者：（英）马诺，（美）凯姆 著
书 号：7-111-23517-0 定 价：45.00元

数字逻辑基础与Verilog设计，原书第2版

作 者：[加] Stephen Brown 等 译 者：夏宇闻 等
书 号：7-111-22182-1 定 价：65.00元
■Stephen Brown 曾四次获得电机工程、计算机工程和计算机科学课程的最佳教学奖
■内容权威，该领域经典教材

数字设计原理与实践，原书第4版

作 者：[美] John F.Wakerly 译 者：林生 等
书 号：7-111-20666-8 定 价：75 .00元
■经过多年教学锤炼的经典教科书
■作者严谨学术风范与丰富实经验的完美结合，具有独到的“功底”

www.hzbook.com

填写读者调查表　加入华章书友会
获赠精彩技术书　参与活动和抽奖

尊敬的读者：

感谢您选择华章图书。为了聆听您的意见，以便我们能够为您提供更优秀的图书产品，敬请您抽出宝贵的时间填写本表，并按底部的地址邮寄给我们（您也可通过www.hzbook.com填写本表）。您将加入我们的“华章书友会”，及时获得新书资讯，免费参加书友会活动。我们将定期选出若干名热心读者，免费赠送我们出版的图书。请一定填写书名书号并留全您的联系信息，以便我们联络您，谢谢！

书名：　　书号：7-111-(　　)

姓名：	性别：☐男　☐女	年龄：	职业：
通信地址：		E-mail：	
电话：	手机：	邮编：	

1. 您是如何获知本书的：

☐朋友推荐　☐书店　☐图书目录　☐杂志、报纸、网络等　☐其他

2. 您从哪里购买本书：

☐新华书店　☐计算机专业书店　☐网上书店　☐其他

3. 您对本书的评价是：

技术内容	☐很好	☐一般	☐较差	☐理由_____
文字质量	☐很好	☐一般	☐较差	☐理由_____
版式封面	☐很好	☐一般	☐较差	☐理由_____
印装质量	☐很好	☐一般	☐较差	☐理由_____
图书定价	☐太高	☐合适	☐较低	☐理由_____

4. 您希望我们的图书在哪些方面进行改进？

_____

_____

5. 您最希望我们出版哪方面的图书？如果有英文版请写出书名。

_____

_____

6. 您有没有写作或翻译技术图书的想法？

☐是，我的计划是_____　☐否

7. 您希望获取图书信息的形式：

☐邮件　☐信函　☐短信　☐其他_____

请寄：北京市西城区百万庄南街1号　机械工业出版社　华章公司　计算机图书策划部收

邮编：100037　电话：（010）88379512　传真：（010）68311602　E-mail: hzjsj@hzbook.com

源代码索引 | SystemVerilog

功能验证技术与方法学概要

摩尔定律指出，集成芯片可容纳的晶体管数目约每隔 18 个月便会增加一倍，性能也将提升一倍。随着半导体制造工艺的改进，大规模 SoC（System on Chip，片上系统）和多核设计的出现，专用集成芯片设计的复杂度以指数形式增长，这使得验证工作成为芯片设计流程中的瓶颈，数据表明，接近 70% ~80% 的设计时间花费在功能验证中。目前，专用集成芯片已经可以达到上亿门，设计上复杂度的提高迫切需要在功能验证方面有新的技术和方法学。

本章将从芯片设计流程入手，讨论功能验证在整个流程中的位置及其所涵盖的内容；介绍业界目前流行的各种验证技术和验证方法学，以及这些技术的优点和应用场景；最后，简要介绍业界常用验证语言 Vera、E、PSL、SystemC 和 SystemVerilog 的来历和特点。

1.1 功能验证与验证平台

在芯片设计过程中，验证是一个覆盖面比较广的课题，其中主要包括功能验证、物理验证、时序验证等内容。本书讨论的重点是功能验证，针对芯片设计对象的行为功能进行验证，以保证设计能够按照设计规范实现其应有的功能。在本章，我们会介绍功能验证中存在的多种验证技术，其中通过验证语言、传统的硬件描述语言或者 C 等其他语言，搭建验证平台（testbench，或译为测试平台）是业界最为重要的验证手段。

验证平台（testbench）需要提供更多的自动化机制来提高每一个测试用例（test case）的功能覆盖率和减少创建测试用例的时间。然而，我们也要折中考虑到验证平台的复杂度和投入在开发验证平台的时间。一方面，验证平台的开发不应该成为专用集成芯片开发的“制约因素”；另一方面，一定程度提高验证平台复杂性可以减少创建多个测试用例所消耗的时间，为此这是一个很难的抉择。

1.1.1 专用芯片设计流程

图 1-1 举例说明了一个 ASIC（专用集成芯片）从制定设计规范到投片的设计流程。

目前，整个流程中关键的部分在于功能验证。在图 1-1 中功能验证只作为一个独立的模块，但它是一个相当复杂的过程——包括定义测试用例，创建测试环境，运行测试用例，保证所有要求的用例被覆盖到。

验证活动在设计规范完成后就可以开始，而且持续到版图完成，在很多情况下，验证可能超出了版图完成的阶段。下一节，我们将进一步详细介绍功能验证和验证流程。

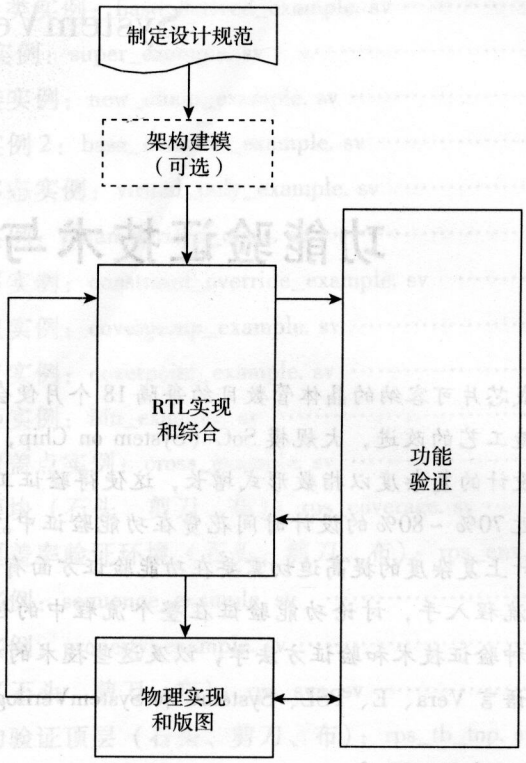

图 1-1　基本的 ASIC 设计流程

1.1.2　什么是验证

验证是确保设计和预定的设计期望一致（吻合）的过程。设计期望通常是通过一个或者多个设计规范来定义的。对于专用集成芯片设计，在不同的阶段存在如下形式的验证。

1）寄存器传输级（Register Transfer Level，RTL）的功能验证。

2）门级的仿真，为了验证综合后网表和期望的功能是否一致。

3）形式验证（等价性检查）来确保门级网表和 RTL 代码的一致性。

4）时序验证，为了验证设计能否在特定的频率上运行，通常采用静态验证工具。

在本书下面，我们提到的验证（verification）特指寄存器传输级（RTL）的功能验证。其他形式的验证都不在讨论范围内。

功能验证在专用集成芯片设计流程中关注设计的行为，几乎所有的功能都可以在 RTL 层次被验证。

图 1-2 展示了一个高层次的功能验证视图。一个专用集成芯片设计可以被看成拥有一系列输入和输出的集合，设计的输出是基于设计的输入和当前的状态。在功能验证的过程中，工程师在被测设计（Design Under Test，DUT）外搭建验证平台。验证平台被用来应用一个或者多个测试激励，并将激励发送到设计的输入中。激励可以通过验证平台产生，或者通过手动创建。最后，输出将进行比较，看结果是否正确。结果检查可以通过验证平台、脚本或者手工来实现。