

21世纪

高等学校电子信息类规划教材



专用集成电路设计实践

来新泉 主编



西安电子科技大学出版社
<http://www.xduph.com>

21 世纪高等学校电子信息类规划教材

专用集成电路设计实践

来新泉 主编

王松林 王辉 史凌峰 叶强 袁冰 编著

西安电子科技大学出版社

2008

内 容 简 介

本书强调实践性和可操作性,结合八个最常用集成电路设计实验及最常用 EDA 工具的使用,循序渐进地介绍了集成电路设计的工程基础和设计方法。

全书共分六章,分别为:绪论;集成电路工艺基础;电路设计,包括触发器、比较器、运算放大器、带隙基准、振荡器、LDO 稳压器、D/A 和 A/D 共八个电路设计实践;EDA 软件的使用,包括 Cadence、Hspice、Eproduct 和 Tanner Pro 的使用;版图设计,包括 DRC、ERC、LVS 和 LPE;ASIC 测试技术概述,包括常用测试设备与仪器、芯片测试方法、芯片 Debug 方法等。

本书可作为高等院校通信工程、电子信息工程、电子科学与技术、测控技术与仪器、计算机技术以及自动化等专业高年级本科生或研究生的教材,也可供有关科技人员参考。尤其对集成电路设计领域的工程技术人员来说,本书是一本非常有益的参考书。

本书若与西安电子科技大学出版社同时出版的《专用集成电路设计基础教程》一书配套使用,效果更好。

★ 本书配有电子教案,需要者可登录出版社网站,免费下载。

图书在版编目(CIP)数据

专用集成电路设计实践/来新泉主编. —西安:西安电子科技大学出版社,2008.11

21 世纪高等学校电子信息类规划教材

ISBN 978 - 7 - 5606 - 2131 - 9

I. 专… II. 来… III. 集成电路—电路设计—高等学校—教材 IV. TN402

中国版本图书馆 CIP 数据核字(2008)第 145796 号

策 划 云立实

责任编辑 阎 彬 云立实

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

<http://www.xduph.com> E-mail: xdupfb001@163.com

经 销 新华书店

印刷单位 西安文化彩印厂

版 次 2008 年 11 月第 1 版 2008 年 11 月第 1 次印刷

开 本 787 毫米×1092 毫米 1/16 印张 17.5

字 数 412 千字

印 数 1~4000 册

定 价 25.00 元

ISBN 978 - 7 - 5606 - 2131 - 9/TN · 0464

XDUP 2423001-1

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。8005

前 言

20 世纪 80 年代, 我们科研团队在 SUN 工作站上设计集成电路时, 大家在领略集成电路的神奇之余, 希望能出版一套好的教材。后来陆续出版了《电子系统及专用集成电路 CAD 技术》和《电子系统集成设计技术》等, 销量还不错。从 2001 年开始我们团队的几十人全力以赴于集成电路设计。2004 年西安电子科技大学出版社希望我们结合科研能再出两本集成电路设计方面的书, 一本基础, 一本工程实践。或可认为是托词, 我们说设计过 100 颗再写吧, 那时资料就更翔实了。2006 年底西安电子科技大学出版社再约时, 我们算算居然设计过 100 多颗 IC, 量产并见诸市场的也有 70 多颗了, 随身使用的手机、MP3 和 GPS 便携产品中竟然有近十颗是自己设计的, 在欣慰的同时想到是时候总结成书了。经过一年多笔耕不辍, 群策群力, 从旭日东升到日薄西山, 从华灯初上到夜深人静, 在窗外莺歌燕舞、春暖花开时终于完稿了。我们在释然中又体会到写书与 IC 设计一样艰辛: 设计资料是非常多了, 但用时又有很多不便, 因为需要保密, 而且电路规模都大到书中插图无法放下, 最后只能裁剪成很小的电路模块, 因而在工程上看无法保证电路和设计流程的完整和系统性, 但作为教材和参考书, 本书内容还是浅显易懂、循序渐进、完备和系统的。

本书内容结合了真正工程项目中的具体工程设计实例, 所有电路例子都经过研究生的上机验证, 所有 EDA 软件工具的使用步骤均来源于本科研发团队的使用心得和平日积累, 具有很强的实践性和可操作性。而有关集成电路设计的一些基本知识, 可参考西安电子科技大学出版社同时出版的《专用集成电路设计基础教程》一书。将两者有机结合, 方可领悟集成电路的设计方法和技巧, 将设计理念实现在芯片中。

来新泉教授规划了本书的基本架构和主要内容。来新泉教授、王松林教授、王辉、史凌峰、叶强、袁冰、刘鸿雁、代国定等参与了全书的编写。李祖贺、李昕琳、孙朝阳、罗莉、牟在鑫、金杰、付军辉、徐剑、秦忠洋、郝琦、李卫敏等参与了书稿的录入、绘图和校对工作。

限于编者水平, 书中难免有不妥和错误之处, 敬请读者批评赐教。来信请寄西安电子科技大学电路 CAD 研究所 376 信箱(邮编为 710071, 联系人是来新泉或王松林)。也可以通过电子邮件直接联系我们(来新泉: xqlai@mail.xidian.edu.cn; 王松林: slwang@mail.xidian.edu.cn)。还可登录我们的网站 <http://see.xidian.edu.cn/iecad/>, 查看本书的勘误文件、补充材料、IC 培训计划、上课讲义、最新进展, 以及我们团队为真正有志于 IC 设计之读者提供的投片机会等。

编 者

2008 年 9 月

目 录

第 1 章 绪论	1
1.1 集成电路的发展历史	1
1.1.1 重大的技术突破	1
1.1.2 集成电路的分类	3
1.1.3 集成电路的发展历史	3
1.1.4 集成电路展望	4
1.1.5 发展重点和关键技术	5
1.2 专用集成电路的发展历史	8
1.2.1 专用集成电路的概念及发展概况	8
1.2.2 专用集成电路的分类	9
1.2.3 专用集成电路的优点	10
1.3 实践的重要性	11
1.4 本书的特点	12
第 2 章 集成电路工艺基础	13
2.1 引言	13
2.1.1 IC 制造基本原理	13
2.1.2 工艺类型简介	13
2.2 集成电路制造工艺概述	14
2.2.1 氧化工艺	14
2.2.2 掺杂工艺	16
2.2.3 光刻工艺	19
2.2.4 外延工艺	21
2.2.5 金属化工艺	23
2.2.6 制版工艺	26
2.3 双极集成电路的基本制造工艺	27
2.3.1 典型的双极集成电路工艺	27
2.3.2 双极集成电路中元件的形成过程和元件结构	28
2.4 CMOS 集成电路的基本制造工艺	31
2.4.1 MOS 集成电路的基本制造工艺	31
2.4.2 CMOS 集成电路工艺	33
2.5 BiCMOS 集成电路的基本制造工艺	37
2.5.1 以 CMOS 工艺为基础的 BiCMOS 工艺	37
2.5.2 以双极工艺为基础的 BiCMOS 工艺	38
2.6 BCD 集成电路的基本制造工艺	40
2.6.1 BCD 工艺的关键技术简介	40
2.6.2 BCD 工艺的发展趋势	42

2.7 锗硅器件及其外延工艺简介	43
第3章 电路设计	45
3.1 触发器的设计	45
3.1.1 触发器的原理	45
3.1.2 触发器的指标	46
3.1.3 常见触发器的结构	48
实践一 触发器设计实例	54
3.2 比较器设计	56
3.2.1 比较器的原理	57
3.2.2 比较器的指标	58
3.2.3 常见比较器的结构	60
实践二 比较器的电路设计	64
3.3 运算放大器设计	66
3.3.1 运算放大器的基本原理	67
3.3.2 运算放大器的性能指标及重要参数	69
3.3.3 常见运算放大器的结构	70
实践三 运算放大器电路设计	79
3.4 带隙基准设计	82
3.4.1 带隙基准的原理	82
3.4.2 带隙基准的指标	87
3.4.3 常见带隙基准的结构	88
实践四 带隙基准电路设计	92
3.5 振荡器设计	95
3.5.1 振荡器的原理	95
3.5.2 振荡器的指标	98
3.5.3 常见振荡器的结构	99
实践五 振荡器电路设计	103
3.6 LDO 稳压器设计	105
3.6.1 LDO 稳压器的原理	105
3.6.2 LDO 稳压器的指标	107
3.6.3 常见 LDO 稳压器的结构	112
实践六 LDO 稳压器电路设计	116
3.7 D/A 转换器的设计	118
3.7.1 D/A 转换器的原理	118
3.7.2 D/A 转换器的指标	120
3.7.3 常见 D/A 转换器的结构	123
实践七 D/A 转换器的电路设计	128
3.8 A/D 转换器的设计	131
3.8.1 A/D 转换器的原理	131
3.8.2 A/D 转换器的指标	132
3.8.3 常见 A/D 转换器的结构	136
实践八 A/D 转换器的电路设计	139

第 4 章 EDA 软件的使用	143
4.1 Cadence 的使用	143
4.1.1 启动 Cadence	143
4.1.2 绘制电路图	145
4.1.3 电路图仿真	148
4.2 Hspice 的使用	151
4.2.1 Hspice 的使用流程	151
4.2.2 Hspice 的常用分析类型	153
4.2.3 常用输出格式	159
4.2.4 常用信号源	160
4.2.5 电路的优化	161
4.2.6 不收敛问题	162
4.3 Eproduct 的使用说明	164
4.3.1 Project Manager 的使用	164
4.3.2 View Draw 的使用	166
4.4 IC 设计工具 Tanner Pro	169
第 5 章 版图设计	173
5.1 版图设计软件使用简介	173
5.1.1 L - Edit 版图设计软件	173
5.1.2 Virtuoso 版图设计软件	179
5.2 版图设计	190
5.2.1 数字电路的版图设计	192
5.2.2 模拟电路的版图设计	201
5.3 版图验证	205
5.3.1 版图设计规则检查(DRC)	206
5.3.2 版图电气规则检查(ERC)	211
5.3.3 电路网表匹配检查(LVS)	212
5.4 版图寄生参数的提取与后仿真	215
5.4.1 版图寄生参数的提取	215
5.4.2 版图后仿真	225
第 6 章 ASIC 测试技术概述	228
6.1 常用测试设备及仪器简介	228
6.1.1 探针台	228
6.1.2 示波器	232
6.1.3 数字万用表	235
6.1.4 信号发生器	239
6.1.5 电子负载	242
6.2 芯片测试方法简介	246
6.2.1 测试方法的介绍	246

6.2.2	指标测试	250
6.2.3	测试注意事项	253
6.2.4	测试的分类、硬件及“开尔文”连接法	254
6.3	芯片 Debug 方法简介	259
6.3.1	高性能聚焦离子束系统在芯片 Debug 的应用	259
6.3.2	漏电流的测试	262
6.3.3	CAP	265
参考文献	269

第1章 绪论

近期美国工程技术界评出了 20 世纪世界最伟大的 20 项工程技术成就。对于其中的第五项电子技术是这样评价的：“从真空管到半导体，集成电路已成为当代各行各业工作的基石。”集成电路是最能体现知识经济特征的典型产品之一。这是由其本质所决定的：社会信息化的程度取决于对信息的掌握、处理能力和应用程度，而集成电路正是集信息处理、存储、传输于一个小小的芯片中。当前微电子技术的发展已进入集成系统芯片(SOC)的时代，可将整个系统或子系统集成在一个硅芯片上。经过进一步发展，它可以将各种物理的、化学的、生物的敏感器(执行信息获取功能)和执行器与信息处理系统集成在一起，从而完成从信息获取、处理、存储、传输到执行的系统功能，这是一个更广义的集成系统芯片，可以认为这是微电子技术的又一次革命性变革。

目前，以集成电路为核心的电子信息产业超过了以汽车、石油、钢铁为代表的传统工业而成为第一大产业，成为改造和拉动传统产业迈向数字时代的强大引擎和雄厚基石。1999 年全球集成电路的销售额为 1250 亿美元，而以集成电路为核心的电子信息产业的世界贸易总额约占世界 GDP 的 3%。现代经济发展的数据表明，每 1~2 元的集成电路产值，带动了 10 元左右电子工业产值的形成，进而带动了 100 元 GDP 的增长。目前，发达国家国民经济总产值增长部分的 65% 与集成电路相关；美国国防预算中的电子产业含量已占据了半壁江山。预计未来 10 年内，世界集成电路的销售将以年平均 15% 的速度增长，2010 年将达到 6000~8000 亿美元，它将支持 6 万亿到 8 万亿的电子装备和 30 万亿的电子信息服务业，这相当于 1997 年全世界 GDP 的总和。21 世纪的未来经济是信息经济，作为当今世界经济竞争的焦点，拥有自主知识产权的集成电路已日益成为经济发展的命脉、社会进步的基础、国际竞争的筹码和国家安全的保障。因此，加速集成电路产业的发展，就能促进国民经济的高速发展。

在今后 10~15 年内，我国将是世界制造业中心之一。目前，我国的移动电话、固定电话用户和产量居世界第一；相关通信市场增长率也是世界第一；彩电等家用电器产量居世界第一；个人计算机(PC)市场增长率居世界第一，其市场规模也居世界前列。整机系统的巨大需求使我国成为世界最大的集成电路芯片市场之一。

1.1 集成电路的发展历史

1.1.1 重大的技术突破

微电子技术在迅速发展的历程中，实现了几次重大的技术突破，从而加速了微电子技

术的高速发展。

1. 从真空到固体

20 世纪初(1905 年)世界上第一个真空电子管的发明,标志着人类社会进入了电子化时代,电子技术实现了第一次重大技术突破。这是为控制电子在真空中的运动规律和特性而产生的技术成果,从此产生了无线电通信、雷达、导航、广播、电视和各种真空管电子仪器及系统。经过第二次世界大战后,人们发现真空管还存在许多问题,如仪器设备的体积大,重量大,耗电量大,可靠性和寿命受限制等。因此,研究新型电子管的迫切需求被提出来了。正是在这种情况下,1946 年 1 月,基于多年利用量子力学对固体性质和晶体探测器的研究以及对纯净晶体生长和掺杂技术的掌握,Bell 实验室正式成立了固体物理研究小组和冶金研究小组,其中固体物理小组由肖克莱(W. Schokley)领导,成员包括理论物理学家巴丁(J. Bardeen)和实验物理学家布拉顿(W. H. Bratrain)等人。该研究小组的主要工作是组织固体物理研究项目,“寻找物理和化学方法控制构成固体的原子和电子的排列和行为,以产生新的有用的性质”。在系统的研究过程中,肖克莱发展了前人的工作,预言通过场效应可以实现放大功能;巴丁成功地提出了表面态理论,开辟了新的研究思路,兼之他对电子运动规律的不断探索,经过无数次实验,终于在 1947 年 12 月发明了第一个点接触型晶体管。一个月后被誉为电子时代先驱的科学家肖克莱发表了晶体管的理论基础——PN 理论。此后,结型晶体管研制成功,晶体管进入实用阶段。晶体管的发明为微电子技术揭开了序幕,三位科学家的重大贡献使他们共同获得了 1956 年诺贝尔物理学奖。

2. 从锗到硅

晶体管发展初期是利用锗单晶材料进行研制的。实验发现,用锗单晶制作的晶体管漏电流大,工作电压低,表面性能不稳定,且随着温度的升高其性能会下降,可靠性和寿命不佳。科学的道路是没有尽头的,科学家通过大量的实验分析,发现半导体硅比锗有更多的优点。在锗晶体管中所表现出来的缺点,利用硅单晶材料将会产生不同程度的改进,即硅晶管的性能有大的提高。特别是硅表面可以形成稳定性好、结构致密、电学性能好的二氧化硅保护层。这不仅使硅晶体管比锗晶体管更加稳定,性能更加好,而且更重要的是在技术上大大前进了一步,发明了晶体管平面工艺,为 20 世纪 50 年代末集成电路的问世奠定了可靠的基础。这是微电子技术的第二次重大技术突破。

3. 从小规模到大规模

从 1958 年到 1987 年这 30 年间集成电路的集成度从 10 个元件的数量级提高到了 10 万个元件,是微电子技术的第三次重大技术突破。而今天,又一个 20 年后,集成度已进一步提高到了几亿个元件,许多公司已经做到了 45 纳米(线宽)的批量生产。

4. 从成群电子到单个电子

美国电话电报公司的贝尔实验室于 1988 年研制成功隧道三极管。这种新型电子器件的基本原理是在两个半导体之间形成一层很薄的绝缘体,其厚度在 1~10 nm 之间,此时电子会有一些的几率穿越绝缘层,这就是量子隧道效应。由于巧妙地利用了量子隧道效应,因此器件的尺寸比目前的集成电路小 100 倍,而运算速度提高 1000~10 000 倍,功率损耗只有传统晶体管的 1/1000~1/10 000。显然,体积小、速度快和功耗低的崭新器件,对超越集成电路的物理限制具有重要的意义,是微电子技术的第四次重大技术突破。随着

研究工作的深入发展,近年已研制成功单电子晶体管,只要控制单个电子就可以完成特定的功能。

1.1.2 集成电路的分类

集成电路(Integrated Circuit,缩写为IC)是指通过一系列特定的加工工艺,将多个晶体管、二极管等有源器件和电阻、电容等无源器件,按照一定的电路连接集成在一块半导体单晶片(如硅或GaAs等)或陶瓷等基片上,作为一个不可分割的整体来执行某一特定功能的电路组件。

根据集成电路中有源器件的结构类型和工艺技术,可以将集成电路分为三类,即双极、MOS和双极—MOS混合型(即BiCMOS)集成电路。

1. 双极集成电路

这种结构的集成电路是半导体集成电路中最早出现的电路形式,1958年制造出的世界上第一块集成电路就是双极集成电路。这种电路采用的有源器件是双极晶体管,这正是双极集成电路得名的原因。而双极晶体管则由于它的工作机制依赖于电子和空穴两种类型的载流子而得名。在双极集成电路中,又可以根据双极晶体管类型的不同而将它细分为NPN和PNP型双极集成电路。

双极集成电路的特点是速度高、驱动能力强,缺点是功耗较大、集成度相对较低。

2. 金属—氧化物—半导体(MOS)集成电路

这种电路中所用的晶体管为MOS晶体管,故取名为MOS集成电路。MOS晶体管是由金属—氧化物—半导体结构组成的场效应晶体管,它主要靠半导体表面电场感应产生的导电沟道工作。在MOS晶体管中,起主导作用的只有一种载流子(电子或空穴),因此有时为了与双极晶体管对应,也称它为单极晶体管。根据MOS晶体管类型的不同,MOS集成电路又可以分为NMOS、PMOS和CMOS(互补MOS)集成电路。

与双极集成电路相比,MOS集成电路的主要优点是:输入阻抗高、抗干扰能力强、功耗小(约为双极集成电路的 $1/10\sim 1/100$)、集成度高(适合于大规模集成)。因此,进入大规模集成电路时代以后,MOS,特别是CMOS集成电路已经成为集成电路的主流。

3. Bipolar—MOS(BiCMOS)集成电路

同时包括双极和MOS晶体管的集成电路称为BiCMOS集成电路。根据前面的分析,双极集成电路具有速度高、驱动能力强等优势,MOS集成电路则具有功耗低、抗干扰能力强、集成度高等优势。BiCMOS集成电路则综合了双极和MOS器件两者的优点,但这种电路具有制作工艺复杂的缺点。同时,随着CMOS集成电路中器件特征尺寸的减小,CMOS集成电路的速度越来越高,已经接近双极集成电路,因此,目前集成电路的主流技术仍然是CMOS技术。

1.1.3 集成电路的发展历史

晶体管发明以后不到5年,即1952年5月,英国皇家研究所的达默(G. W. A. Dummer)就在美国工程师协会举办的座谈会上发表的论文中第一次提出了集成电路的设想。文中说到:“可以想象,随着晶体管和半导体工业的发展,电子设备可以在一个固体块上实现,而

不需要外部的连接线。这块电路将由绝缘层、导体和具有整流放大作用的半导体等材料组成。”之后,经过几年的实践和工艺水平的提高,1958年以德克萨斯仪器公司的科学家基尔比(C. Kilby)为首的研究小组研制出了世界上第一块集成电路,并于1959年公布了该结果。该集成电路是在锗衬底上制作的相移振荡和触发器,共有12个器件,器件之间的隔离采用的是介质隔离,即将制作器件的区域用黑蜡保护起来,之后通过选择腐蚀在每个器件周围腐蚀出沟槽,形成多个互不连通的小岛,在每个小岛上制作一个晶体管;器件之间互连线采用的是引线焊接方法。

集成电路与由分立元器件组成的电路相比较,有体积小、重量轻、功耗低、速度快、可靠性高和成本低等优点,即性能/价格比高,因而引起学术界和工业界的极大兴趣和关注。从此,集成电路技术逐步形成新兴工业技术,成为整个电子工业技术的重要组成部分。微电子学作为现代高技术的重要支柱,经历了若干发展阶段。20世纪50年代末发展起来的小规模集成电路(SSD),集成度为100个元器件;60年代发展了中规模集成电路(MSI),集成度为1000个元器件;70年代又发展了大规模集成电路(LSI),集成度大于1000个元器件;紧接着70年代末进一步发展了超大规模集成电路(VLSI),集成度在 10^5 个元器件以上;80年代更进一步发展了特大规模集成电路(ULSI),集成度又比VLSI提高了2个数量级,达到 10^7 个元器件以上。随着集成电路集成度的提高,版图设计的线宽不断减小。1985年,1兆位特大规模集成电路的集成度达到200万个元器件,要求线宽为 $1\ \mu\text{m}$;1992年,16兆位的芯片,集成度达到3200万个元器件,线宽减到 $0.5\ \mu\text{m}$,即 $500\ \text{nm}$;1995年,64兆位的集成电路的线宽已达 $0.3\ \mu\text{m}$,即 $300\ \text{nm}$;1998年,256兆位集成电路的线宽为 $0.25\ \mu\text{m}$,即 $250\ \text{nm}$ 。本世纪线宽更小,集成度更大,在计算机记忆芯片上将集成数十亿个晶体管。

目前,不同国家采用的标准并不一致,表1-1给出的是通常采用的标准。

表 1-1 划分集成电路规模的标准

类别(以规模分)	数字集成电路(晶体管个数)		模拟集成电路 (晶体管个数)
	MOS IC	双极 IC	
SSI	<100	<100	<30
MSI	$10^2 \sim 10^4$	100~500	30~100
LSI	$10^3 \sim 10^5$	500~2000	100~300
VLSI	$10^5 \sim 10^7$	>2000	>300
ULSI	$10^7 \sim 10^9$	—	—
GSI	> 10^9	—	—

1.1.4 集成电路展望

IC设计开发应面向四个方面:首先是移动通信市场,包括2.5G和3G芯片等;其次是数字和平板高清电视市场以及信息家电;第三是功率电子市场;第四是信息安全系统方面的应用。新一代的电子设备采用越来越多的半导体,以便能提供更多的特色应用功能,支持消费类电子产品的数字化,并符合世界各地的节能新规范。

微电子技术是目前蓬勃发展的高新技术之一。作为信息技术的基础,它推动着计算机、通信和消费电子产品的不断更新换代。在过去几十年中,以半导体为代表的电子科学技术的蓬勃发展将世界带进了信息时代,彻底改变了人类的生活方式和思维模式。

人类带着信息时代的特征跨入 21 世纪,在强劲的市场推动下,特大规模集成电路(ULSI)技术的发展一直遵循着“摩尔定律”,即每个芯片上集成的元件数每 18 个月提高一倍。硅基 CMOS IC 的特征线宽已达到 $0.13\ \mu\text{m}$,并向 $0.1\ \mu\text{m}$ 和亚 $0.1\ \mu\text{m}$ 推进,即所谓深亚微米和超深亚微米芯片,大量生产的晶圆片直径达到 305 mm。为满足高速移动通信、宽带数据传输的需求和信息家电、多媒体系统智能处理的需求,高频 IC 和系统级芯片(SOC)技术正在迅速发展。在整个微电子集成电路技术领域,包括集成器件新结构、芯片微加工技术、集成电路设计技术、测试及封装技术等各个方面每年都有大量的创新成果出现,推动着集成电路技术和产业的迅猛发展。

特征尺寸将继续按比例缩小(scaling down),包括新结构、新工艺、新材料的器件设计与制备技术以及光刻技术、互连技术将迅速发展;基于特征尺寸继续按比例缩小,系统芯片(SOC)将取代目前的集成电路(IC)而最终成为主流产品。

1.1.5 发展重点和关键技术

集成电路产品是所有技术的最终载体,是一切研究成果的最终体现,是检验技术转化为生产力的最终标志。在未来一段时期,集成电路的发展重点和需开发研究的关键技术包括以下方面。

1. 亚 100 nm 可重构 SOC 创新开发平台与设计工具研究

当前,集成电路加工已进入亚 100 nm 阶段,与其对应的设计工具尚无成熟产品推向市场。而我国 EDA 工具产品虽与世界先进水平存有较大差距,但也具备了 20 多年的技术储备和经验积累,开发亚 100 nm 可重构 SOC 创新开发平台与设计工具是实现我国集成电路产业跨越式发展的重要机遇。

主要研究内容包括:基于亚 100 nm 工艺的集成电路设计方法学研究与设计工具开发、可重构 SOC 创新开发平台技术与 IP 测评技术研究、数模混合与射频电路设计技术研究及设计工具开发等。

2. SOC 设计平台与 SIP 重用技术

基于平台的 SOC 设计技术和硅知识产权(SIP)的重用技术是 SOC 产品开发的核心技术,是未来世界集成电路技术的制高点。

主要研究内容包括:嵌入式 CPU、DSP、存储器、可编程器件及内部总线的 SOC 设计平台;集成电路 IP 的标准、接口、评测、交易及管理技术;嵌入式 CPU,使其主频达 1 GHz,并有相应的协处理器;在信息安全、音视频处理上的 10~12 种平台;使集成电路 IP 数量达 100 种以上等。

3. 新兴及热门集成电路产品开发

主要研究内容包括:64 位通用 CPU 以及相关产品群、3G 多功能融合的移动终端芯片组开发(802.11 协议)、网络通信产品开发、数字信息产品开发、平面显示器配套集成电路开发等。

4. 10 nm 1012 Hz CMOS 研究

研究对象是特征宽度为 10 nm 的 CMOS 器件, 主要研究内容有: Silicon On Insulator (SOI) 技术, 双栅介质结构(Double Gate Structure)技术, 应变硅衬底(Strained Si)技术, 高介电常数(high-K)栅介质技术, 金属电极技术(Metal Gate), 超浅结形成技术(Ultra Shallow Junction), 低介电常数(low-K)介质材料的选择、制备及集成, 铜互连技术的完善, CMP 技术, 清洗技术等。

5. 12 英寸 90/65 nm 微型生产线

主要研究内容有: 等离子体氮化栅 SiON 薄膜(等效膜厚 < 1.5 nm)的形成工艺; HfO₂、ZrO₂ 等新型高介电常数(high-K)栅介质的制备方法、high-K/Si 界面质量控制、high-K 栅介质的稳定性和可靠性, 探索金属栅新结构的制备工艺, 获得适用于 65 nm CMOS 制造的新型栅叠层(gate stack)结构技术; 将超浅结形成技术、Co-Ni 自对准金属硅化物接触互连技术与 Si/SiGe 选择外延技术结合, 探索提升源漏新结构的制备方法, 形成超低接触电阻率金属接触体系, 获得适用于纳米 CMOS 制造的新型超浅结和自对准金属硅化物技术; 多晶 SiGe 电极的形成方法, 获得低耗尽多晶栅电极、低阻抗的栅电极形成技术; 铜/低介电常数(Cu/low-K)介质的制备方法、low-K 的稳定性及可加工性、Cu/low-K 界面的可靠性和质量控制, 获得适用于纳米 CMOS 器件的后端互连技术等。

6. 高密度集成电路封装的工业化技术

主要研究内容包括: 系统集成封装技术、50 μm 以下的超薄背面减薄技术、圆片级封装技术、无铅化产品技术等。

7. SOC 关键测试技术研究

主要研究内容包括: 经过 5~10 年, 建立若干个支持千万门级、1 GHz、1024 Pin 的 SOC 设计验证平台和生产测试平台; SOC 设计测试自动链接技术研究; DFT 的测试实现和相关工具开发; 高频、高精度测试适配器自主设计技术、测试程序设计方法及建库技术; 关键测试技术研究; SOC 产业化测试关键技术研究等。

8. 直径 450 mm 硅单晶及抛光片制备技术

根据《国际半导体发展指南》预测, 直径 450 mm 硅单晶及抛光片将有可能在 2016 年左右投入应用, 成为继 300 mm 之后大规模应用的硅片。预计届时 DRAM 的线宽将达到 22 nm, 硅抛光片的质量将达到前所未有的高度。比如, 硅片的局部平整度要小于等于 22 nm, 每片大于 11 nm 的表面颗粒小于等于 95 个, 晶体缺陷密度小于等于 0.2 个/cm²。这些都将对现有的硅片加工技术提出挑战, 需要研发大量的创新性技术, 从而带动整个精细加工技术的发展和进步, 而 450 mm 硅片的开发和应用将带动整个微电子领域的跨越式发展。以每个 DRAM 芯片预计面积 238 mm² 计, 每片硅片上将可以生产 500 个以上的芯片, 这将大大提高生产效率, 其应用范围将十分广泛。

9. 应变硅材料制备技术

应变硅的电子和空穴迁移率明显高于普通的无应变硅材料, 其中电子迁移率的提高尤为明显。以 Si_{0.8}Ge_{0.2} 层上的应变硅为例, 其电子迁移率可以提高 50% 以上, 这大大提高了 NMOS 器件的性能, 对高速高频器件来说有至关重要的作用。对现有的许多集成电路生

产线而言,如果采用应变硅材料,则可以在基本不增加投资的情况下使生产的 IC 性能明显改善,还可以大大延长花费巨额投资建成的 IC 生产线的使用年限。

目前有希望在未来几年内获得应用的应变硅材料采用的是应变 Si/SiGe/SiO₂ (SOI) 结构:在无应变的 SiGe 层上的 Si 层因二者间晶格参数的差异而形成应变硅,下面的 SiO₂ 可以起到电学隔离作用,这是浅结(全耗尽)器件所必需的。预计到 2010~2013 年, SiGe 层中 Ge 的摩尔含量可以做到 10%~20%,应变硅的电子迁移率可以比无应变硅提高约 30%~70%。

10. 纳米节点刻蚀设备(介质刻蚀机)

主要研究内容:要求各向异性刻蚀,刻出符合 CD 偏差要求的线条;刻蚀剖面(Etch Profile)接近 90°;大面积片子上要保持均匀的密集线条与孤立线条,要求刻蚀速率一致,即要求小的微负载效应;在栅刻蚀中避免将栅刻穿,要求不同材料的刻蚀速率要大;为了保持各向异性刻蚀的剖面,刻蚀过程中要形成侧壁钝化,并要考虑刻蚀后的清除;要提高刻蚀成品率,必须设法降低缺陷密度和缺陷尺寸;要解决所谓天线效应造成的 Plasma 电荷积累损伤;对刻蚀残留物要解决自清洗问题,以提高二次清洗间的平均间隔时间(MTBC)并缩短清洗和恢复平均时间(MTTCR),提高开机时间。需要解决新一代光刻胶带来的线条边缘粗糙度等一系列新问题。而对于大生产设备而言,还要解决生产率、重复性、成品率、耐久性、可靠性、安全环保和较大的工艺窗口等诸多问题。

11. 纳米节点曝光设备(F2 准分子激光曝光机)

F2 准分子激光步进扫描机将从 70 nm 介入,可引申到 50 nm,因此它涵盖了 60 nm 技术节点。与下一代曝光机(NGL)比,它最为重要的特点是可在大气下工作,而 NGL 都要在真空中工作。据 SEMATECH 比较,157 nm 机的成本比 EUV 低,而产量比 EUV 高,它是光学曝光技术平台的延伸,更能为用户接受。157 nm 机的研发可借用很多 193 nm 机的部件,其成本约 \$2000 万/台。现在 ASML 公司和 SVGL 公司合并后与 Carl Zeiss、AMD、Motorola、Philips、TSMC 等公司联合在 2003 年推出生产型 157 nm 曝光机,分辨率为 70 nm。157 nm 机的设备根据 SVGL 设计共 18 个部件,其中需要 6 个新部件,分别是曝光光源、光束传输系统、照明光学系统、剂量/曝光量控制、投影光学和环境控制系统。从材料上讲,用 CaF₂ 材料制作的分束器立方体单晶的制造是十分关键的问题。SVGL 已发展出了 15 寸 CaF₂ 大单晶键。此外,窄带宽激光器、折/反射光学系统等关键技术问题均有待突破。

系统集成芯片(SOC)是 21 世纪集成电路的发展方向,它以 IP 核复用技术、超深亚微米工艺技术和软硬件协同设计技术为支撑,是系统集成和微电子设计领域的一场革命。随着网络 and 多媒体技术的迅速发展及大量便携系统的涌现,传统芯片在速度、性能、功耗、体积上已不能完全满足需要。并且随着芯片加工能力的进一步提高,在一块芯片上实现完整的系统功能已成为可能,系统集成芯片 SOC 的出现和发展已势在必行。2005 年 SOC 的收入达到了数百亿美元,这一数字有望在 2008 年再翻一番。SOC 的应用领域主要包括:移动电话及其基础设施、存储设备、便携式数字音/视频设备和游戏机、数字电视与媒体播放器、个人电脑用主板、宽带接入设备等。SOC 已成为集成电路发展的趋势和主流技术之一。为了适应科技发展和市场竞争的需要,系统设计者不断寻求更短的上市时间、更高的

性能和更低的成本,所有这些都是推动 SOC 发展的主要动力。

SOC 从整个系统的角度出发,把处理机制、模型算法、软件(特别是芯片上的嵌入式操作系统)、芯片体系结构、各层次电路直至器件的设计紧密结合起来,在单个芯片上完成整个系统的功能。SOC 是 ASIC 的更高发展,在单一芯片上可实现信号采集、转换、存储、处理和 I/O 接口等全部系统功能。如移动电话芯片包括微处理器、数字信号处理器、控制、存储等功能部件;数字相机芯片包括传感器、成像、显示、存储、处理、控制等功能。SOC 不但集成度高,更重要的是具有应用系统的行为和功能特征,系统的知识含量高。

微电子技术所引起的世界性的技术革命比历史上任何一次技术革命对社会经济、政治、国防、文化等领域产生的冲击都更为巨大。电子信息产业将成为世界第一大产业,人类社会将进入信息化世纪。微电子技术是信息社会的核心技术,正以其巨大的动力推动人类社会的更大进步。

1.2 专用集成电路的发展历史

1.2.1 专用集成电路的概念及发展概况

当半导体技术从分立器件跨入集成电路的初期,元件产品几乎没有改变其通用的属性。电子系统设计师从集成电路制造厂商提供的系列化产品目录上了解集成电路产品的电学和物理设计与用集成电路构成整机或系统功能的设计是两个相互独立的过程。集成电路技术和计算机辅助设计(CAD)技术的发展促成了专用集成电路的出现。尽管在集成电路发展初期就已着手探索以阵列方式排布门电路或改变母片上互连引线来获得不同功能的集成电路产品,但是,直到 20 世纪 80 年代初期,集成电路技术和 CAD 技术日趋成熟时,专用集成电路(ASIC)产品才开始步入市场。通常认为,20 世纪 60 年代出现的标准半导体单元电路如 TTL 电路、运算放大器等为第一代集成电路,20 世纪 70 年代的微处理器及存储器则为第二代,而 ASIC 是第三代半导体集成电路产品。

市场需求增加又推动了 ASIC 的飞速发展。半导体协会公布,1996 年 ASIC 的增长率为 84%,2003 年为 74%,2007 年为 69%,一直都保持高速增长。中、小规模集成电路品种可以在不同的电子系统中获得应用,因而具有较长的市场生命周期。但是,除存储器外的大规模集成电路(LSI)或超大规模集成电路(VLSI)产品的更新换代都与电子系统产品的市场更迭密切相关。

顾名思义,专用集成电路是指按照预定用途,被设计成能够执行在设计任务书中所载明的各种功能的集成电路,它以其专门的用途区别于通用的标准集成电路。一片专用集成电路可以代替好几十片标准集成电路、若干微处理器和存储器。

最早的 ASIC 确实是完全量身订做的,过程中要设计每一个 PN 界面、每一条绕径布线。此种做法耗时费力,但芯片的性能效益也最好,不过这对于高速发展的数字逻辑电路来说却是缓不济急,因此除非是真有必要(所谓的必要,是指真的无法以更高层次的设计方式来达到目标与要求表现),才局部使用这种更具体、低阶的设计手法。

一个专用集成电路是指能被对半导体物理和半导体工艺不是很了解的工程师所设计的一种芯片。ASIC 的销售商已经创建了元件和功能库,设计者可以在不需准确知道这些功

能如何在硅片上实现的情况下来使用这些库。ASIC 的销售商也提供各自的软件工具, 这些工具能对上述过程自动进行综合和电路的布局布线。ASIC 供应商甚至还提供专门的工程师帮助 ASIC 设计者完成设计工作。这时供应商会对芯片布线、制造光刻板并流片。

随着集成电路技术的迅猛发展, 当一个电子部件甚至一个系统可以集成在一个半导体芯片上的时候, 部件(系统)的功能设计和芯片的物理设计就越来越难以分离。就半导体集成电路工艺技术而言, ASIC 似乎没有引入任何新的原理或新的概念, 然而 ASIC 却导致了电子系统和集成电路设计概念上的根本变革。ASIC 的设计涉及从电子系统到集成电路制造的整个过程。用 ASIC 实现电子系统的同时隐含着知识的集成。

ASIC 设计师应当具有逻辑抽象、电路技术、器件物理、加工工艺等方面的综合知识。电子系统设计师和集成电路工程师在先进的 CAD 工具协助下实现合作, 是克服知识缺陷、实现高质量 ASIC 设计的关键。一般说来, 当系统设计师(ASIC 的用户)掌握了 CAD 工具的必要部分之后, 可以在逻辑级以上的层次独立设计, 以充分发挥他的知识优势和设计风格。在此以后, 可以由集成电路工程师给予不同程度的协助。最后阶段的设计工作往往由集成电路工程师来完成。

就像一个电路板工程师不需要对他设置在电路板上的集成电路有本质的了解一样, ASIC 的设计师也不需要对他 ASIC 设计中使用到的每一个单元完全了解。但这并不意味着不需要任何知识。就像一个印刷电路板工程师需要知道电容性负载和连线电阻这样的表面特性一样, ASIC 设计者需要明白 ASIC 销售商提供给他的那些在设计中要使用到的元件和功能库的说明书。

商品市场和激烈竞争对多品种、小批量生产和低成本、短周期开发集成电路产品提出了更苛刻的要求。市场和技术的综合因素促成了过去十多年来 ASIC 蓬勃发展的态势。目前 ASIC 产品在逻辑电路领域内已占有超过 50% 的市场销售量。

1.2.2 专用集成电路的分类

从用户角度看, 可把专用集成电路分成两大类: 半定制电路和全定制电路。从技术和工艺的角度看, 专用集成电路有四大类型, 即可程序逻辑器件、预扩散阵列电路、标准单元电路和用户全定制电路。

1. 可程序逻辑器件(PLT)

PLT 简称可编程电路, 是单片存储器公司(MMI)和飞利浦的子公司 SINETICS 于 20 世纪 70 年代末率先推出的产品。其后, 这种技术很快得到发展, 形成一种系列。这种电路由两个分别实现“与”或“或”功能的逻辑门矩阵构成。常见的这类电路有可编程逻辑阵列(PAL)、EPLT、LCA 或 EEPAL 等。其复杂度限于 1 万门左右, 专用功能的实现极其方便, 只需通过微熔丝技术或类似于 EPROM 的电写方法, 切断或接通门与门之间的内部联系即可, 花费很少, 并且完全可以由用户自行操作。一个受过培训的操作员利用一台简单的微机, 参照有关电路手册, 就足以将这种电路组成一种应用形式, 实现复杂的逻辑功能。用户只用一种电路就可以实现一定的规模经济, 同时保留适时修改逻辑阵列功能的自由。因此, 选择这种电路, 对于相对较简单、需要量不大的应用具有双重效益, 不失为一种较好的解决方案。