

高等职业教育教学改革示范教材 · 自动化类专业规划教材系列

EDA

技术应用实例教程

唐俊英 主编 韩会山 刘晓利 陈丽 副主编

项目导向

任务驱动

侧重技能

面向就业

Automation

<http://www.phei.com.cn>



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

内容简介

高等职业教育教学改革示范教材·自动化类专业规划教材系列

EDA 技术是 21 世纪电子信息工程领域的一门重要课程,也是从事电子工程技术人员必须掌握的基本技能。本书以工程应用为导向,以项目驱动为特色,以案例教学为手段,以培养学生解决实际问题的能力为目标,力求做到概念清晰、重点突出、循序渐进、由浅入深、由理论到实践、由简单到复杂、由单一到综合、由模仿到创新。全书共分 8 章,主要内容包括:EDA 技术概述、Verilog HDL 语言、组合逻辑设计、时序逻辑设计、FPGA 器件、CPLD 器件、ASIC 器件、EDA 工具等。本书可作为高等院校自动化类专业及相关专业的教材,也可供从事电子工程技术人员参考。

EDA 技术应用实例教程

1. 您对本书的总体看法是:

☐ 很满意 ☐ 比较满意 ☐ 一般 ☐ 不满意

2. 您对本书的结构(章节): ☐ 满意 ☐ 不满意

唐俊英 主编

韩会山 刘晓利 陈丽 副主编

3. 您对本书的习题: ☐ 满意 ☐ 不满意

4. 您对本书的附录: ☐ 满意 ☐ 不满意

5. 您对本书的实例: ☐ 满意 ☐ 不满意

6. 您对本书其他的改进意见:

7. 您感兴趣或希望增加的教材内容是:

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

EDA 技术是当今世界上最先进的电子电路设计技术, EDA 技术已广泛应用于通信、工业生产自动化、智能仪表、图像处理、计算机等领域。EDA 技术是未来电子工程师们必须掌握的技术之一。本书是一本 EDA 技术的入门教程, 它通过简洁的语言, 循序渐进地对 EDA 技术的应用做了系统的介绍。

全书共分 5 章, 第 1 章对 EDA 技术和可编程逻辑器件芯片做了简单的介绍; 第 2 章以 MAX+plus II 为平台, 详细介绍了可编程逻辑器件的设计与开发过程; 第 3 章详细介绍了 VHDL 语言的程序结构和常用的语句和语法; 第 4 章详细介绍了常用数字逻辑部件的 VHDL 描述方法; 第 5 章通过几个典型的实例, 详细介绍了数字电子系统的设计方法。

本书可作为高等职业技术学院工科电子类、通信类、计算机类、自动化类专业的教材, 也可作为欲学 EDA 技术的科研人员的入门参考书。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有, 侵权必究。

图书在版编目(CIP)数据

EDA 技术应用实例教程 / 唐俊英主编. —北京: 电子工业出版社, 2008.9

高等职业教育教学改革示范教材·自动化类专业规划教材系列

ISBN 978-7-121-07367-0

I. E… II. 唐… III. 电子电路—电路设计: 计算机辅助设计—高等学校: 技术学校—教材 IV. TN702

中国版本图书馆 CIP 数据核字 (2008) 第 139542 号

责任编辑: 王昭松

印 刷: 北京市天竺颖华印刷厂

装 订: 三河市金马印装有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1092 1/16 印张: 10.5 字数: 268.8 千字

印 次: 2008 年 9 月第 1 次印刷

印 数: 4 000 册 定价: 18.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

《电子商务技术基础（第2版）》读者调查表

尊敬的读者：

感谢您购买电子工业出版社图书。为了向读者提供更多更好的图书，请您抽出一点宝贵时间填写本调查表并邮寄给我们，或者给我们发送电子邮件。我们将定期评选出若干名热心读者，免费赠阅1~3本我们出版的图书。

姓名		性别		年龄		职业	
通信地址						邮编	
电话			E-mail				

1. 促使您购买本书的主要因素（可多选）：

- ☐ 写作内容 ☐ 作者 ☐ 出版社 ☐ 内容提要 ☐ 封面及装帧
☐ 定价 ☐ 书评广告 ☐ 他人推荐 ☐ 其他_____

2. 您认为本书：

- 写作内容 ☐ 很满意 ☐ 还可以 ☐ 不满意 建议_____
封面及装帧 ☐ 很好 ☐ 一般 ☐ 不好 建议_____
价格 ☐ 很贵 ☐ 适中 ☐ 很便宜 建议_____

3. 本书中您最关注的地方（章、节）有哪些，对这些内容您是否满意？

4. 本书中您最满意和最不满意的地方（章、节），请说明理由：

5. 您认为本书与同类书比较，有何优点或缺点？可以在哪些地方进行改进？

6. 您对相关领域哪些方面的图书感兴趣？

7. 您是否有写书出版的打算（如有，请简单介绍一下内容）？

通信地址：北京市海淀区万寿路173信箱信息化图书事业部 收 邮编：100036

电话：010-88254439 电子邮件：xinxihua@phei.com.cn

前 言

EDA (Electronic Design Automation, 电子设计自动化) 技术是现代电子工程领域的一门新技术。它提供了基于计算机和信息技术的电路系统设计方法。EDA 技术的发展和推广应用极大地推动了电子工业的发展。EDA 技术是现代电子工业中不可缺少的一项技术, 因此 EDA 技术是电子类各专业学生的一门重要课程。

EDA 技术涉及面较广, 内容丰富, 从教学和实用的角度看, 主要有以下四个方面的内容: (1) 大规模可编程逻辑器件; (2) 硬件描述语言; (3) 软件开发工具; (4) 实验开发系统。其中, 大规模可编程逻辑器件是利用 EDA 技术进行电子系统设计的载体; 硬件描述语言是利用 EDA 技术进行电子系统设计的主要表达手段; 软件开发工具是利用 EDA 技术进行电子系统设计的智能化、自动化设计工具; 实验开发系统是利用 EDA 技术进行电子系统设计的下载、验证工具。

本书是作者结合多年开发和教授 EDA 技术的经验, 根据高职学生的特点而编写的。其特点是在理论上以够用为度, 在应用上以实用为主, 主要体现在以下几个方面:

- (1) 介绍 EDA 技术时简明扼要;
- (2) 在介绍可编程逻辑器件的内部结构时, 抛弃了一些抽象的知识, 只介绍基本概念和基础知识;
- (3) 以常用的 EDA 开发工具、常用的设计方法, 详细介绍了 EDA 技术的开发过程;
- (4) 在讲解 VHDL 语言时, 尽量避免烦琐且不常用的语法;
- (5) 以常用的数字逻辑部件为主, 详细介绍了 VHDL 语言的描述方法;
- (6) 通过七个实例, 详细介绍了数字电子系统的设计方法;
- (7) 本教程所有实例都在 MAX+plus II 平台上进行过编译、仿真, 并通过了可编程逻辑器件 EPM7128S (或 FLEX10K) 的下载验证。

本书的内容共 5 章, 第 1 章对 EDA 技术和可编程逻辑器件芯片进行了简单的介绍; 第 2 章首先简单介绍了 EDA 技术的开发过程, 然后通过 MAX+plus II 开发工具, 详细介绍了原理图输入方式的可编程逻辑器件开发过程; 第 3 章首先介绍了常用的硬件描述语言, 然后重点介绍了 VHDL 语言的程序结构及常用语句、数据类型等; 第 4 章详细介绍了数字系统中常用逻辑部件的 VHDL 描述方法; 第 5 章通过几个典型的例子, 介绍了数字电子系统的设计方法。

本书由邢台职业技术学院唐俊英制定编写大纲, 并编写了第 2、第 3、第 4 章以及第 5 章的 5.1、5.3、5.7 节, 附录 B、附录 C; 第 5 章的 5.5、5.6 节, 附录 A 由韩会山编写; 第五章的 5.2、5.4 节由刘晓利编写; 第 1 章由陈丽编写。另外在编写过程中参考了大量的有关文献资料, 因此对书后参考文献中所列的作者深表谢意。

由于作者水平有限, 书中难免存在错误与不足之处, 恳请读者批评指正。

编 者
2008 年 7 月

目 录

第1章 概 述	(1)
1.1 EDA 技术	(1)
1.1.1 EDA 技术概述	(1)
1.1.2 EDA 技术的基本特征	(1)
1.2 可编程逻辑器件芯片	(2)
1.2.1 可编程逻辑器件的分类	(2)
1.2.2 可编程逻辑器件的主要特点	(4)
1.2.3 可编程逻辑器件的基本结构	(4)
1.2.4 Altera 公司的可编程逻辑器件	(7)
1.2.5 可编程逻辑器件的发展趋势	(14)
习 题	(16)
第2章 可编程逻辑器件的设计与开发	(17)
2.1 可编程逻辑器件的设计流程	(17)
2.1.1 设计输入	(17)
2.1.2 设计实现	(18)
2.1.3 设计校验	(18)
2.1.4 编程下载	(18)
2.2 可编程逻辑器件的开发环境	(19)
2.2.1 常用的 EDA 工具软件	(19)
2.2.2 MAX+plus II 软件介绍	(20)
2.3 设计实例	(24)
2.3.1 基本设计步骤	(24)
2.3.2 设计流程归纳	(36)
习 题	(36)
第3章 硬件描述语言	(37)
3.1 硬件描述语言概述	(37)
3.1.1 VerilogHDL	(37)
3.1.2 VHDL	(37)
3.1.3 VerilogHDL 与 VHDL 的比较	(38)
3.2 VHDL 语言的程序结构	(38)
3.2.1 一般结构	(39)
3.2.2 实体	(39)
3.2.3 实体说明	(40)
3.2.4 结构体	(42)
3.2.5 库和程序包	(43)
3.2.6 VHDL 常用的语句	(45)

3.3 VHDL 语言的数据类型及运算操作符	(59)
3.3.1 数据对象	(59)
3.3.2 数据类型	(62)
3.3.3 运算操作符	(63)
3.4 MAX+plus II 中的 VHDL 代码设计输入	(67)
习 题	(69)
第 4 章 常用的数字电路设计	(71)
4.1 基本逻辑门	(71)
4.2 优先编码器	(72)
4.3 译码器	(73)
4.3.1 3 线-8 线译码器	(73)
4.3.2 二-十进制 BCD 译码器	(75)
4.3.3 七段显示译码器	(76)
4.4 数据分配器	(77)
4.5 比较器	(79)
4.6 加/减法器	(80)
4.7 乘法器	(81)
4.8 只读存储器	(82)
4.9 触发器	(83)
4.9.1 D 触发器	(83)
4.9.2 JK 触发器	(85)
4.9.3 T 触发器	(86)
4.10 锁存器	(87)
4.11 寄存器	(88)
4.11.1 数码寄存器	(88)
4.11.2 移位寄存器	(89)
4.12 计数器	(91)
4.12.1 二进制计数器	(91)
4.12.2 十进制减法计数器	(92)
4.12.3 BCD 码六十进制计数器	(93)
4.12.4 模值可变计数器	(95)
4.12.5 扭环型计数器	(96)
4.13 有限状态机	(97)
4.13.1 莫尔型状态机	(97)
4.13.2 米利型状态机	(98)
习 题	(101)
第 5 章 数字系统设计实例	(103)
5.1 多路彩灯控制器	(103)
5.2 数字频率计	(106)
5.3 交通灯控制器	(115)

5.4 循环冗余校验编码	(121)
5.5 数字钟控制器	(127)
5.6 乐曲自动演奏器和简易电子琴的设计	(136)
5.7 电子密码锁	(143)
习 题	(153)
附录 A JTAG 数据下载电缆电路	(154)
附录 B 常用 Altera 公司可编程逻辑器件芯片引脚图	(155)
附录 C VHDL 语言常用的保留字	(157)
参 考 文 献	(158)

第1章 概述

进入 20 世纪以来,电子技术得到了飞速的发展,在其推动下,现代电子产品几乎渗透到了社会的各个领域,有力地推动了社会生产力的发展和社会信息化程度的提高,同时也使现代电子产品性能进一步提高和更新换代的速度加快。特别是进入 20 世纪 90 年代以来,随着微电子和计算机技术的迅速发展,出现了 EDA 技术,为电子系统的设计带来了革命性的变化,并已渗透到电子系统的各个领域。

1.1 EDA 技术

1.1.1 EDA 技术概述

EDA (Electronic Design Automation, 电子设计自动化) 技术是微电子和计算机技术飞速发展的产物,它融多学科于一体,是一门综合性的学科。它以计算机硬件和系统软件为基本的工作平台,继承和借鉴前人在电路和系统、数据库、图形学、图论和拓扑逻辑、计算数学、优化理论等多学科的最新科技成果而研制成的商品化 EDA 通用支撑软件和应用软件包,其目的在于帮助电子设计工程师在计算机上完成电路的功能设计、逻辑设计、性能分析、时序测试直至 PCB (印制电路板) 的自动设计等。

与早期的电子 CAD 软件相比,EDA 软件的自动化程度更高,功能更完善,运行速度更快,而且操作界面友好,有良好的数据开放性和互换性,即不同厂商的 EDA 软件可相互兼容。因此,EDA 技术一经出现,就很快在世界各大公司、企业和科研单位得到了广泛的应用,并成为衡量一个国家电子技术发展水平的重要标志。

EDA 技术的应用范畴包括电子工程师进行电子系统设计的全过程中期望由计算机提供的各种辅助工作,包括计算机辅助设计 (CAD)、计算机辅助制造 (CAM)、计算机辅助测试 (CAT)、计算机辅助工程 (CAE) 等。因此,利用 EDA 技术,电子工程师在计算机上即可完成电子系统设计的全过程。

1.1.2 EDA 技术的基本特征

现代 EDA 技术的基本特征是采用高级语言描述,具有系统级仿真和综合能力。下面介绍与这些基本特征有关的几个新概念。

1. “自顶向下”的设计方法

“自顶向下”的设计方法首先从系统级设计入手,在顶层对整机电路系统进行功能方框图的划分和结构设计;在方框图一级进行仿真、纠错,并用硬件描述语言 (HDL) 对高层次的系统行为进行描述;在功能一级进行验证,然后用逻辑综合优化工具生成具体的门级逻辑电路网表,其对应的物理实现级可以是印制电路板或专用集成电路。该种设计方法有利于在设计早期发现结构设计中的错误,提高设计的一次成功率,因而在现代电子系统设计中广泛

采用。

2. 硬件描述语言 (HDL)

用硬件描述语言进行电路系统的设计是当前 EDA 技术的一个重要特征。与传统的原理图设计方法相比较, 硬件描述语言更适合规模日益增大的电子系统, 它还是进行逻辑综合优化的重要工具。硬件描述语言能使设计者在比较抽象的层次上描述设计的结构和内部特征。它的突出优点是语言的公开性、设计与工艺的无关性、宽范围的描述能力、便于组织大规模系统的设计、便于设计的复用和继承等。

3. 逻辑综合和优化

逻辑综合功能能将高层次的系统行为设计自动翻译成门级逻辑的电路描述, 做到设计与工艺的独立。优化则是根据布尔方程等效的原则, 对于上述综合生成的电路网表进行化简, 用更小更快的综合结果替代一些复杂的逻辑电路单元, 根据指定的目标库映射成新的网表。

4. 开放性和标准化

框架是一种软件平台结构, 它提供了与硬件平台无关的图形用户界面以及工具之间的通信、设计数据和设计流程的管理等。对于任何一个 EDA 系统来讲, 只要建立了一个符合标准的开放式框架结构, 就可以接纳其他厂商的 EDA 工具一起进行设计, 这样可以实现不同厂商 EDA 工具间的优化组合, 并且可把它们集成在一个易于管理的同一环境下, 实现资源共享。

近年来, 随着硬件描述语言等设计数据格式的逐步标准化, 不同设计风格和应用的要求导致各具特色的 EDA 工具被集成在同一工作站上, 从而使 EDA 框架标准化。新的 EDA 系统不仅能够实现高层次的自动逻辑综合、版图综合和测试码生成, 而且可以使各个仿真器对同一设计进行协同仿真, 进一步提高了 EDA 系统的工作效率和设计的正确性。

5. 库的引入

EDA 工具之所以能够完成各种自动设计过程, 关键是因为有各类库的支持, 如逻辑模拟时的模拟库、逻辑综合时的综合库、版图综合时的版图库、测试综合时的测试库等, 这些库都是 EDA 设计与半导体生产厂商紧密合作、共同开发的。

1.2 可编程逻辑器件芯片

可编程逻辑器件 (Programmable Logic Device, PLD) 是 20 世纪 70 年代发展起来的一种新型逻辑器件, 最初是用来解决数字系统的存储问题, 后来转为各种逻辑应用, 现在已成为实现数字系统的重要手段。这种器件出厂时内部已集成了各种硬件资源, 如逻辑单元、互连线等, 但其内部的连线不一定需要制造厂完成, 用户可以借助强大的 EDA 软件与编程器, 自己在实验室等一般场所改变 PLD 器件的内部连线, 以实现自己所期望的数字系统。PLD 器件的出现, 是现代数字系统向着超高集成度、超低功耗、超小封装和专用化方向发展的重要基础, 它的应用和发展不仅简化了电路的设计, 降低了成本, 提高了系统的可靠性和保密性, 而且给数字系统的设计带来了革命性的变化。

1.2.1 可编程逻辑器件的分类

利用可编程逻辑器件, 用户通过编程即可实现所需的功能。按照结构复杂程度的不同, 可将 PLD 大致分为简单可编程逻辑器件、复杂可编程逻辑器件和现场可编程门阵列。

1. 简单可编程逻辑器件

简单可编程逻辑器件主要指早期开发的 PLD，它们通常由“与阵列”和“或阵列”组成，能够用来实现任何以“积之和”形式表示的各种布尔逻辑函数。当“与”和“或”两个阵列都可编程时，这个器件就称为 PLA，其变形是 PROM、PAL 和 GAL，前者具有固定的与阵列和可编程的或阵列，后两者具有可编程的与阵列和固定的或阵列。

PAL 和 GAL 是早期得到广泛应用的可编程逻辑器件。通常一片 PAL 或 GAL 可用来代替 4~10 片中、小规模集成电路。从编程工艺上看，PAL 器件一般用熔丝链路作为编程开关，是一次性可编程的。GAL 器件则可反复编程，它采用了 E²CMOS 工艺，实现了电可擦除与电可改写，为设计和修改提供了极大的方便。

2. 复杂可编程逻辑器件

复杂可编程逻辑器件又简称为 CPLD (Complex Programmable Logic Device)，它是 20 世纪 80 年代后期得到迅速发展的新一代可编程逻辑器件。早期的 PLD 结构简单，具有成本低、速度高、设计简便等优点，但其规模小，通常只有几百个等效逻辑门，难以实现复杂的逻辑。为了增加 PLD 的密度，扩充其功能，一些厂家对 PLD 的结构进行了改进。例如：在两个逻辑阵列的基础上大量增加输出宏单元、提供更大的与阵列以及采用分层结构逻辑阵列等，使 PLD 逐渐向复杂可编程逻辑器件过渡。

进入 20 世纪 90 年代后，CPLD 已经成为可编程逻辑器件的主流产品，在整个 PLD 市场上占有较大的份额。它们一般都具有可重编程特性，能方便预测设计的时序，具有高速性能。CPLD 的集成度一般可达数千甚至数万门，能够实现较大规模的电路集成。

3. 现场可编程门阵列

现场可编程门阵列简称 FPGA (Field Programmable Gate Array)，它是与传统 PLD 不同的一类可编程逻辑器件。它采用了类似门阵列的通用结构，即由逻辑功能块排列成阵列组成，并由可编程的互连资源连接这些功能块来实现所需的设计。FPGA 可由用户现场编程来完成逻辑功能块之间的连接，因此，它是一种将门阵列的通用结构和 PLD 的现场可编程特性结合于一体的新型器件，具有集成度高、通用性好、设计灵活、编程方便、产品上市快捷等多方面的优点。

与传统的 PLD 相比，FPGA 由于采用了类似门阵列的通用结构，规模可以做得较大，可实现的功能更强，设计的灵活性也更大。在问世的前 10 年里，其单片可用门数以年平均 42% 的速度增长，目前已突破 100 万门。FPGA 中包含丰富的触发器资源，有些还具有诸如片上 RAM、内部总线等许多系统级的功能，因而完全可以实现片上系统的集成。就互连结构而言，典型的 FPGA 通常采用分段互连式结构，具有走线灵活，便于复杂功能的多级实现等优点，但与此同时也带来了布线复杂度增加、输入至输出的延时变大及总的性能估计较困难等问题。随着用户对 FPGA 性能要求的多样化，出现了各种改进结构的 FPGA，如 Altera 公司 20 世纪 90 年代推出的 FLEX8000 系列产品，这些产品将 CPLD 中的互连结构引入 FPGA 中，采用功能块内局部互连和功能块间用 Fast Track (快速通道) 互连相结合的方法，较好地解决了高集成度下芯片的走线规则性和延时可预测性问题。

目前 FPGA 的生产厂家已由最初的一家增加到十多家，产品种类日益丰富，性能不断完善，成为最受欢迎的器件之一。

1.2.2 可编程逻辑器件的主要特点

前面介绍的三种 PLD，尽管其结构和性能不尽相同，但有一个共同点就是都由用户通过编程来决定芯片的最终功能。随着微电子工艺和技术的进步，它们在现代电子系统中所占有的地位也越来越重要。与传统的集成电路相比，采用 PLD 进行电子系统的设计具有以下特点。

1. 缩短研制周期

相对于用户而言，PLD 可像通用器件一样按一定的规格型号在市场上买到，其功能的实现完全独立于 IC 工厂，由用户在实验室或办公室就可完成，因此不必像传统 IC 那样花费样片制作等待时间。由于采用先进的 EDA 技术，PLD 的设计和编程均十分方便和有效，整个设计通常只需几天便可完成，缩短了产品研制周期，有利于产品的快速上市。

2. 降低设计成本

制作传统 IC 的前期投资费用较高，动辄数万元，只有生产批量很大的情况下才有价值。这种设计方法还需承担很大的风险，因为一旦设计中有错误或设计不完善，则全套样片便不能使用，巨额的设计费用将付之东流。采用 PLD 为降低投资风险提供了合理的选择途径，它不需样片制作费用，在设计初期或小批量的试制阶段，其平均单片成本很低。如果要转入大批量生产，由于已用 PLD 进行了原型验证，也比直接设计 IC 费用小、成功率高。

3. 提高设计灵活性

PLD 由用户编程实现芯片的功能，与传统的 IC 相比，具有更好的设计灵活性。首先，PLD 在设计完成后可立即进行验证，有利于及早发现设计中的问题，完善设计；第二，大多数 PLD 器件可反复多次编程，为设计修改和产品升级带来了方便；第三，基于 SRAM 开关的 FPGA 具有动态重构特性，在系统设计中引入了“软硬件”的全新概念，使得电子系统具有更好的灵活性和自适应性。

1.2.3 可编程逻辑器件的基本结构

PLD 器件的种类较多，不同厂家的 PLD 结构差别较大，在这里只选择一些具有代表性的结构来说明 PLD 实现的主要逻辑功能。

如图 1-1 所示为 PLD 器件的基本结构框图，它由输入缓冲电路、与阵列、或阵列、输出缓冲电路四部分组成。其中，“与阵列”和“或阵列”是 PLD 的主体，可以实现任何以“积之和”表示的逻辑函数；输入缓冲电路主要是对输入信号进行预处理；输出缓冲电路可提供所需的寄存器或触发器，并可根据需要选择各种灵活的输出方式。

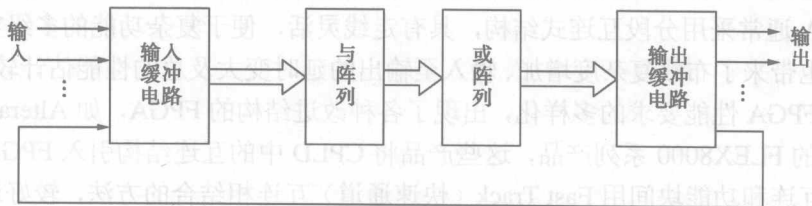


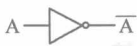
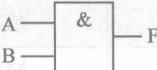
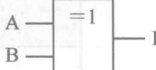
图 1-1 基本 PLD 的原理结构图

1. 电路符号表示

在常用的 EDA 软件中，原理图一般是用器件符号来表示的，由于 PLD 阵列规模一般远大于普通电路，用传统的器件符号已不能满足 PLD 原理图的需要，因此在 PLD 中，特用一

种约定的符号来简化表示原理图。常用的逻辑门符号如表 1-1 所示。

表 1-1 常用的逻辑门符号

	非门	与门	或门	异或门
常用符号				
国标符号				
逻辑表达式	$F = \bar{A}$	$F = A \cdot B$	$F = A + B$	$F = A \oplus B$

为了使输入信号具有足够的驱动能力并产生原码和反码两个互补的信号，PLD 的输入缓冲器和反馈缓冲器都采用互补的输出结构，如图 1-2 所示，图中 $B=A$ ， $C=\bar{A}$ 。

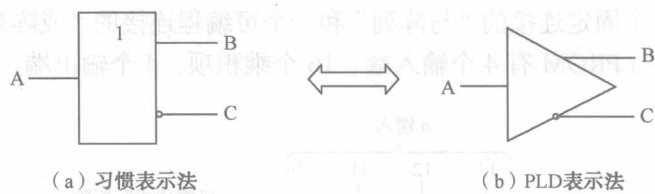


图 1-2 PLD 输入缓冲器电路

如图 1-3 所示是 PLD 中与阵列的简化图形，表示可以选择 A、B、C 和 D 四个信号中的任何一个或全部作为与门的输入。如图 1-4 所示是 PLD 中或阵列的简化图形。

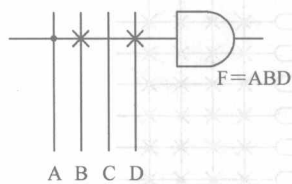


图 1-3 PLD 中与阵列的表示

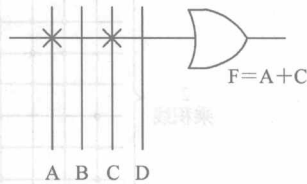


图 1-4 PLD 中或阵列的表示

如图 1-5 所示是在阵列中连接关系的表示。十字交叉线表示此二线未连接；交叉线的交点上打黑点，表示固定连接，即在 PLD 出厂时已连接；交叉线的交点上打叉，表示该点可编程，即在 PLD 出厂后通过编程，可随时改变其连接。



图 1-5 阵列线连接表示

2. 与-或阵列

“与-或阵列”是 PLD 器件中的最基本结构，通过改变“与阵列”和“或阵列”的内部连接，就可以实现不同的逻辑功能。依据可编程的部位不同，可将简单可编程逻辑器件分为只读存储器 PROM、可编程逻辑阵列 PLA、可编程阵列逻辑 PAL、通用阵列逻辑 GAL 共四种最基本的类型，如表 1-2 所示。

表 1-2 四种简单可编程逻辑器件的比较

器件名	与阵列	或阵列	输出电路
PROM	固定	可编程	固定
PLA	可编程	可编程	固定
PAL	可编程	固定	固定
GAL	可编程	固定	可组态

PROM 中包含一个固定连接的“与阵列”和一个可编程连接的“或阵列”，其结构示意图如图 1-6 所示。图中的 PROM 有 4 个输入端、16 个乘积项、4 个输出端。

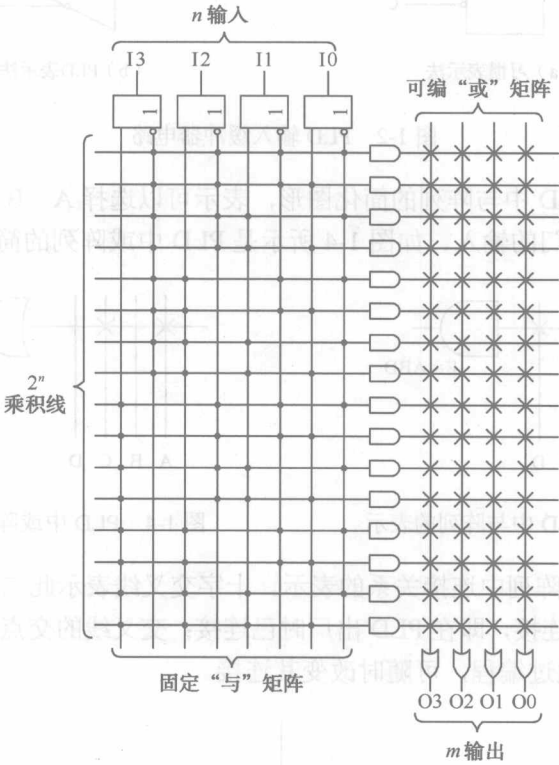


图 1-6 PROM 结构示意图

PLA 中包含一个可编程连接的“与阵列”和一个可编程连接的“或阵列”，结构示意图如图 1-7 所示。

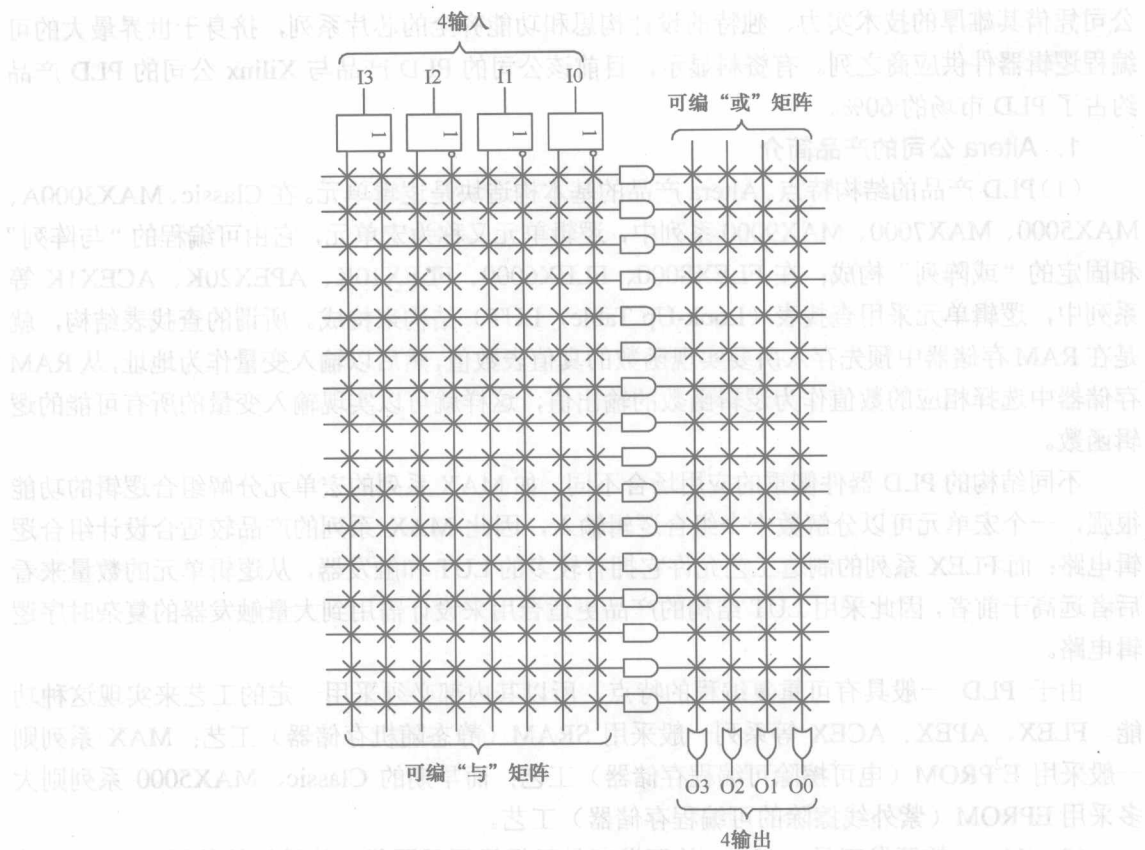


图 1-7 PLA 结构示意图

PAL 和 GAL 的基本门阵列部分结构是相同的，即“与阵列”可编程，“或阵列”固定连接。两者之间的差异除了表现在输出结构上外，还表现在 PAL 只能编程一次，而 GAL 器件则可多次编程，正是因为这一点使得 GAL 器件更受到用户的欢迎。

3. 宏单元

与、或阵列在 PLD 器件中只能实现组合电路的功能，而时序电路的功能则由包含触发器或寄存器的逻辑宏单元来实现，宏单元也是 PLD 器件中的一个重要的基本结构。

尽管不同厂商在 PLD 产品的宏单元设计上有着各自的特点，总的来说，逻辑宏单元结构具有以下几个作用。

- (1) 提供时序电路所需的寄存器和触发器。
- (2) 提供多种形式的输入/输出方式。
- (3) 提供内部信号反馈，控制输出逻辑极性。
- (4) 分配控制信号，如寄存器的时钟和复位信号，三态门的输出使能信号。

上面介绍了简单 PLD 的结构和可编程基本原理。由于这些简单的 PLD 可编程资源较少、编程不便等缺点，在现代电子系统设计中已基本被淘汰，只有 GAL 还在某些场合被使用。现在的可编程逻辑器件以大规模、超大规模集成电路工艺制造的 CPLD、FPGA 为主。

1.2.4 Altera 公司的可编程逻辑器件

Altera 公司是 20 世纪 90 年代以来发展较快的 PLD 生产厂家。在激烈的市场竞争中，Altera

公司凭借其雄厚的技术实力、独特的设计构思和功能齐全的芯片系列，跻身于世界最大的可编程逻辑器件供应商之列。有资料显示，目前该公司的 PLD 产品与 Xilinx 公司的 PLD 产品约占了 PLD 市场的 60%。

1. Altera 公司的产品简介

(1) PLD 产品的结构特点。Altera 产品的基本构造块是逻辑单元。在 Classic、MAX3000A、MAX5000、MAX7000、MAX9000 系列中，逻辑单元又称为宏单元，它由可编程的“与阵列”和固定的“或阵列”构成；在 FLEX8000、FLEX6000、FLEX10K、APEX20K、ACEX1K 等系列中，逻辑单元采用查找表 (Look-Up Table, LUT) 结构来构成。所谓的查找表结构，就是在 RAM 存储器中预先存入所要实现函数的真值表数值，然后以输入变量作为地址，从 RAM 存储器中选择相应的数值作为逻辑函数的输出值，这样就可以实现输入变量的所有可能的逻辑函数。

不同结构的 PLD 器件侧重的应用场合不同，如 MAX 系列的宏单元分解组合逻辑的功能很强，一个宏单元可以分解数十个组合逻辑输入，因此 MAX 系列的产品较适合设计组合逻辑电路；而 FLEX 系列的制造工艺允许它拥有较多的 LUT 和触发器，从逻辑单元的数量来看后者远高于前者，因此采用 LUT 结构的产品更适合用来设计需用到大量触发器的复杂时序逻辑电路。

由于 PLD 一般具有可重复编程的特点，所以其内部必须采用一定的工艺来实现这种功能。FLEX、APEX、ACEX 等系列一般采用 SRAM (静态随机存储器) 工艺；MAX 系列则一般采用 E²PROM (电可擦除可编程存储器) 工艺；而早期的 Classic、MAX5000 系列则大多采用 EPROM (紫外线擦除的可编程存储器) 工艺。

(2) Altera 的开发工具。Altera 的开发工具已经经历了四代，从最初的基于 PC DOS 的 A+plus，发展到 MAX+plus，又于 1991 年推出性能更加完善的基于 Windows 的开发工具 MAX+plus II，之后，Altera 又推出了它的第四代开发工具 Quartus。随着器件性能的不不断提高，集成度的不断扩大，Altera 始终能够同步推出与之相适应的开发工具。

MAX+plus II 是一个功能强大、易学易用的 EDA 开发工具，它提供了一种与结构无关的设计环境，设计者无须精通器件内部的复杂结构，而只需要用自己熟悉的设计输入工具 (如原理图或高级语言) 把自己的设计输入到计算机中，MAX+plus II 就能够自动把这些设计转换成最终所需的数据格式，用户只要把最后的数据通过下载电缆下载到芯片中，即完成了所有的设计工作。

2. CPLD 的基本结构

下面以 MAX7000 系列产品为例介绍 CPLD 的基本结构。

MAX7000 属于高性能、高密度的 CPLD，其制造工艺采用了先进的 CMOS E²PROM 技术，在结构上包括逻辑阵列块 LAB (Logic Array Blocks)、宏单元 (Macrocells)、扩展乘积项 (Expender Product Terms)、可编程连线阵列 PIA (Programmable Interconnect Array) 和 I/O 控制块 (I/O Control Blocks)。

(1) 逻辑阵列块 (LAB)。MAX7000 主要由逻辑阵列块以及它们之间的连线构成，如图 1-8 所示。每个 LAB 由 16 个宏单元组成，多个 LAB 通过可编程连线阵列 PIA 和全局总线连接在一起，全局总线从所有的专用输入、I/O 引脚和宏单元馈入信号。

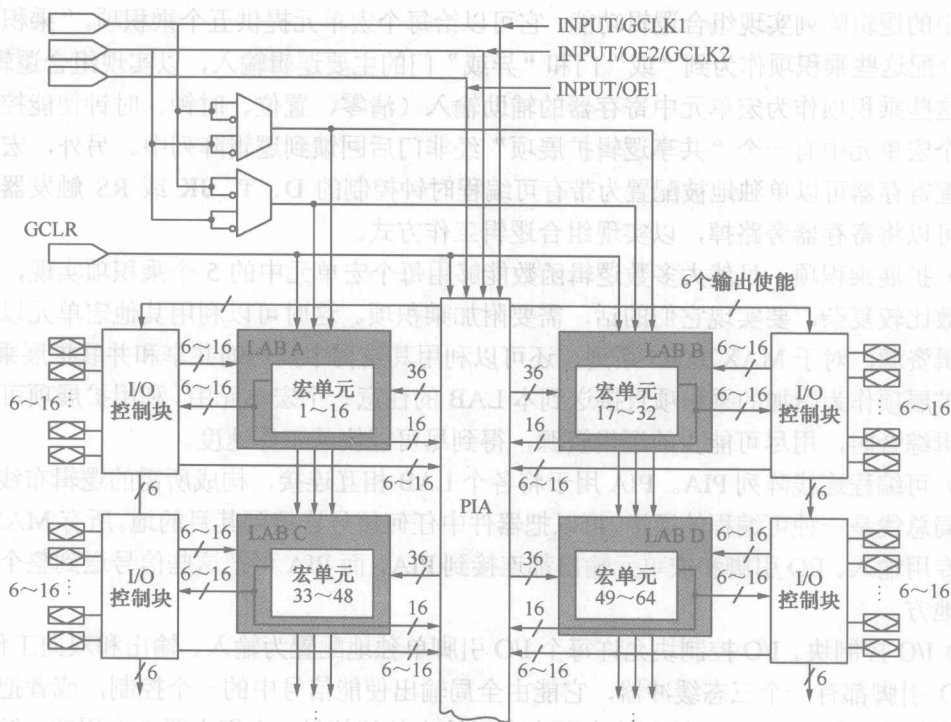


图 1-8 MAX7000E 和 MAX7000S 的结构图

对于每个 LAB 的输入信号包括：来自作为通用逻辑输入的 PIA 的 36 个信号、全局控制信号和从 I/O 引脚到寄存器的直接输入信号。

(2) 宏单元。MAX7000 宏单元由三个功能块组成：逻辑阵列、乘积项选择矩阵和可编程触发器，它们可以被单独地配置为组合逻辑和时序逻辑工作方式。宏单元的结构框图如图 1-9 所示。

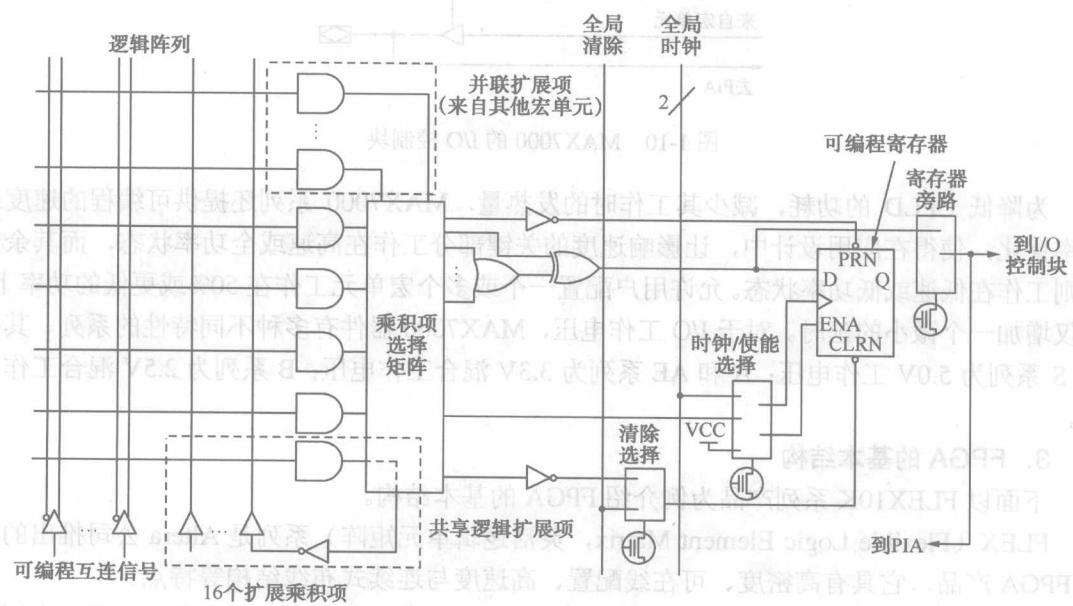


图 1-9 宏单元的结构框图