

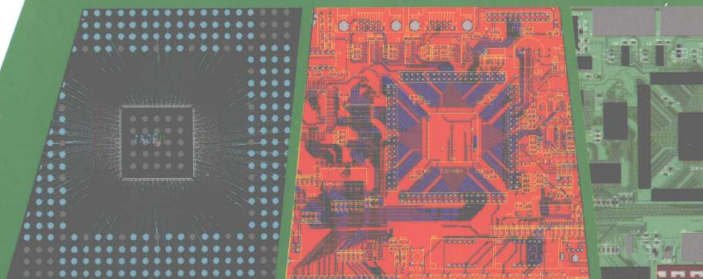
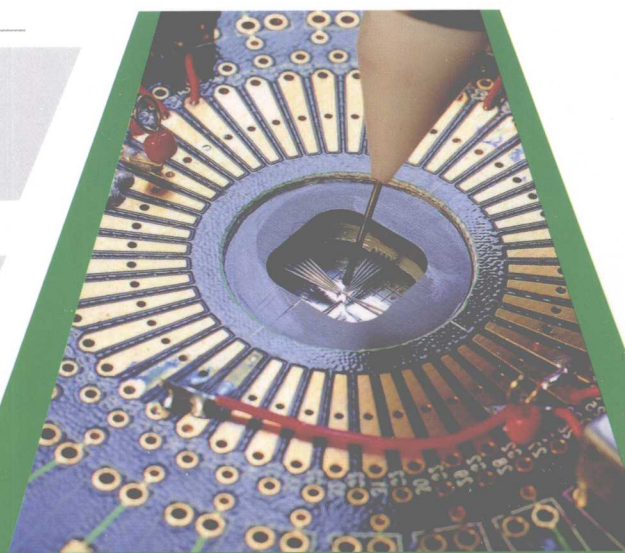
Allegro SPB 16

高速电路板设计

◎ 赵光 编著

◎ 附光盘 ◎

配套光盘中包含了书中实例的源文件、结果文件以及实例操作的视频演示文件。



人民邮电出版社
POSTS & TELECOM PRESS



Allegro SPB 16

高速电路板 设计

◎ 赵光 编著

人民邮电出版社

北京

图书在版编目 (C I P) 数据

Allegro SPB 16高速电路板设计 / 赵光编著. —北京:
人民邮电出版社, 2009. 2
ISBN 978-7-115-19194-6

I. A… II. 赵… III. 印刷电路—计算机辅助设计—应
用软件, Allegro SPB 16 IV. TN410. 2

中国版本图书馆CIP数据核字 (2008) 第176037号

内 容 提 要

本书主要介绍由 Cadence 公司推出的高速电路板的软件设计平台 Allegro SPB 16 的使用方法和技巧, 其中包括 Allegro 原理图设计、元件库、PCB 元件的布局、布线及高速 PCB 的设计仿真等内容。通过本书的学习, 读者可以掌握使用 Allegro SPB 16 设计高速 PCB 板的方法。

本书适用于初学 PCB 设计工具的读者, 也适用于有一定电路板设计基础但初次学习 Allegro SPB 16 的读者, 还可作为高等院校相关专业学生的参考书。

本书配套光盘提供了书中实例的源文件以及部分实例操作的动画演示文件, 读者可以参考使用。

Allegro SPB 16 高速电路板设计

- ◆ 编 著 赵 光
责任编辑 李永涛
- ◆ 人民邮电出版社出版发行 北京市崇文区夕照寺街 14 号
邮编 100061 电子函件 315@ptpress.com.cn
网址 <http://www.ptpress.com.cn>
北京鑫正大印刷有限公司印刷
- ◆ 开本: 787×1092 1/16
印张: 37.5
字数: 914 千字 2009 年 2 月第 1 版
印数: 1—3 500 册 2009 年 2 月北京第 1 次印刷

ISBN 978-7-115-19194-6/TP

定价: 68.00 元 (附光盘)

读者服务热线: (010)67132692 印装质量热线: (010)67129223
反盗版热线: (010)67171154

前 言

1988 年 SDA 公司与 EDA 公司合并, 更名为 Cadence Design Systems Inc. 自 1991 年以来, 该公司在国际 EDA 市场中的销售业绩连续稳居第一。全球知名半导体与电子系统公司均将 Cadence 软件作为其全球设计的标准。Cadence 是目前全球最大的电子设计技术、程序方案服务和设计服务的供应商, 其总部位于美国加州圣何塞。Cadence 的 Allegro SPB 软件平台是 Cadence 公司的一种产品, 主要用于高速 PCB 设计。在 Cadence 公司设计师们的不断努力下, Allegro SPB 软件平台的 PCB 布线技术已经得到了很大的提高。

通常, 采用 Allegro SPB 软件平台进行高速 PCB 设计的步骤如下:

- (1) 设置原理图工作环境参数;
- (2) 制作元件;
- (3) 设计、输出原理图;
- (4) 设置 PCB 工作环境;
- (5) 建立焊盘与元件封装符号;
- (6) 加载网络表;
- (7) 定义设计规则;
- (8) 元件布局;
- (9) 交互式布线或 SPECCTRA 进行自动布线;
- (10) 布线优化与仿真;
- (11) PCB 输出。

本书各章的主要内容如下。

第 1 章 Cadence 简介。介绍 Allegro 软件平台的主要功能以及具体的安装方法。

第 2 章 初识 Allegro 原理图设计平台。主要介绍 Design Entry HDL 的基本知识。

第 3 章 创建原理图。主要介绍 Allegro 提供的原理图设计输入和分析环境。

第 4 章 绘制原理图。主要介绍 Design Entry HDL 提供的平面设计方法和先进的层次结构设计方法。

第 5 章 平坦式和层次式电路图的设计。主要介绍平坦式和层次式电路图的设计。

第 6 章 Design Entry CIS 设计平台介绍。主要介绍另一个常用的原理图工具 Design Entry CIS, 它是国际通用的、标准的原理图输入工具。

第 7 章 Allegro 原理图库管理工具——Library Explorer。原理图库是一些元件的集合, 使用原理图库可以成功地进行原理图设计。本章主要介绍原理图库管理工具 Library Explorer 的应用。

第 8 章 初识 PCB 图设计平台。本章将对 Allegro 的 PCB 设计工作平台进行初步介绍。

第 9 章 常用元件概述。本章主要以具体图例的形式介绍几种常用元件的原理图符号、部分 PCB 形式及各元件的功能特点。

第 10 章 平面元件的创建。主要介绍平面元件的创建, 包括新元件、封装和符号的创建, 以及元件管脚的添加和定义方法等。

第 11 章 元件的封装和编辑修改。主要介绍元件的封装方法, 包括从 PDF 文档创建元件, 在 Excel 表格上创建管脚的信息, 创建复合的封装元件和不对称的封装元件等。

第 12 章 PCB 零件库焊盘的创建。主要介绍在进行 Allegro PCB 设计之前需要做的准备工作——创建焊盘。

第 13 章 PCB 零件库封装的创建。主要介绍创建 PCB 零件封装库的方法。

第 14 章 Allegro PCB 的基本设置。本章详细说明了 Allegro PCB 设计系统功能的各项功能。

第 15 章 PCB 布局。对高速电路来说,元件的布局设计会影响 PCB 的结果,必须把如何正确设计印刷线路板元件布局的结构和正确选择布线方向联合起来考虑,这样才能消除因布线不当而产生的噪声干扰。

第 16 章 Allegro PCB 的元件的布线。布线是 PCB 设计中的主要工作,本章主要介绍布线的两种方式:自动布线和交叉式布线。

第 17 章 Allegro PCB 的敷铜。敷铜可以减少地线阻抗、提高抗干扰能力、降低压降、提高电源效率,与地线相连还可减小环路面积。本章将介绍敷铜的方法和技巧。

第 18 章 Allegro PCB 的完善与输出。在完成 Allegro 布线后,还需要进行检查元件、生成测试点、调整文字面、输出设计检查报告、钻孔图以及建立 NC DRILL 文件等工作,本章主要介绍这些操作的方法和技巧。

第 19 章 Allegro PCB 高级应用。本章主要介绍 Allegro PCB 的高级应用,如高超的布局技巧、高级布线功能等。

第 20 章 约束管理器。本章主要介绍 Allegro 约束管理器,用它来进行 PCB 布线需要满足最小线宽、线间距、过孔大小等加工制造的工艺要求。

第 21 章 信号完整性设计。本章主要介绍高速 PCB 信号线的反射、串扰、过冲和下冲等问题,这些问题会影响信号的完整性。

第 22 章 SPECCTRAQuest 信号完整性仿真。本章主要介绍利用仿真工具检验信号完整性的方法。

第 23 章 为 PCB 板进行 SI 仿真。本章主要介绍用 Allegro PCB SI 对电路进行 PCB 级的仿真,以优化线路布局,极大地提高了电路设计质量。

本书主要由赵光编写,参加编写的还有刘群、孙宁、赵辉、吴丽、刘文涛、王烁、王波波、姜艳波、兰婵丽、王维晶等。由于时间和水平等原因,本书肯定存在不妥之处,欢迎广大读者指正。

编者

2008 年 11 月

第 1 章 概述	1
1.1 Cadence 简介	1
1.1.1 EDA 技术的发展	1
1.1.2 Allegro 软件平台概述	2
1.2 Allegro 软件平台的安装	4
1.2.1 Allegro 软件平台的运行环境	4
1.2.2 Allegro 的安装过程	5
1.3 小结	11
第 2 章 初识 Allegro 原理图设计平台	12
2.1 Design Entry HDL 的特点	12
2.2 Design Entry HDL 原理图设计步骤和用户界面	14
2.2.1 原理图设计步骤	14
2.2.2 Design Entry HDL 的用户界面	15
2.3 Design Entry HDL 的编辑环境	21
2.3.1 设置 Design Entry HDL	21
2.3.2 画面基本操作	27
2.3.3 基本编辑操作	30
2.3.4 显示操作	31
2.3.5 应用 Stroke 图像命令	32
2.3.6 群组 (Group)	34
2.4 快捷方式	35
2.5 小结	37
第 3 章 创建原理图	38
3.1 原理图设计规范	38
3.1.1 规则和要求	38
3.1.2 原理图设计通用规范	38
3.1.3 原理图与 PCB 的对照	40
3.2 新项目的建立	41
3.2.1 启动项目管理器	41

3.2.2 项目管理器界面简介	42
3.2.3 新建设计项目	43
3.2.4 打开设计项目	45
3.2.5 设置设计项目	46
3.3 小结	49

第4章 绘制原理图50

4.1 绘制原理图的基本设置	50
4.1.1 设置格点	50
4.1.2 基本元件的放置	51
4.1.3 编辑元件属性	53
4.1.4 组操作	53
4.2 导线的连接	54
4.2.1 Draw 方式	54
4.2.2 Route 方式	55
4.2.3 修改信号名称	55
4.3 总线连接	55
4.3.1 绘制总线分支线和加网络名	55
4.3.2 信号名命名规则	56
4.3.3 元件位号手工标注	58
4.3.4 元件位号的自动标注	58
4.3.5 元件位号的自动排序	59
4.3.6 添加输入/输出端口	59
4.3.7 添加电源及接地符号	59
4.3.8 放置线路节点	60
4.4 检查原理图	60
4.4.1 检查连接关系	60
4.4.2 查找元件和网络	60
4.4.3 两个不同网络名的网络连接的方法	61
4.4.4 检查单个网络名	61
4.5 小结	62

第5章 平坦式和层次式电路图的设计63

5.1 平坦式和层次式电路图的概念以及特点	63
5.1.1 平坦式电路图	63
5.1.2 层次式电路图	65
5.2 层次式设计举例	68
5.2.1 自底向上设计层次式原理图	68

5.2.2 自顶向下设计层次式原理图	69
5.3 电路图的连接	71
5.3.1 信号交叉标注的方法	71
5.3.2 层次式设计中出模块信号的交叉标注	72
5.3.3 交叉标注注意事项	72
5.4 原理图生成模块符号	73
5.5 原理图打包	74
5.5.1 原理图打包	74
5.5.2 料单的生成和输出	76
5.5.3 电子规则检测	77
5.5.4 网表报告的生成	78
5.5.5 向 PCB 传递数据	78
5.6 原理图打印	79
5.6.1 设置打印机	79
5.6.2 打印输出	80
5.6.3 保存 PDF 文件	80
5.7 原理图文件归档	81
5.8 小结	82
第 6 章 Design Entry CIS 设计平台介绍	83
6.1 Design Entry CIS 工作界面	83
6.2 基本参数设置	84
6.2.1 颜色的设置	84
6.2.2 格点的设置	86
6.2.3 杂项的设置	87
6.3 设计模板的设置	87
6.3.1 Fonts 选项卡	88
6.3.2 Title Block 选项卡	89
6.3.3 Page Size 选项卡	89
6.3.4 Grid Reference 选项卡	90
6.3.5 Hierarchy 选项卡	90
6.3.6 SDT Compatibility 选项卡	91
6.4 电路图设计的基本步骤	91
6.4.1 新建设计项目	91
6.4.2 进入项目管理器窗口	92
6.4.3 启动电路图编辑模块	92
6.4.4 绘制电路图	93
6.4.5 电路图的后处理	93

6.4.6 电路图的打印输出	93
6.5 元件库和创建元件	95
6.5.1 Design Cache	96
6.5.2 新建元件	96
6.6 小结	101
第 7 章 Allegro 原理图库管理工具——Library Explorer	102
7.1 Allegro 原理图库的介绍	102
7.2 Library Explorer 简介	104
7.2.1 界面的介绍	104
7.2.2 创建新的库	106
7.2.3 创建新的元件	109
7.3 Part Developer 的使用	113
7.3.1 界面的介绍	113
7.3.2 元件编辑器	114
7.3.3 设置 Part Developer	120
7.3.4 创建元件的方法	126
7.4 小结	126
第 8 章 初识 PCB 图设计平台	127
8.1 Cadence 16.0 的 PCB Editor 设计界面介绍	127
8.1.1 Allegro 的菜单栏	128
8.1.2 Allegro 的工具栏	133
8.1.3 Allegro 的控制面板	134
8.1.4 Allegro 的状态窗口	136
8.1.5 Allegro 的命令窗口	136
8.1.6 Allegro 的画面控制	137
8.1.7 Allegro 的快捷键	138
8.1.8 定义和运行脚本	139
8.2 Allegro PCB 操作指令	142
8.2.1 系统参数设定	142
8.2.2 用户设计区的管理	145
8.2.3 文件管理	146
8.2.4 信息的显示	148
8.3 小结	149
第 9 章 常用元件概述	150
9.1 电容、电阻元件	150

9.1.1	原理图符号与 PCB 形式	150
9.1.2	元件简介	154
9.2	二极管元件	158
9.2.1	原理图符号与 PCB 形式	158
9.2.2	元件简介	161
9.3	三极管元件	162
9.3.1	原理图符号与 PCB 形式	163
9.3.2	元件简介	164
9.4	电感元件	165
9.4.1	原理图符号与 PCB 形式	165
9.4.2	元件简介	166
9.5	晶振元件	167
9.5.1	原理图符号与 PCB 形式	167
9.5.2	元件简介	168
9.6	IC 元件	168
9.6.1	原理图符号与 PCB 形式	169
9.6.2	元件简介	171
9.6.3	IC 元件封装形式	171
9.7	开关元件	174
9.7.1	原理图符号与 PCB 形式	175
9.7.2	元件简介	176
9.8	电源和地	177
9.9	小结	178

第 10 章 平面元件的创建179

10.1	新元件的创建	179
10.2	封装的创建	180
10.3	逻辑管理脚的添加	181
10.4	管脚图的指定	184
10.5	电源管脚的处理	186
10.6	映射的管脚	187
10.7	符号的创建	189
10.8	校验元件	192
10.9	小结	192

第 11 章 元件的封装和编辑修改193

11.1	从 PDF 文档创建元件	193
11.2	创建复合封装的元件	200

11.3 创建不对称封装的元件	203
11.4 元件的修改	208
11.4.1 逻辑管脚的修改	208
11.4.2 封装的修改	213
11.4.3 符号的修改	217
11.5 元件列表编辑器	218
11.5.1 启动元件列表编辑器并创建列表文件	218
11.5.2 修改元件列表	221
11.6 元件模板的使用	223
11.6.1 模板的创建	223
11.6.2 模板的调用	225
11.6.3 根据模板校验元件	226
11.6.4 从元件中提取模板	228
11.7 小结	229
第 12 章 PCB 零件库焊盘的创建	230
12.1 焊盘的创建	230
12.1.1 焊盘特性简介	230
12.1.2 焊盘编辑器 Pad Designer 简介	231
12.2 焊盘的制作	237
12.2.1 焊盘的命名规则	237
12.2.2 贴片焊盘的制作	238
12.2.3 通孔焊盘的制作	242
12.2.4 盲/埋孔焊盘的制作	246
12.3 小结	252
第 13 章 PCB 零件库封装的创建	253
13.1 简单介绍 PCB 中的封装类型	253
13.2 创建元件封装符号	256
13.2.1 器件封装符号	257
13.2.2 结构板图符号	257
13.2.3 格式图符号	257
13.3 Allegro Package 封装编辑器的使用	258
13.3.1 菜单栏	259
13.3.2 通用工具栏	260
13.3.3 控制面板	261
13.3.4 手工创建一个 PCB 元件	263
13.3.5 创建 Flash 芯片的封装	264

13.3.6	创建 Format 符号	265
13.3.7	创建一个 Shape 符号	266
13.3.8	创建 PCB 外形框图符号	267
13.3.9	焊盘库和封装符号库的路径设置	273
13.3.10	更新元件封装符号	274
13.3.11	技术文件比较	276
13.3.12	数据库检查	277
13.4	小结	277
第 14 章 Allegro PCB 的基本设置		278
14.1	PCB 设计常用参数的设定	278
14.1.1	绘制选项参数的设定	278
14.1.2	叠层参数设定	282
14.1.3	格点参数设定	283
14.1.4	设置 Subclasses 选项	284
14.1.5	设置 B/B Via	284
14.1.6	设置自动保存功能	286
14.2	PCB 设计常用显示信息设定	287
14.2.1	元件信息的显示	287
14.2.2	测量信息的显示	288
14.2.3	高亮显示	289
14.2.4	鼠线的显示	289
14.3	电路板的建立	290
14.3.1	使用电路板向导建立电路板	290
14.3.2	手工建立电路板	295
14.3.3	建立电路板机械符号	300
14.3.4	建立 DEMO 文件	307
14.4	导入网络表	313
14.5	小结	316
第 15 章 PCB 布局		317
15.1	PCB 布局简介	317
15.2	Cadence 16.0 的规划电路板	317
15.2.1	设置格点	317
15.2.2	添加 ROOM	318
15.2.3	为预摆放封装分配元件序号	320
15.3	摆放元件	320
15.3.1	手工摆放元件	320

15.3.2 快速摆放元件	325
15.4 小结	330
第 16 章 Allegro PCB 元件的布线	331
16.1 布线规则介绍	331
16.2 手动布线	332
16.2.1 添加连线	332
16.2.2 走线的删除	334
16.2.3 添加过孔	335
16.3 自动布线	336
16.3.1 自动布线规则的设定	336
16.3.2 使用 Auto Router 自动布线	338
16.4 小结	344
第 17 章 Allegro PCB 的敷铜	345
17.1 基本概念	345
17.1.1 动态敷铜和静态敷铜	345
17.1.2 正片和负片	346
17.2 为平面层绘制敷铜区域	347
17.2.1 显示平面层	347
17.2.2 为 VCC 电源层建立 Shape	348
17.2.3 为 GND 地层建立 Shape	349
17.3 分割平面	351
17.3.1 使用 Anti Etch 分割平面	351
17.3.2 使用添加多边形的方法分隔平面	353
17.4 分割复杂平面	366
17.4.1 定义复杂平面	367
17.4.2 添加负平面 Shape 并进行负平面孤铜检查	369
17.5 小结	372
第 18 章 Allegro PCB 的完善与输出	373
18.1 设计的可装配性检查	373
18.1.1 定义约束	373
18.1.2 元件间距审查	375
18.1.3 检查元件	376
18.1.4 检查焊盘的跨距轴向	378
18.1.5 检查并报告	378

18.1.6	检查设计中存在的过孔	378
18.1.7	检查测试点	380
18.2	测试点生成	383
18.2.1	自动加入测试点	384
18.2.2	建立测试夹具钻孔文件	390
18.2.3	修改测试点	391
18.3	设计标号重命名	395
18.3.1	自动重命名元件序号	395
18.3.2	手动重命名元件	400
18.4	文字面的调整	401
18.4.1	修改文字面字体大小	401
18.4.2	改变文字的位置和角度	402
18.4.3	回注	403
18.5	尺寸标注	404
18.5.1	显示设计细节	404
18.5.2	Allegro 尺寸标注的参数设置	405
18.5.3	各种尺寸标注命令	409
18.6	丝印层调整	410
18.7	制造数据的输出	412
18.7.1	设计检查	412
18.7.2	底片文件	414
18.8	钻孔数据	429
18.8.1	颜色与可视性设置	430
18.8.2	更新设计文件	430
18.8.3	钻孔文件参数设置	431
18.8.4	生成钻孔图	432
18.8.5	建立 NC DRILL 文件	434
18.9	生成器件清单	435
18.10	小结	436

第 19 章 Allegro PCB 高级应用.....437

19.1	高级布局技巧	437
19.1.1	布局的一般原则	438
19.1.2	显示飞线	439
19.1.3	交换	440
19.1.4	用 Quickplace 进行布局	446
19.1.5	使用 ALT_SYMBOL 属性摆放	448
19.1.6	按照 Capture 原理图页进行摆放	449

19.1.7	原理图与 Allegro 的交互摆放	452
19.1.8	自动布局	457
19.1.9	多人协作布局的步骤	462
19.2	高级布线	462
19.2.1	扇出布线 (Fanout By Pick)	462
19.2.2	群组布线	465
19.2.3	蛇形走线	467
19.2.4	差分对布线	474
19.2.5	高速网络布线	486
19.2.6	45°角调整 (Miter By Pick)	489
19.2.7	改善布线连接	491
19.2.8	优化布线	494
19.3	小结	498

第 20 章 约束管理器499

20.1	约束管理器简介和启动	499
20.2	约束管理器的用户界面	500
20.3	约束对象 (Object)	502
20.3.1	管脚对 (Pin-Pair)	503
20.3.2	总线	504
20.3.3	匹配群组	504
20.4	设置设计规则	505
20.4.1	设置信号完整性约束	505
20.4.2	设置时序约束	507
20.4.3	设置走线约束	507
20.4.4	间距规则设置	508
20.4.5	物理规则设置	510
20.5	设置设计约束	512
20.6	设置元件属性	513
20.6.1	为元件添加属性	513
20.6.2	为元件添加 FIXED 属性	516
20.6.3	为元件添加 Room 属性	516
20.6.4	为网络添加属性	517
20.6.5	显示属性和元素	518
20.6.6	删除属性	520
20.7	约束分析	521
20.8	小结	522

第 21 章 信号完整性设计523

21.1 信号完整性基础.....	523
21.1.1 反射.....	523
21.1.2 串扰.....	523
21.1.3 过冲和下冲.....	526
21.1.4 信号延迟.....	527
21.1.5 单调性.....	527
21.1.6 时序.....	528
21.1.7 地弹.....	532
21.1.8 振铃和环绕振荡.....	533
21.2 常见的信号完整性问题.....	533
21.3 电磁兼容性设计.....	535
21.3.1 电磁干扰的分析与抑制.....	535
21.3.2 PCB 的电磁兼容性设计原则.....	536
21.4 电源完整性设计.....	538
21.4.1 电源完整性简介.....	538
21.4.2 电源完整性设计.....	539
21.4.3 地平面噪声.....	540
21.5 小结.....	543

第 22 章 SPECCTRAQuest 信号完整性仿真544

22.1 常用仿真模型简介.....	544
22.1.1 SPICE 模型.....	545
22.1.2 IBIS 模型.....	546
22.1.3 IBIS 与 SPICE 模型比较.....	549
22.1.4 Verilog-AMS 模型和 VHDL-AMS 模型.....	550
22.2 创建 IBIS 模型文件.....	550
22.2.1 准备工作.....	551
22.2.2 数据的提取.....	552
22.2.3 数据的写入.....	556
22.3 IBIS 模型的数据验证.....	559
22.3.1 Pullup、Pulldown 特性.....	559
22.3.2 上升和下降的速度 (Ramp rate).....	559
22.3.3 上下拉特性和 Ramp rate 的关系.....	560
22.4 用 IBIS 模型数据验证模型参数的实例.....	560
22.5 SigWave 工具.....	563
22.6 SPECCTRAQuest 简介.....	563

22.7 小结	565
第 23 章 为 PCB 板进行 SI 仿真	566
23.1 PCB SI 基本环境.....	566
23.1.1 标题栏.....	567
23.1.2 菜单栏.....	567
23.1.3 工具栏.....	570
23.1.4 主工作区.....	571
23.1.5 显示控制栏.....	571
23.1.6 命令状态区.....	573
23.1.7 全局视窗.....	573
23.2 Allegro PCB SI 的设计流程	573
23.3 数据库设置.....	575
23.4 仿真参数简介.....	580
23.4.1 仿真参数.....	580
23.4.2 设置仿真参数.....	580
23.5 PCB SI 实例.....	582
23.6 小结	584