

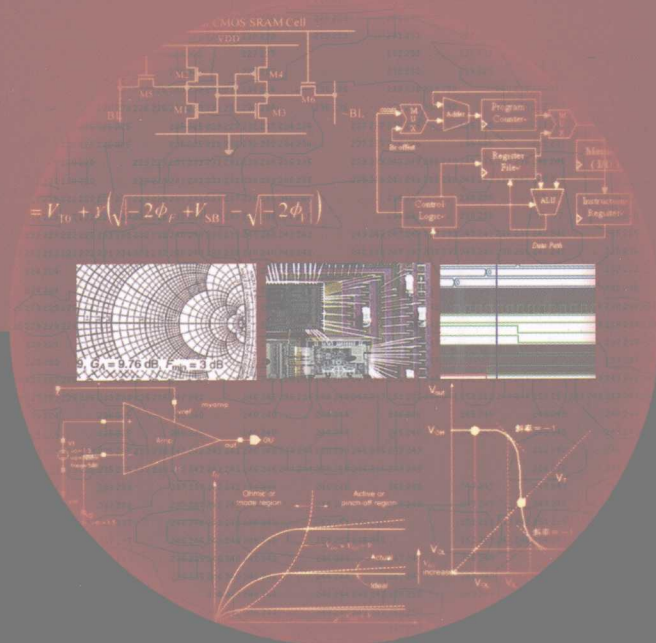
国家集成电路工程领域工程硕士系列教材

国务院学位委员会集成电路工程硕士教育协作组
全国集成电路人才培养基地专家指导委员会

组编

数字集成电路设计与技术

林丰成 竺红卫 李立 编著



科学出版社
www.sciencep.com

国家集成电路工程领域工程硕士系列教材

国务院学位委员会集成电路工程硕士教育协作组
全国集成电路人才培养基地专家指导委员会 组编

数字集成电路设计与技术

林丰成 竺红卫 李 立 编著

科学出版社

北 京

内 容 简 介

本书是国内第一本全面、系统介绍当今数字集成电路设计技术的专门教材。作者结合自身多年理论研究和丰富的实践经验与教学经验,详细介绍了数字集成电路从 RTL 设计到逻辑综合生成门级网表所涉及的多方面重要工作,包括基于模块和层次化的 RTL 设计方法学、Verilog 和 VHDL 的建模和逻辑设计、低功耗数字电路设计、逻辑电路的设计与验证、逻辑综合方法、可测试性设计等。本书不仅涵盖了掌握数字 RTL 编码的基本技术和逻辑电路设计所需的重要知识,而且充分结合当前应用广泛的 FPGA 设计与验证、硬件仿真系统的原理与运行等问题进行深入讨论。本书基本概念的讲授通俗易懂,相关内容、配套习题和实验都与实际工程紧密联系,以使读者打下坚实的工程实践基础。

本书可作为“集成电路设计专业”方向工程硕士研究生教材,也可作为与集成电路设计相关的硕士研究生和高年级本科生的教材,并可供相关领域工程师参考。

图书在版编目(CIP)数据

数字集成电路设计与技术/林丰成,竺红卫,李立编著. —北京:科学出版社, 2008

(国家集成电路工程领域工程硕士系列教材)

ISBN 978-7-03-022030-1

I. 数… II. ①林… ②竺… ③李… III. 数字集成电路—电路设计—研究生—教材 IV. TN431.2

中国版本图书馆 CIP 数据核字(2008)第 081708 号

责任编辑:马长芳 潘继敏 / 责任校对:张 琪

责任印制:张克忠 / 封面设计:耕者设计工作室

科学出版社出版

北京东黄城根北街 16 号

邮政编码: 100717

<http://www.sciencep.com>

源海印刷有限责任公司印刷

科学出版社发行 各地新华书店经销

*

2008 年 10 月第 一 版 开本:16 (787×1092)

2008 年 10 月第一次印刷 印张:21 1/2

印数:1—4 000 字数:463 000

定价:42.00 元

(如有印装质量问题,我社负责调换<明辉>)

丛 书 序

随着电子计算机的普及,人类社会已经进入了信息化社会。以集成电路为代表的微电子技术是信息科学技术的核心技术。集成电路产业是关系经济建设、社会发展和国家安全的战略性产业。伴随着半导体技术、计算机技术、多媒体技术、移动通信等技术的不断创新,集成电路技术得到了迅猛发展。从1958年美国的基尔比发明世界上第一块集成电路以来,集成电路已经从初期的小规模集成电路(SSI)发展到今天的系统芯片(SoC),一直按摩尔定律(Moore law)向前演进。集成电路产业包含相对独立的集成电路设计、集成电路加工制造、集成电路封装测试、集成电路材料、集成电路设备业等,而其中的集成电路设计是集成电路产业发展的龙头。

近年来,我国的集成电路产业迅速发展。2000年以来我国集成电路产值年平均增长率达到30%左右。坚持自主发展,增强技术创新能力和产业核心竞争力,掌握集成电路的核心技术,提高具有自主知识产权产品的比重是我们的历史性任务。

发展集成电路技术的关键是培养具有创新和创业能力的专业人才,因此高质量、较快速度地培养集成电路人才是我们的迫切任务。毫无疑问,大学和大学老师义不容辞地要担负起这一历史责任。2003年以来,教育部先后在全国部分重点高校建设了“国家集成电路人才培养基地”,国务院学位委员会又在2006年批准设立集成电路工程领域培养工程硕士学位课程,意在不仅培养高水平的工学学士、硕士和博士,而且还要培养大量的集成电路工程领域的工程硕士,以满足我国集成电路产业迅速发展的需要。

集成电路技术发展迅速,内容更新快,而我国现有的集成电路工程领域的教科书数量少,而且内容和体系上不能很好地反映学科的发展和工程技术教学的需要,也难以满足集成电路工程领域工程硕士的培养。为此,教育部全国集成电路工程领域工程硕士专业指导委员会和科学出版社,经过广泛而深入的调研,组织编写出版了这套国家集成电路工程领域工程硕士教材。

本系列教材具有以下特色:

1. 内容完整,体系性强。本系列教材包括了集成电路器件、工艺、数字集

成电路设计、模拟集成电路设计、射频集成电路设计以及封装与测试,可以满足集成电路工程领域各个方向的教学。

2. 基础全面,工程性强。教材中不仅对集成电路的基础理论有较详细的论述,而且强调了集成电路的工程性,安排了较大篇幅的内容对具体的集成电路设计技术进行全面的讲解,以使学生在掌握集成电路基础理论的同时,能上机进行具体的设计,加深对理论的理解。

3. 适应教学,自学性强。在教材编写过程中考虑了现有工程硕士的教学时间,以及教学内容的完整性,对各种教学计划,可以灵活地将教材内容进行裁剪。另外,教材中相对突出了以实验为主的实践环节,以便学生自学。

本系列教材的编写人员,不仅有从事教学第一线的高校教师,而且有从事集成电路设计多年,有丰富实践经验的国际著名集成电路设计公司的资深工程技术人员。在此表示衷心的感谢。

国务院学位委员会集成电路工程硕士教育协作组

全国集成电路人才培养基地专家指导委员会

2008年5月

前 言

本书介绍了近年来最新的数字集成电路芯片设计、验证方法和技术发展趋势。本书的基本指导思想是注重理论与实验的结合,用实际电路实例来解释工程师设计芯片面临的具体问题及解决方案。

本书内容共分 10 章,每章均可独立作为教学之用,其内容涵盖基本理论、芯片设计实例以及试验和习题。第 1 章介绍了数字集成电路的历史与现状,及伴随半导体工艺线度的减小带来的对数字芯片设计的挑战;第 2 章通过一个网络路由器芯片的设计阐述了数字集成电路构架特点、设计流程、工艺特性,并从系统工程的角度介绍了芯片的优化设计方法;第 3 章是对 Verilog/VHDL 语言的概述,通过多种单元电路的实例来解释用软件描述硬件的抽象概念;第 4 章是基本组合逻辑、基本时序逻辑电路、状态机以及对 UART 单元设计的介绍,同时也介绍了芯片设计中工业界常用的 RTL 写作规范及指导思想;第 5 章重点描述典型的低功耗数字逻辑电路及逻辑电路中降低功耗的方法;第 6 章是芯片的设计与验证,引入芯片验证平台的建立、测试矢量的构造,并介绍了逻辑功能的形式验证方法;第 7 章是关于芯片的逻辑综合方法,从结构上介绍了近年来 EDA 工具中采用的综合算法和基本概念,并详细描述了芯片设计中采用的综合流程;第 8 章是关于芯片的可测性设计,重点介绍了 CORE SCAN 中 ATPG 矢量测试及边界扫描、逻辑内建自测试等手段对芯片加工生产中可能出现的缺陷所采用的检测方法;第 9 章介绍了 FPGA 设计及 FPGA 对流片前逻辑功能的验证;第 10 章介绍了过去 10 年发展起来的、目前更加成熟的芯片仿真软硬件验证技术(emulation)。本教材还将另配有相应的教学幻灯片和实验手册与实验数据。

本书是作者十多年来参与 IC 设计实际工作的知识总结,所引用的实例多为作者参与芯片设计的经验汇总。本书根据工程中对数字集成电路实施的应用需求,详细分析了数字设计流程中的有关专题,使读者能够在理解设计的基础上,快速进入数字集成电路项目的实际设计中去。

参与本书编写的还有浙江大学电气工程学院副教授竺红卫、明微电子有限公司副总经理李立。天利半导体有限公司设计总监陈博、赵德林,设计经理王富中、简庆龙,张宁、傅勇参加了部分编写工作。本书还收到本领域专家赵显西等的建议及修改意见。时龙兴、于敦山教授和陈春章博士审阅了本书,沙燕萍、刘海川、廖云涛、许承然、孙绪红等协助审阅了部分章节;李莱、艾霞协助完成了本书的校对工作,在此一并表示感谢。

本书的出版得到浙江大学严晓浪教授、清华大学余志平教授的大力支持和推荐,并受益于 Cadence 公司的协助,在此深表谢意。

作者同时感谢芯联集成电路(上海)有限公司总裁高秉强教授的悉心指导和大力推荐。

林丰成

2008 年 5 月于深圳

目 录

丛书序

前言

第 1 章 数字集成电路的历史与现状	1
1.1 数字集成电路的历史与现状	1
1.2 现代数字设计方法的发展	8
1.3 数字集成电路前端设计语言及后端设计软件(EDA)	10
1.4 数字 IC 的几种设计模式	13
1.5 数字 IC 设计面临的挑战	15
1.6 习题	17
参考文献	17
第 2 章 数字 IC 设计方法学	18
2.1 数字 IC 设计流程	18
2.2 层次化设计和模块划分	37
2.3 芯片封装和散热	40
2.4 CMOS 工艺选择	40
2.5 习题	44
参考文献	44
第 3 章 Verilog/VHDL 硬件描述语言	45
3.1 HDL 的历史和优势	45
3.2 Verilog 数据类型与设计结构	47
3.3 基本建模方法	52
3.4 路径延时模型	55
3.5 逻辑行为建模	57
3.6 任务与函数	68
3.7 习题	72
参考文献	74
第 4 章 HDL 逻辑设计	75
4.1 基本组合电路设计	75
4.2 基本时序电路设计	78
4.3 设计同步状态机	80
4.4 SRAM 的设计	81
4.5 复杂数字逻辑设计	85
4.6 设计示例: UART	89

4.7	可综合的 Verilog RTL 设计	101
4.8	代码书写风格	105
4.9	习题	107
	参考文献	108
第 5 章	低功耗数字电路	109
5.1	数字电路介绍	109
5.2	低功耗设计技术	120
5.3	绝热逻辑电路	125
5.4	学习示例	133
5.5	习题	136
	参考文献	138
第 6 章	逻辑电路的设计验证	139
6.1	验证概述	139
6.2	验证平台编码风格	150
6.3	验证平台模块设计	152
6.4	验证平台结构设计	161
6.5	断言	172
6.6	验证质量评估	175
6.7	习题	180
	参考文献	183
第 7 章	逻辑综合	184
7.1	逻辑综合概述	184
7.2	逻辑综合中的基本概念	187
7.3	逻辑综合的步骤	192
7.4	综合脚本实例	203
7.5	现代先进综合技术	219
7.6	习题	224
	参考文献	226
第 8 章	可测试性设计	227
8.1	DFT 挑战和设计方法	227
8.2	JTAG 边界扫描	227
8.3	逻辑内建自测试	234
8.4	存储器内建自测试	236
8.5	自动测试模式生成	239
8.6	存储器电路内建自测试	241
8.7	习题	243
	参考文献	244
第 9 章	FPGA 设计与芯片验证	245

9.1	FPGA 的基础知识	245
9.2	FPGA 的基本结构	246
9.3	FPGA 的设计流程	256
9.4	FPGA 的开发工具	259
9.5	FPGA 的同步设计原则	275
9.6	FPGA 的设计优化技巧	282
9.7	FPGA 设计实践	287
	参考文献	290
第 10 章	基于硬件仿真系统的 IC 功能验证	291
10.1	硬件仿真器的起源	291
10.2	硬件仿真器和硬件仿真系统的定义	293
10.3	硬件仿真系统的实现原理	294
10.4	硬件仿真器系统,验证平台和运行方式	300
10.5	硬件仿真系统的编译	307
10.6	硬件仿真系统的运行控制和查错手段	312
10.7	应用实例分析	315
10.8	总结	324
10.9	习题	324
	参考文献	325
索引		326

大... 算筹... 算盘... 计算机... 集成电路... 历史... 现状...

第 1 章 数字集成电路的历史与现状

本章从半导体技术、分立器件、集成度、摩尔定律等概念出发,讲述数字集成电路的各个发展阶段和发展现状,以及由半导体工艺向纳米技术的不断延伸给芯片设计带来的各种挑战。同时本章阐述大规模集成电路的基本设计理念,并介绍集成电路发展的不同阶段所使用的设计方法以及设计工具对设计本身的辅助作用。此外,本章还对数字电路的设计语言进行了简要介绍。

1.1 数字集成电路的历史与现状

近半个世纪以来,数字半导体技术的发展成为科学与技术各个方面进步的巨大动力,并且影响到了人类活动的各个方面。其中数字采集卡应用于科学研究的各个方面,计算分析、数字控制平台、数字半导体技术成了各学科发展的催化器和加速器。

值得注意的是,计算机的发展一直和数字设计的发展相辅相成,互相促进。每一次计算机性能的提高都离不开数字设计进步的推动,而计算机性能的提高又促进了数字设计的快速发展,同时向数字设计提出了更高的要求,并给数字设计提供了产品方向。

1.1.1 机械式计算机的启蒙时代

在电子元器件发明之前,人们就开始寻求用机器代替人进行计算的可行性。最初出现的计算器就是中国古人发明的算筹(图 1-1)和算盘(图 1-2),此后欧洲陆续发明了计算

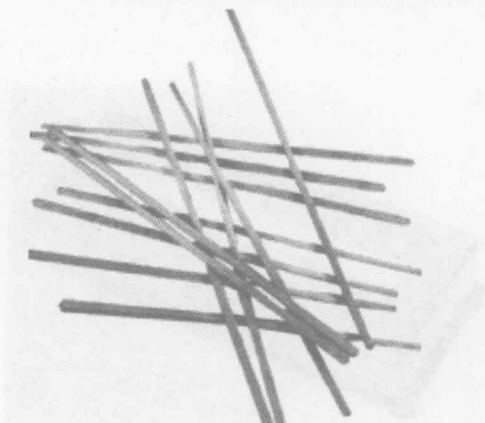


图 1-1 算筹

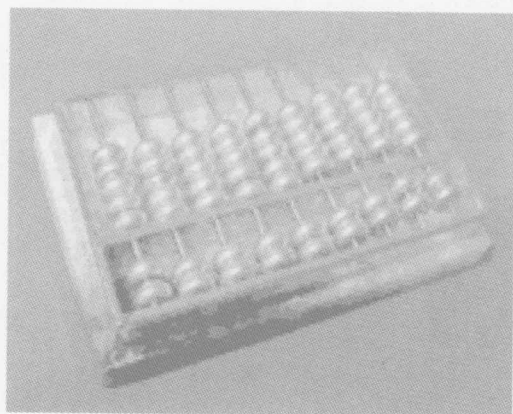


图 1-2 算盘

(图 1-1~图 1-11 来自 http://www.elinkage.com.cn/PC20_historical)

最近,微软公司发布了... 计算机... 集成电路... 历史... 现状...

尺(图 1-3)和手摇式计算器(图 1-4),实现了超越函数的计算和一些开方运算。早期人们创造运算表方法来辅助数字运算,此方法持续使用直到 20 世纪计算器和计算机的普及。

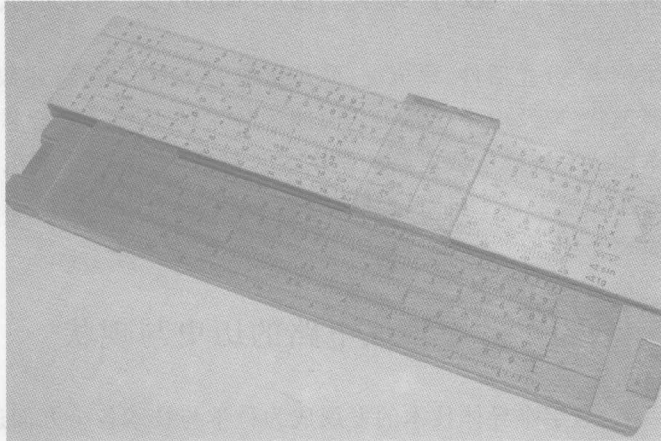


图 1-3 计算尺

法国数学家帕斯卡(Pascal)发明的钟表式齿轮计算机(图 1-5),是机械式计算机的初级阶段。它的外壳用黄铜制成,精致美观。但这台计算机的功能还很差,做乘法时必须用连加的方法;做除法时,也只能用连减的方法。而且这台机器需用一个小钥匙拨动一下方能计算,每次计算结束,都必须复原到零位以后,才可重新计算,很不方便。在计算过程中它又常发生故障。但是帕斯卡计算机的发明是人类在计算工具上的新突破,它发明的意义远远超出了这台计算机本身的使用价值,它告诉人们机器可以代替人的思维和记忆。

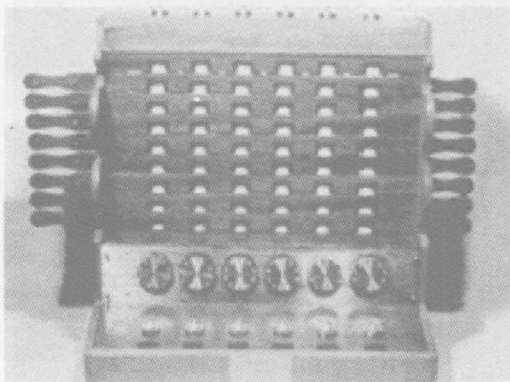


图 1-4 手摇计算器

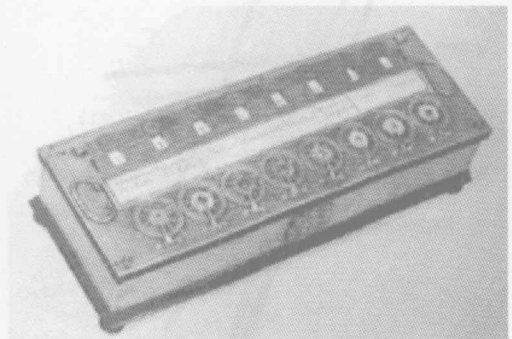


图 1-5 帕斯卡加法器

1703 年,德国数学家莱布尼茨(Leibniz)在中国《易经》的启发下,写出了论文《谈二进制算术》发表在《皇家科学院论文集》上——这就是划时代的电子计算机问世的基础,也是

数字设计的基础。到了19世纪,英国数学家布尔(Boole)运用代数方法研究逻辑学,1844年,他发表了著名的论文《关于分析中的一个普遍方法》,进一步完善了数字设计的数学理论。这些数学理论为日后的数字设计奠定了坚实的科学基础。此后莱布尼茨乘法器(图1-6)及英国数学家巴贝奇微分器(图1-7)也相继问世。

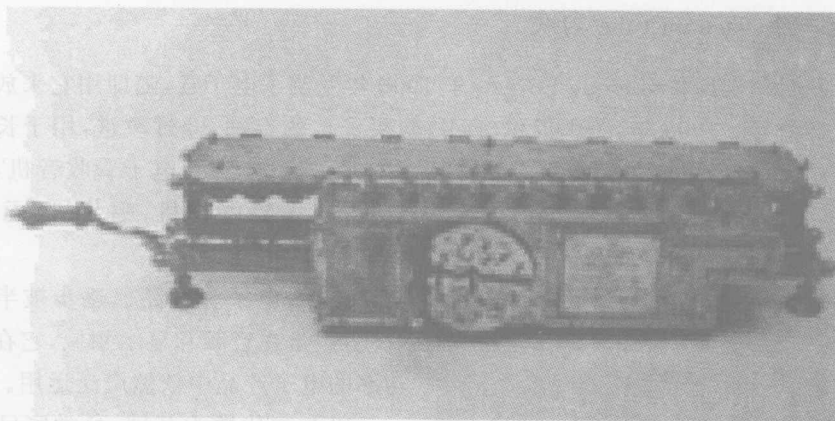


图 1-6 莱布尼茨乘法器

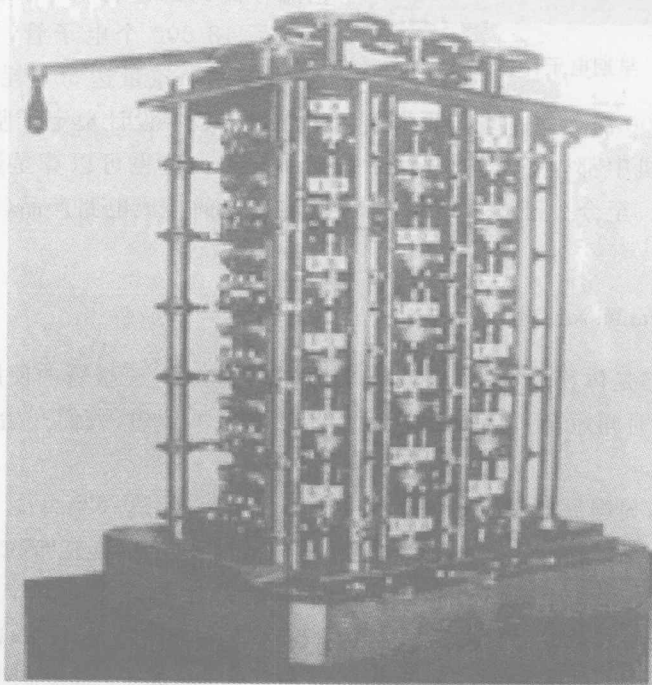


图 1-7 巴贝奇微分器

1.1.2 电子技术和半导体技术的诞生

从 20 世纪 40~70 年代,电子技术和半导体工艺技术的突飞猛进为数字设计的发展提供了新的舞台,数字设计随着电子和半导体技术的发展而壮大,并突飞猛进。

1. 电子管(vacuum tube)时代

美国发明家佛斯特(Lee de Forest)于 1906 年发明了电子管,随即用它来放大无线电信号和声音信号。1909 年,美国贝尔(Bell)购买了他的专利,经过改进,用于长距离电信信号的放大,之后以电子管为核心器件陆续发明了许多产品:电子管收音机、电子管录放机、电子管电视机、唱片机、无线电发报机等^[1]。

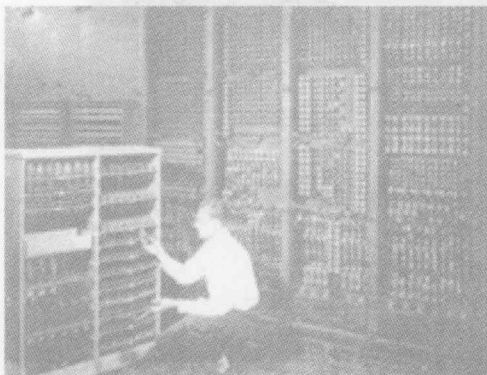


图 1-8 早期电子计算机

至今,电子管产品已逐步被半导体产品取代,但是在音频和显示领域,它在其他需大功率的电子产品中依然广泛运用。

以布尔代数为基础,科学家已经在电子管的基础上实践数字设计,当时发明的电子计算机能够进行多种运算,并把处理输入的信息存储到磁性材料中。虽然这个计算机使用了 18 000 个电子管,1500 个继电器,占地 150m²,重量达 30t,耗电达 140kW 时,

但运算速度仅 5000 次/s。这些实践为以后的大规模数字设计奠定了坚实的基础,日后功能强大的计算机中都留下了它的设计思想和痕迹。这也可以算是数字设计在电子管上的最初实现。至今少于 18 000 个电子管的设计的集成电路产品(图 1-8)仍然不占少数。

2. 晶体管(transistor)时代

电子管的缺陷是体积大,功耗过高,价格昂贵,易破碎。三极管的使用效率非常低,加上灯丝过热,使用时间短,特别是处理高频信号的效果不理想,人们开始寻找电子管的替代元件。

1945 年秋天,美国贝尔实验室成立了半导体研究小组,这一小组由 1936 年进入贝尔实验室的肖克莱(William Schottly,理论物理学家)负责,成员有布拉顿(Walter Brattain)、巴丁(John Bardeen)等科学家。1946 年,半导体组把注意力集中到两种最简单的半导体材料锗和硅上,经过反复实验巴丁和布拉顿制成了固体器件。他们利用两个靠得很近,间距仅为 0.05mm 的触须接点来代替金箔接点,制成了“点接触型晶体管”(point-contact transistor),见图 1-9。这一实验发现晶体管具有放大电流的作用。1947 年 2 月 6 日,世界上最早的实用半导体晶体管问世了。

这个晶体管在首次实验时,能把音频信号放大 100 倍,其外形比火柴棍要短粗一

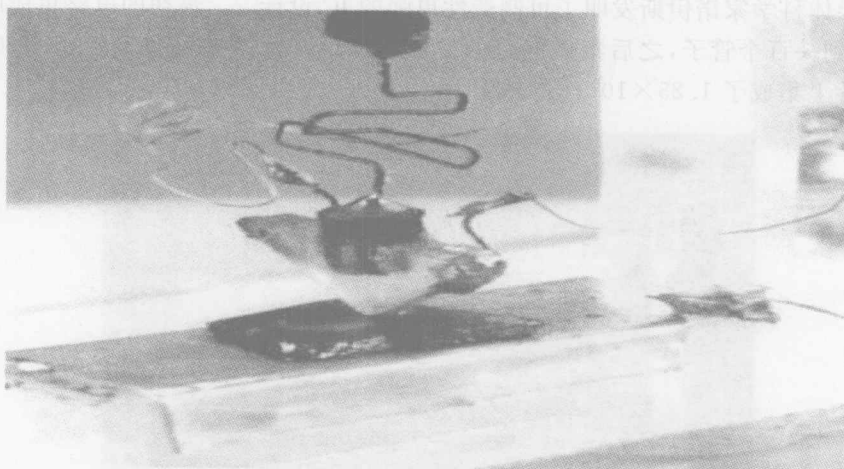


图 1-9 点触式晶体管

些。1948年2月,肖克莱发明了面接触式晶体管(junction transistor),这就是今天仍在使用的晶体管结构。在晶体管的研究过程中,肖克莱等还发现了结型场效应管的工作原理,为后来的MOS管集成电路奠定了基础。从此人类进入了硅飞速发展的黄金时代^[2,3]。

由于晶体管体积小,能耗低,而且性能更加稳定,逐步取代了电子管的地位。第一个晶体管在1951年正式应用到产品设计中,那只是一个助听器,不过很快就运用到了所有的电子产品领域。

3. 从分立到集成

数字设计在晶体管设计平台上得到更多实践机会,也得到了更快的发展。最好的实践又是在计算机上得到体现的——更多的个人和商业团体投入计算机的研发当中,更快的晶体管计算机被研制出来,计算机慢慢地从研究室走向市场,同时数字设计也有了更广阔的发展空间。

以分立晶体管为主开发的产品,主要是以模拟电路设计为主,即便是到了后来,也仅仅是以取代电子管为目标。一直到20世纪80年代,很多电器和其他产品的结构都保留着电子管的痕迹,系统电路复杂而且成本较高。数字设计并不能在其中发挥很大的作用,直到近年,数字设计才有了巨大优势,这些产品慢慢走向模数结合的设计。

电子管的很多缺点延续到分立晶体管身上,复杂的连线导致电路系统设计复杂,而且体积、功耗比较大,电子产品的电路成本和使用成本都比较高。克服晶体管当前的缺陷成为半导体工艺工程师后来追逐的主要目标。

首先,1957年,德州仪器(Texas Instruments)发明了平面晶体管,德州仪器的工程师基尔比在此基础上制造出第一块IC(integrated circuit),集成了1个晶体管,1个电容,1个电阻,如图1-10。之后,基尔比在IRE(美国无线电工程师学会)的一次会议上宣布“固体电路”(solid circuit)的出现,这就是以后的“集成电路”的代名词。1959年,仙童(Fair-

child) 半导体科学家诺伊斯发明了可制造性更强的 IC 设计^[4]。最初的电路集成度只有几十个管子到一百个管子,之后集成电路的发展可以用“爆炸”来描述,在 Intel 2004 CPU 90nm 芯片上集成了 1.25×10^8 个晶体管。

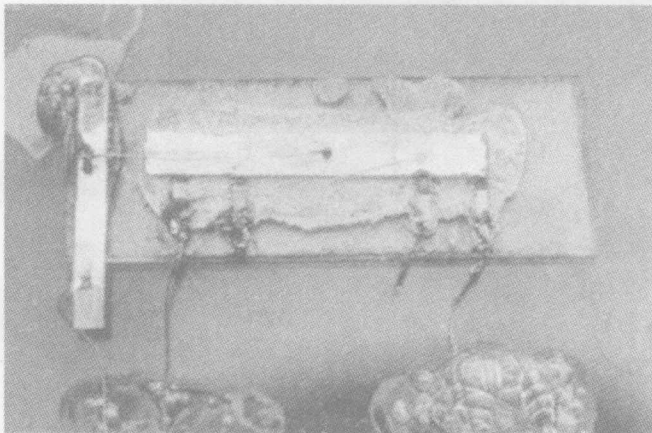


图 1-10 基尔比制造的第一块 IC

最初的数字集成电路是以晶体管为主的 TTL 电路,第一块数字集成芯片就是 1962 年 TRW 推出的 TTL(transistor-transistor logic,晶体管逻辑电路)集成电路^[5];1966 年,第一块 ECL(emitter coupled logic)IC 由摩托罗拉(Motorola)设计推出。

肖克莱提出场效应管原理后不久,贝尔实验室的 Frosch 开始研究硅的氧化,随后 Atalla 小组发现,硅经过自然氧化后,平面性极好。1960 年,Duane Kahng 在此基础上制造了第一个场效应管。1963 年,RCA 制造了第一块 PMOS IC,同年,仙童公司的 Frank Wanlass 发明了 PMOS 和 NMOS 的互补电路,这正是现代集成电路所采用的 CMOS 结构,这也是数字集成电路中最基本的结构单元^[4~6]。而真正的金属栅 NMOS 诞生于 1970 年,由 IBM 公司制造。

TTL 和 ECL 都是由晶体管组成的数字逻辑结构电路,而 CMOS 则是由场效应管(PMOS,NMOS)组成的数字逻辑结构电路,晶体管和场效应管又代表两种不同的制造工艺,后来证明 CMOS 电路才是数字设计的首选,主要原因是 CMOS 工艺可以缩小线宽,提高集成度,而双极型工艺(晶体管)在线宽上受到了限制,所以我们现在主要使用 CMOS 来设计数字电路。晶体管在数字上的设计还有一席之地,原因在于它的特点是驱动能力较强,而且频率响应相对较快,所以在一些要求大驱动、高速度的接口部件,或者是模数接口部件,都有它的适用场所,而且现在的分立元器件市场,也还常常看到小规模集成度的 TTL IC 的身影,它们常常在电路产品系统中起信号中继增强的作用。

4. 集成度的迅猛发展

1) 第一块微控制器 IC(microprocessor)

1969 年,在日本计算器公司的委托下,Intel 公司开始了四位总线的、具有简单指令的集成微控制器 4004 的研制,历经两年的艰苦努力,终于在 1971 年研制成功,这就是现在

CPU(center processor unit)的原始模型,如图 1-11 所示。实际上,4004 由 3 块芯片封装组成,一块是 320bit 的 RAM(随机存储器),一块是 2Kbit 的 ROM(只读存储器)和一块 4 位总线的处理器。4004 的处理器使用了大约 2300 个 MOS 管,采用 $10\mu\text{m}$ 线宽的 PMOS 硅栅工艺,工作时钟为 108kHz,整个芯片面积为 13.5mm^2 。1972 年,Intel 研制成功 8 位微控制器 8008,这款芯片很快进入市场并在商业上获得了巨大成功。

很快 Westinghouse 公司的 John Murtha 发明了 DSP(digital signal processor),虽然不是现代完整意义上的 DSP,但是它阐述了饱和算法——一个防止运算溢出的关键技术,现在广泛用于 DSP 芯片中。

1972 年,IBM 的工程师 Dennard 和 Gaensslen 在从 $5\mu\text{m}$ MOSFET 工艺缩小到 $1\mu\text{m}$ 工艺的时候,引入了电场常数来建立等比例缩小理论并指出它的局限。随着线宽的缩小,如果要保持电路特性不变,那么几乎每个管子性能都需要提高。这个理论立刻终结了双极型工艺的主导地位,因为晶体管不具备 MOSFET 的特性,并不能像 MOSFET 那样缩小^[7]。

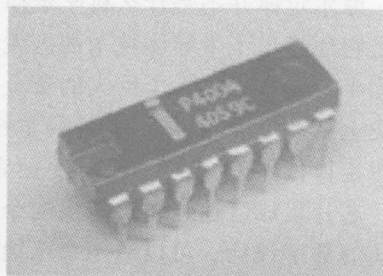


图 1-11 Intel 的 4004

2) 摩尔定律

数字集成电路的集成度从 20 世纪 70 年代开始了从未停息的技术竞争和革新。摩尔(Gordon Moore, Intel 的创始人之一)在 1964 年提出了著名的摩尔定律——“每 18 个月,芯片的晶体管密度将提高一倍,运算性能提高一倍”,或有人把它注解为“每 18 个月,CPU 的运算速度将提高一倍”。

半导体发展的事实也像摩尔定律所预言的一样,科学家和工程师解决了一个又一个技术障碍,使 MOS 工艺每隔几年线宽就缩小 $1/2$,如下展示了这个发展历程:

1970, Intel, 线宽 $8\mu\text{m}$,	1103 DRAM	
1971, Intel, 线宽 $10\mu\text{m}$,	4004 micro-processor,	2300 transistors
1972, IBM, 线宽 $1\mu\text{m}$,	DRAM	
1974, Intel, 线宽 $6\mu\text{m}$,	8080 CPU,	6000 transistors
1978, Intel, 线宽 $3\mu\text{m}$,	8088/8086 CPU,	29 000 transistors
1982, Intel, 线宽 $2\mu\text{m}$,	256kbit DRAM	
1982, Intel, 线宽 $1.5\mu\text{m}$,	80286 CPU,	134 000 transistors
1982, Intel, 线宽 $1.5\mu\text{m}$,	80386 CPU,	275 000 transistors
1986, Intel, 线宽 $1.2\mu\text{m}$,	1Mbit DRAM	
1988, Intel, 线宽 $0.8\mu\text{m}$,	4Mbit DRAM	
1989, Intel, 线宽 $1.2\mu\text{m}$,	80486 DXTM,	275 000 transistors
1991, Intel, 线宽 $0.5\mu\text{m}$,	16Mbit DRAM	
1993, Intel, 线宽 $0.35\mu\text{m}$,	CPU Pentium,	3 100 000 transistors
1994, Intel, 线宽 $0.35\mu\text{m}$,	64Mbit DRAM	
1995, Intel, 线宽 $0.35\mu\text{m}$,	CPU Pentium Pro™,	5.5M transistors

1997, Intel, 线宽 0.35 μm ,	CPU Pentium ProII™,	7.5M transistors
1998	线宽 0.25 μm ,	256Mbit DRAM
1999, Intel, 线宽 0.18 μm ,	CPU Pentium ProIII™,	28M transistors
2000, Intel, 线宽 0.18 μm ,	CPU Pentium Pro4™,	42M transistors
2004, Intel, 线宽 0.09 μm ,	CPU Pentium4 prescott™,	125M transistors

摩尔定律并不是什么科学定律,它的意义在于预言了半导体的技术发展前景,最重要的是它还指出了半导体技术的巨大市场价值和广阔的商业机会。在它的影响下,整个人类为半导体技术投入了巨大的资金、人力、物力,吸引了最杰出的人才,半导体技术成为人类史上最辉煌的、发展最快的科学技术,摩尔本人也因此获得了巨大荣誉。一直到今天,摩尔定律依然以“更快、更小、更便宜”的核心思想指导着芯片设计行业的发展^[8]。

芯片集成度达到超大规模的今天,我们可以在这样的平台上进行自由的、大规模的、高速的数字设计。可以毫不夸张地说,只要能用数学算法和软件算法描述清楚,就能开发出数字 IC 产品,数字 IC 的产品也越来越多样化。近年来,数字 IC 甚至有大规模替代模拟 IC 的趋势,而越来越多的模拟 IC 开始采用混合设计的方式,嵌入数字设计模块,用于降低功耗,提高信号处理和存储能力。

1.2 现代数字设计方法的发展

在 CAD(computer aid design)软件工具成熟之前,设计数字电路只能基于最原始的手段,工程师把电路图画在图纸上,然后由人工完成繁重的计算验证(尤其是 TTL 的集成电路设计),工程师对着原理图手工画成多层版图(辅助工具最初是尺和笔),再把版图刻成模板,最后再用模板开始半导体器件一步一步的制造流程。由于处处有手工参与,出错几率非常大,严重影响了研发周期和成本。图 1-12 是早期的数字电路开发流程。

1.2.1 自底向上设计

数字设计工程师在多年的设计实践之后,开始总结数字设计开发的流程。随着计算机软件的发展,软件工程逐渐形成为一门严谨的管理学科,数字 IC 设计借鉴软件工程的流程和设计方法,并提出了自底向上(bottom-up)的设计理念,如图 1-13 所示。

自底向上流程是集成电路和 PCB(print circuit board)的传统设计方法,该方法盛行于 20 世纪 70 年代。自底向上设计流程考虑到了分工合作的问题,早期数字电路设计规模不是很大(小于一万门),而且在多年的电路设计经验中积累了很多固定的基本逻辑单元,例如,与(AND)、或(OR)、与非(NAND)、或非(NOR)、异或(XOR),同时也积累了固定的时序模块,如 FLIP-FLOP 触发器、D 触发器、JK 触发器还有 T 触发器等。由这些基本单元——或称门级模块,通过组合可以设计简单的功能模块,再由这些功能模块组成较大的模块,直至组成整块 IC。图 1-14 是一个简单模块的移位寄存器电路图。

自底向上设计方法是早期使用的设计方法,当时的设计规模并不大。但是当数字设计跨入大规模集成度的时代,自底向上的缺点开始暴露,越到接近流片阶段,发现的问题越多,同时修正问题的难度也越大,修复问题所需时间越长,甚至会使得产品研发计划流产,