

37th
ELECTRONIC COMPONENTS
CONFERENCE

1987

国际电子元器件新技术

分立元件
材料
制造工艺
连接器
互连

封装
混合微电路
可靠性
光纤

电子工业部阻容专业科

六月

电容

主生导

元件), 宣
材料对金属膜

国际电子元器件新技术

电子工业部阻容专业科技情报网译

九八八年六月

国际电子元器件新技术

电子元件与材料》1988年增刊

(国内统一刊号: CN 51-1241)

•

电子工业部阻容专业科技情报网

•

四川省郫县犀浦印刷厂印刷

关于参加在美国波士顿召开的第37届

电子元件会议 (ECC) 的情况

章士瀛

美国第37届电子元件会议于1987年5月11日至13日在波士顿召开,有30多个国家和地区、600余人参加。会议划分成十五个学组,共发表论文90篇。十五个组的名称是连接器、封装制造技术、光纤、混合微电子学、封装的电气效应、电子用陶瓷和其他材料、电阻器和其他元件、对可靠性的固有污染效应、封装内的热散、引线键合和焊接、电子用无机材料。全部论文分别在各组会议上宣读并回答听者提出的问题。会议期间还特邀请三位知名专家做专题报告:题目是“对制造技术的工程教育”、“通信和电子计算机技术对实现竞争优势的战略应用”、“对真实工程的教育工程师”。这次学术会议集中反映了电子元件与材料在国际上发展的趋势,新的成果和达到的新水平以及前沿技术和课题。从十五个组和90篇论文看,除介绍新材料、新元件、新工艺、新方法外,重点反映了五个方面的发展趋势。

1. 表面安装技术 (SMT), 是这次会议的主要内容,有三分之一多的论文涉及到这个问题。

2. 片式元件 (SMC), 其中包括电容器、电阻器、连接器、铁氧体厚膜电感器、压电变压器、各种载体芯片等,其中多层陶瓷电容器占突出地位,单独设立一个小组 (MLCC)。

3. 封装技术,包括封装的制造、混合微电子集成、多层陶瓷-玻璃基片、多层陶瓷-有机材料复合基片,电子浆料、针阵列封

装 (PGA)、低介电常数的玻璃-陶瓷以及封装的设计、工艺和可靠性。

4. 新的制造技术和生产技术,包括新的元件和材料的制造方法和工艺以及电镀、键合和焊接等。

5. 可靠性,包括失效物理分析、加速寿命试验技术和方法、制造工艺的影响和改进、芯片外贴可靠性等。

这些发展趋势和前沿技术对我国当前的科研、新品试制和生产都有十分重要的参考价值,我们可以借鉴和应用国际上的研究成果,以利于我国电子元件工业的发展。

我电子元件小组由五人组成,来自五个单位,都是论文的作者,分别在四个组上宣读了论文。他们是:

谢寄石 (成都电讯工程学院四系副主任、副教授)、在第二组 (封装的制造技术),宣读的论文是“一种多芯片载体技术”。

宋金声 (电子工业部23所工程师),在第七组 (光纤),宣读的论文是“一种新型的光电混合开关”。

章士瀛 (七一五厂总工程师、高级工程师),在第十组 (电子用陶瓷和其他材料),宣读的论文是“无铅低温烧结多层陶瓷电容器的介质材料”。

李兴教 (华中工学院教授、博士生导师)在第十一组 (电阻器和其他元件),宣读的论文是“金属氮化物钝化材料对金属膜电阻器特性的影响”。

云母纸”。

羊士

我受中国电子学会电子元件学会的委托，借参加 ECC 之机联系美国有关学术团体和专家参加我中国电子学会电子元件学会在一九八九年十月在北京主持召开的国际电子元件与材料会议 (IECMC)。

在美国每年召开的 ECC，是我电子元件工业和电子元件学会非常对口的学术会议，很有针对性，也是国际上有威望、有影响的学术会议。可使我了解国际上电子元件发展的动向和前沿技术，对我电子元件工业和电子元件科研、生产很有参考价值，建议每年继续推荐论文、组团出席会议、加强与国际上的学术交流。根据第35届 ECC 论文集翻译出版的情况，国内电子元件科技工作者很感兴趣，认为很有应用价值。这次37届论文集，按学会领导的指示和元件界的要求，再次翻译出版。

以上介绍和建议供参考。器用中，器容
多中其，卷书各科舞麻谷，器丑变虫丑，器
小个一立野越单，奇虫出类古器容虫查调县
(MCC) (MCC) (MCC)

目 录

连 接 器

- (85) 分层互连研究 J.R.Ashman 著, 任国泰译, 戴富贵校 (1)
- 高速脉冲传输用的高密度多触脚连接器
- S.Inagaki, K.Nakano 著, 何志远译, 任国泰校 (4)
- 利用多层金属/聚合物结构的高性能高密度连接器
- (103) C.H.Chung, R.T.Smith 著, 郑华宇译, 傅成君校 (10)
- 针栅阵列式封装件零插入力插座的若干可靠性问题
- (108) Bill Pauza, Bill Scheingold 著, 陶光发译, 洪伟年校 (17)
- 升温及其对连接器用户的重要性
- (114) R.A.Pope, D.J.Schoenbauer, 付家浩译, 任国泰校 (21)
- 零插入力连接器设计参数的试验
- (119) W.L.Brodsky 著, 贾继昌译, 曾宪凯校 (28)

封 装 技 术

- (120) 使用载带自动焊接的新型卡片组装技术
- (128) S.Nakao, T.Hashimoto, Y.Nemoto, M.Kohara, H.Shibata 著, 夏云章译, 王用道校 (33)
- (138) 具有光窗的模制空腔封装的研制
- T.Kondoh, H.Shibata, Y.Yama, H.Genjho, M.Iwasaki, S.Matsuda, T.Takahama 著, 汪涌译, 谢寄石校 (39)
- 铜喷镀封装及薄膜电介质
- (157) J.J.Felten, K.D.Moguel, E.M.Iorfido 著, 况石译, 校 (44)
- 表面安装元件引线平整度测量的一种方法
- P.A.Deane, J.S.Erich, T.E.Marinis 著, 李理译, 傅成君校 (47)
- (167) 表面安装——标准何在?
- J.T.Lynch 著, 陈杰译, 李代涌校 (55)
- 多芯片载带技术 谢寄石、王用道著 (62)

芯片连接的可靠性

- (168) 封装的GaAs MMIC和LSIC元件的机械应力可靠性因子
- R.P.Vidano, D.W.Paananeh, T.H.Miers, J.Krause, K.R.Agricola, R.L.Hauser 著, 李宏德译, 陈艾校 (66)
- 塑料包封的剪切应力估价
- D.R.Edwards, K.G.Heinen, J.E.Martinez, S.Groothuis 著, 杨大本译, 陈艾校 (74)
- (177) 芯片水平开裂——集成电路器件的一个成品率和可靠性问题

Y.M.Kasem, L.G.Feinstein 著, 李智译, 陈星弼校……………(85)
高可靠性芯片键合技术在低温工艺方面的进展

T.Uda, Y.Takeo, K.Sahara, K.Suroda, K.Otsuka,

T.Sato 著, 游文南译, 胡忠诤校……………(93)

Ag/玻璃粘接芯片的非破坏性检验

(1) L.W.Kessler, J.E.Semmens, K.Walter 著, 欧阳煦译, 胡忠诤校……………(98)

MLCC 元件

多层陶瓷电容器中晶界的作用

(101) S.S.Villamil, H.Y.Lee, L.C.Burton 著, 戴富贵译, 来子庆校……………(103)

用于滤波连接器的陶瓷电容器

(102) R.R.Honig 著, 张梅芳译, 庞天柱校……………(108)

用于多层陶瓷电容器质量鉴定的高加速寿命试验 (HALT)

(103) R.Munikoti, P.Dhar 著, 王兴华译, 邓国强校……………(114)

高Q值陶瓷电容器特性的测量

(104) M.Ingalls, G.Kent 著, 夏林甫译, 周煜明校……………(119)

影响片式电容器热冲击特性的因素

B.S.Rawal, R.Ladew, R.Garcia 著, 濮实译, 马允中校……………(129)

多层片式电容器端头组成: 镀敷底层及其镀敷技术

C.F.Smith, Jr. 著, 濮实译, 魏道兴校……………(138)

多层陶瓷电容器镀Ni层诱发的应力

R.D.Smith, B.B.Womack 著, 向勇译, 曾宪凯校……………(154)

电子有机材料

集成电路包封用液滴树脂

(14) S.Yamaoka, A.Kusuhara, Y.OKabe 著, 游文南译, 胡忠诤校……………(157)

用特殊组分的环氧模塑混合物改进耐潮性

(15) R.Sameshima, S.Tanimoto, K.Tanake, S.Koshibe,

M.Kakei 著, 黄书万译, 陈艾校……………(162)

用于大芯片半导体器件的新型超低应力树脂密封

(16) Y.Nakamura, S.Uenishi, T.Kunishi, K.Miki, H.Tabata,

K.Kuwada, H.Suzuki, T.Matsumoto 著, 黄可译, 李燕校……………(168)

高速自动加工小片接合用银-玻璃填料粘合剂的流变性

G.C.Bell, Jr., C.M.Rosell, S.T.Joslin 著, 沈念岗译, 李洪楨校……………(173)

覆铜聚酰亚胺薄膜的释气研究

(17) R.B.Douglas, J.M.Smeby 著, 聂玉瑞译, 沈念岗校……………(177)

制造工艺

用阳极电解印刷术测定铜引线框架镀银的孔隙率

C.H.Lowery 著, 汪乾译, 陈盐贤校……………(182)

厚膜混合电路浆料喷印工艺的研究和应用

- K.F.Teng, R.W.Vest著, 李龙兴译, 张经国校……………(187)
塑料包封的封装方法

- Y.Ono, T.Yamamoto, M.Yano, O.Fujikawa著, 卜乙译, 冯粉娟校……………(191)

利用铁磁浆料改进厚膜电感器的性能

- A.Elshabini-Riad, J.C.Toscano, B.Lim, E.W.Stephenson著,
张明云译, 杨战胜校……………(195)

封装用光敏聚酰亚胺评述

- P.G.Rickerl, J.G.Stephane, P.Slota, Jr., 著, 贾清河译, 刁晓玲校……………(200)
用于表面组装PTF电阻的稳定性

- E.Tsunashima著, 韩学鸿译, 王婉玉校……………(206)
分立器件的ESD损坏

- E.Errett, M.Strizich, B.Wensink著, 王宏天译, 徐晶校……………(212)

光 纤

光电子器件装配和封装中的关键问题

- Robert L.Holman著, 宋金声译, 郑泽校……………(216)
用于通信的光纤器件

- M.Corke, K.Sweeney, R.Prater, J.Muhs, K.Schmidt著,
唐翠南译, 宋金声校……………(222)

用于传感器的光纤器件

- M.Corke, P.Akhavan-Leilabady 著, 陈小宝译, 宋金声校……………(235)
一种新型的光电混合开关 宋金声、张善祥 著……………(247)

混合微电子

大面积多层厚膜表面组装件的设计、制造及性能测试

- B.M.Romenesko, G.V.Clatterbaugh, H.K.Charles著,
夏林甫译, 周煜明校……………(251)

大规模混合集成电路(LSHIC): 一个实例的研究

- H.J.Curnan, P.Bokalo 著, 王兴华译, 邓国强校……………(263)
氮气烧成电阻器: 厚膜混合电路的形成技术

- P.C.Donohue, J.Hormadaly著, 李荣清译, 楼才官校……………(275)
铜导体和氧化钨-玻璃电阻在便携分格式对讲机高频混合集成电路上的应用

- T.Ogawa, M.Fujii, T.Asai, K.Takahashi, A.IKagami著,
李代涌译, 蔡松鹤校……………(284)

低介电常数厚膜材料的特性及研制

- D.W.Kellerman著, 周煜明译, 夏林甫校……………(291)
RF调整厚膜电阻的可行性研究

- Alfonso Di Mino, Andre Di Mino, J.C.Houge, L.K.Keys著, ……(299)

周煜明译, 夏林甫校 (301)

封装的电效应

可控和非可控阻抗环境中的高速互连测试

D. Wissel 著, 丁友石译, 汪福章校 (306)

单片CMOS封装的电效应

Eric M. Foster, 丁友石译, 汪福章校 (314)

δ -I 噪声的一种新型模拟

Robert E. Canright, Jr., 崔殿亨译, 王宝善校 (325)

用模拟和仿真方法得到的耦合、埋入式微带线的特性

R. Senthinathan, J. Prince, M. Scheinfein, 王宝善译, 汪福章校 (332)

多层陶瓷针阵列封装的电特性

M. A. Schmitt, B. K. Bhattacharyya, 汪福章译, 王宝善校 (340)

集成电路封装的电性能: 三维结构

M. Scheinfein, J. Prince, 汪福章译, 王宝善校 (345)

电子用陶瓷和其他材料

氧化铝多层布线阵封装

N. Iwase, T. Yanazawa, M. Nakahashi, K. Shinozaki, A. Tsuge, (352)

K. Anzai, 楼才官译, 李荣清校

倒装焊和大尺寸硅芯片安装用的新型陶瓷和塑料复合基片

Y. Iwata, S. Saito, 傅成君译, 李荣清校 (361)

VLSI封装用具有Ag-Pd导线的低介电常数多层玻璃-陶瓷基片

Y. Shimada, Y. Yamashita, Y. Shiozawa, M. Suzuki (367)

H. Takamizawa, 钟彩霞译, 倪景棠校

超低介电常数陶瓷及其成分——用于高速IC封装

U. Mohideen, T. R. Gururaja, L. E. Cross, W. Yarbrough, (376)

A. Das, J. Yamamoto, R. Roy, 李荣清译, 楼才官校

无铅低温烧结多层陶瓷电容器介质材料

王振平, 章士瀛 (383)

电子封装用金属-堇青石体系的相容性研究(为铜而制备的合金添加剂改善了铜

与堇青石的粘附性)

R. G. Thompson, D. L. Shealy, H. T. Tohver, 向勇译, 张伟祖校 (389)

Pb(Ti, Mn)O₃和(Pb, Ba)(Ti, Mn)O₃系统的PTC和NTC效应

孙宣仁, 庄严, 谭小球 (395)

电阻器和其他元件

金属氮化物钝化材料对金属膜电阻器性能的影响

李兴教, 姜贵云, 王桦, 曾祥斌, 曾亦可, 周峰, 汤劲松, 杨彦章, (399)

苏钧, 易德兴, 宗祥福, 顾孝义

铝电解电容器的析氢

- G. J. Buczkowski, W. J. Bernard, 戴富贵译, 沈念岗校 (406)
- 安装在双列直插式集成电路块下的高性能去耦电容器
M. S. Hyslop, A. N. Gilderdale, J. M. Hernandez, R. W. Larson, 戴世超译
W. A. Watson, 王保华译, 梁友广、毛祖佑校 (416)
- 一种新型的电介质材料——511型云母纸
陈国荣 (422)
- 大面积、大功率、高压双扩散金属氧化物半导体晶体管
A. Cogan, N. Maluf, R. Blanchard, 曾宪凯译, 王铁汉校 (428)

对可靠性的固有污染效应

- 塑料包封集成电路在PTH可靠性试验中的应力相关腐蚀失效
J. C. Bolger, 杨大本译, 胡忠诤校 (431)
- 根据断裂力学对在温度循环下集成电路塑料封装寿命的估算
A. Nishimura, A. Tatmichi, H. Miura, T. Sakamoto, 陈 艾译, 胡忠诤校
..... (440)
- 含银环氧树脂粘结剂中有机物热除气对铝焊区的污染
M. M. Kban, T. S. Tarter, H. Fatemi, 邓 宏译, 陈 艾校 (447)
- 塑封微电路中的氯含量与电路寿命的关系
K. Gustafsson, U. Lindborg, 苏明铁译, 陈 艾校 (454)
- 有机涂覆金属化铝腐蚀器件的加速试验性能
P. Thompson, R. E. Thomas, 游文南译, 胡忠诤校 (463)

封装内的热散

- 芯片固定设计及其对芯片和固定材料中热应力的影响
E. Suhir, 张 鹰译, 胡忠诤校 (470)
- VLSI系统的多芯片封装设计
C. J. Bartlett, J. W. Segelken, N. A. Teneketges, 李 智译, 唐茂成校 (485)
- 带引线的陶瓷芯片载体的热性能
D. W. Copeland, 严康宁译, 胡忠诤校 (491)
- VLSI封装的热模型建立及热特性描述系统的设计和性能
Z. J. Staszak, B. Cooke, D. Shope, M. Jafar, N. Chidambaram,
J. L. Prince, 庞天柱译 (495)
- 粗糙和光滑隔离平板的浮力——诱发强制对流
A. M. Anderson, R. J. Moffat, 庞天柱译 (503)
- 用于高密度封装的浸入式冷却技术
K. Yokouchi, N. Kamehara, K. Niwa, 王保华译, 张伟祖校 (509)

引线键合和焊接

- 用于球焊的铝丝 A. J. Otto, 张本太译, 易 兵校 (514)

节省费用的引线键合质量100%筛选的进展

- (300) J.I.Tustaniwskyj, R.J.Usell, Jr., S.A.Smiley, 袁华信译, 纪 晴校 (522)

关于铝电极上的铜球焊的可靠性研究

- (311) J.Onuki, M.Koizumi, I.Araki, 姚维中译, 易 兵校 (530)

超大规模集成电路芯片利用堆焊凸台互连的工艺

- (323) N.Matsui, S.Sasaki, T.Ohsaki, 杜贵枢译, 易 兵校 (537)

表面组装芯片载体中焊接点内的蠕变和应力弛豫

- (381) P.M.Hall, 李登芳译, 纪 晴校 (542)

表面安装技术(SMT)焊接点在机械疲劳下的实验分析

- J.Lau, G.Harkins, D.Rice, J.Kral, B.Wells, 袁华信译, 纪 晴校

(554)

铅基低锡焊料的疲劳寿命的预测

- S.Vaynman, M.E.Fine, D.A.Jeannotte, 姚维忠译, 易 兵校 (561)

电子用无机材料

金属薄膜与聚酰亚胺的附着力

- (374) K.Seshan, S.N.S.Reddy, S.K.Ray, 徐 晶译, 张如明校 (567)

用于基片和气密封装互连的一种新金属化工艺

- (381) P.Nguyen, F.Bachner, 王婉玉译, 韩学鸿校 (571)

铜/聚酰亚胺薄膜多层互连的电特性

- (383) T.A.Lane, F.J.Belcourt, R.J.Jensen, 张经国译, 魏道兴校 (576)

独石压电陶瓷变压器

- 李龙土, 邓维体 (584)

集成电路组装中用的金

- (374) I.Nishino, K.Mukoyama, S.Tomiyama, 张如明译, 方尔清校 (587)

离子镀金膜的性能和摩擦特性

- (381) T.Spilvins, 张如明译, 方尔清校 (593)

用于生产和维修中的电化金属化

- (381) M.Rubinstein, N.Robers, (598)

(432) Z.I.Staszak, B.Cooke, D.Shope, M.Jalar, N.Chidambaram,

(432) J.L.Prince, 陈天柱译

(503) A.M.Anderson, R.I.Moffat, 陈天柱译

(503) K.Yokouchi, N.Kamehara, K.Niwa, 王健译, 张维良校

引线键合和焊接

(514) A.I.Otto, 袁本杰译, 纪 晴校

分 层 互 连 研 究

J. R. Ashman

三家英国连接器制造商共同协作研制了一种隔板式互连系统，并同IEE（英国电机工程师学会）配合，以建立一种新的设备实施标准，本文叙述这方面的工作。

电子封装、互连和超大规模集成技术的进步，伴随着表面安装技术的逐步引入，对电路板的成本和测试时间有着巨大的影响。

封装密度的增加已是生产工程师关心的事情，他们面临着同测试最终产品有关的不可避免的困难和高成本问题，尤其是要编制昂贵的诊断程序时，更是如此。同时，二次加工造成了新的问题，这是由于卸除和更换焊入的多脚元件而不削弱最终产品的整体质量是困难的。

在英国，British Telecom和Plessey公司的先进技术小组对这些问题已研究好些时间了。作者所在的公司也是如此，它作为一个主要的连接器制造商关心的是较少地致力于现有元件的改进，以满足表面安装设计的要求，而较多地集中力量于基本的设计原理及其根本的科学本质。

各方都独立地得出了大致相同的结论。这可能首先是由于认识到，无论是最初生产还是现场使用，测试一个给定外形尺寸的组件的问题都会由于复杂度增加及检测点的减少而更加严重，费用更大。两种影响在表面安装技术的使用中是无疑的。按其定义，表面安装技术增加了可装配到一个印制电路板上的组件密度。然而可以证明，它也妨碍了线路仪表的使用，以致只有相当少的边缘连接器接触件可以适用。

但是，如果一个电路可以分割成更小的单元，则所有这些问题都同时缓解了。换言之，把一个双级欧洲插件板（Eurocard）组件再分割成更小的板，则可降低板的价格和缩短测试时间。

类似这种方法意味着电子设备实施的一个重大进步。这要求在子板和母板基体、分电路设计、连接器系统及ATE（自动测试设备）方法诸方面有新的发展，同时，它不需要研制特殊的表面安装连接器。

然而，如果这样一个根本的冒险步骤要成功地完成，显然必须要在一个协调的国内和国际基础上进行。英国和其它地方的一些公司按一个不确定的也许是不存在的标准研制不可互换的结构，所用的逐段法必然分散人力和物力。

同样，人们认识到，任何新系统的性能/价格比必须是合算的，且适合按照约定标准大批量生产。对这样一个企业的投资必然很高，几乎不容许推测失误。必须确定主要的潜在用户和两重的甚至三重的需求并汇集在一个单独的组织机构内，该机构能确立和保持切实可行的商业和技术政策，按照统一的设计方式，建立一种设备实施标准。

因而，在去年，McMurdo公司促成英国航天公司、英国Telecom和Plessey公司联合形成了英国工业用户集团，其成员至今已扩展到包括许多主要的英国国内专用设备制造商和可能的用户。在以Brian Wilkins（Southampton大学ATE专家）为首的官方电机工程师学会（IEE）专门委员会的支持下，该集团宣布的目标是向其它类似的组

织推荐一种新的设备实施标准及基本的连接器规范, 并按照英国和国际标准主持设计和研制一种新型的互连系统。

设备实施本身是一个工艺过程, 电子电路根据该工艺按标准化方法封装有助于系统的构成和使用。

预期的基本实施规范有两个方面:

(a) 提供适用于电子电路的机械安装和防护。

(b) 电气上, 在连通性、信号存取、功率、功能模块化、冷却和屏蔽方面适用。

有组织的联合研制, 包括现在英国政府方面为该项目提供资金, 这是 McMurdo 以一个连接器制造商联合体的名义向工业和贸易部申请成功的结果, 该联合体由 McMurdo、Ferranti 和 ITT Cannon 组成, 由从事印制电路板试制的 BICC Vero 公司和从事电子设计的 Plessey 公司支持。

因此, 连接器设计目前正由联合体各成员合作研制。所谓分层互连技术或“HIT”(图1), 是设想一系列多达八个子板平行安装在一个双级欧洲插件板的一个面或母板上。从作用上看, 这些子板作为整个系统的核心, 并且它们正按照符合基本网格尺寸标准规定的方式进行设计。

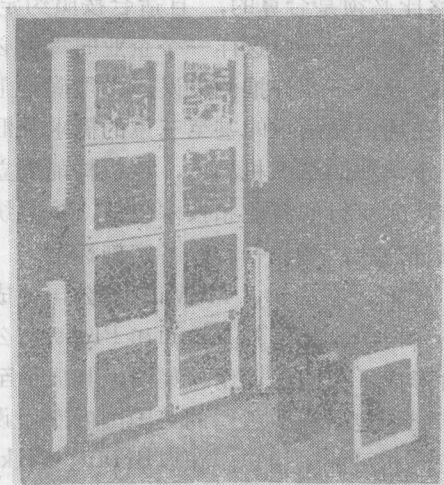


图1 分层互连技术

一个装有八个标准单级子板、DIN 41612 底板连接和联结插件的双级欧洲插件板

最小的规格是 $50.8 \times 45.72 \text{ mm}$ (2.0 × 1.80英寸), 但由于其它设备系统要求具有更高复杂程度的电路和更现实的状态, 因而正研制两种标准的规格, 它们是单级和双级板, 后者可能是两个充满同一共同外壳的单级板合并而成。

连接线路通过一个表面的四个边缘, 上下为数据线, 左右是控制线, 同时, 一个所有板共用的标准 ATE 系统也正在研制之中。此外, 还正在设计一种为各种线性和矩形结构进行积木式装配的条形连接器。例如, 这可以在用于电子电话系统的矩形线路板各端提供连接, 该系统具有多个用键固定到插座上, 以防止误装配的子板。

由于电流试验台是按英制标准单位间隔构成的, 故其接触件间距为 0.05 英寸。尽管如此, 这并不妨碍使用公制网格完成计算机辅助设计 (CAD)。连接器系统将由承载子板的低矮的矩形或条形连接器组成(图2)。连接器具有零插入力, 基本规范为最大插脚数 130~140, 插脚间距 1.27mm (0.05 英寸), 接触电阻最高可达 20 mΩ, 最低预期寿命为 100 次插入。

母板——单级、双级或三级欧洲插件板, 标准的通讯板和线性插件板或应用于计算机系统或特殊军事设备中专门设计的板, 将既适合 HIT 也适合 DIN 底板连接器。实际上, 底板的连接作用将直接传递到子板, 而

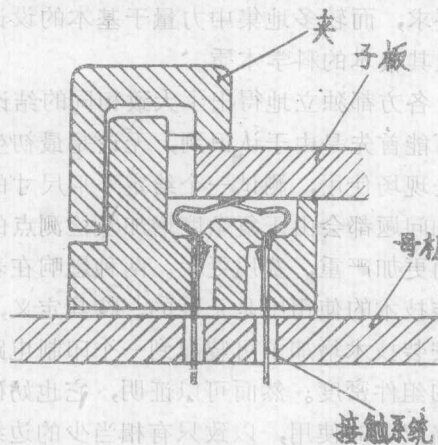


图2 HIT 连接器接触系统

相应的母板因此可能成为标准的部件。

正如人们所预期的那样,连接器设计的主要目的是最大的性能/价格比和可靠性。一种使用高压摩擦接触方式的零插入力接触系统,因为其接触件于类似应用中试验满意,所以已被采用,其子板紧靠着固定的挡板被牢牢夹紧,挡板将接触件弯曲一个给定的最小值,以保证所设计的接触压力和高抗振、抗冲击性。当研制试验已经处于评价金、钎镍和铅锡合金的性能和可靠性阶段时,连接器可部分装入接触件以得到最大的节省。

虽然电路设计者活动范围很大,但在整个系统研制中,热控制(图3)是一个关键因素,因此,设计者应进行选择,包括自然对流、强制通风冷却和使用热柱的导热通道。

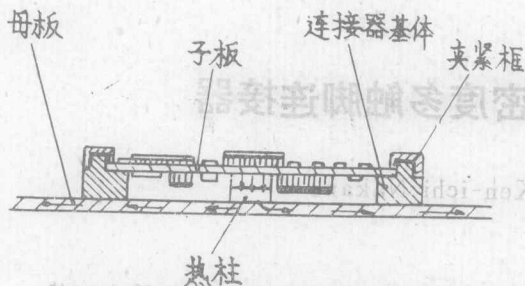


图3 HIT子板到母板的装配和热控制

采用一种标准的平行安装结构分隔电路的方法,连接器制造者必须论证从子板传递热的可行性,这是设备实施中热传递的方式。视其不同的应用,双级欧洲插件板当平均负荷为30W时,预期的散热为7~40W。

设预定的工作温度范围为-40~+125℃,有多种技术可以采用,包括已提过的自然对流及利用子板下面的空间和上面的散热夹进行强制通风冷却,此外,还有从子板下面通过热柱到母板上一个热平面的导热通道。目前的研制计划包括电路板技术设计和积木性分析,即CAD本质(包括热分析本质)和中间层与电路板的互连方案。

计划用于高速超大规模集成电路的工作频率可达100 Mbit/s,而最初的研制工作限

于25 Mbit/s,同时,密切注意接触件设计和布局以尽量减小对二极管钳位和同步补偿的要求。

互连系统的研制由于与连接器兼容的标准插入式子组件封装的设计而得到补充。目前的计划包括标准的电子电路组件(ECM)外形、层数及其配置、印制线最小宽度和间隙、通孔电镀参数、埋置电路、安全接地、超过25V的电压、屏蔽、热控制技术、散热片、自动加工和多线系统。子板的基体材料和层数可以有差异。

同样,已建议研制和采用适合于HIT连接器的主干表面安装技术,包括专用和军用的超高密度气密性密封元件以及安装于FR4印制板上通镀孔的预封装和预试验的表面安装元件。

研制工作的这一特殊方面还扩展到利用多种多样的基板材料,包括氧化铝和氧化铍基化合物,同时,制作散热板或散热片为热控制提供导热通路。混合微膜组件制造厂家已经预见到HIT对未来的高密度表面安装器件(SMD)市场的巨大重要性。另外,目前在高强度、低膨胀系数热塑性模塑材料方面的进展是正由于具有附加多层电路的模塑子板的研制及整体模塑连接器接触件的可能性而得到充分利用。

这里,应当注意到,介电常数和损耗因数对现代通信电子设备变得日益重要。由于通常选用的模塑材料的介电特性可以明显地优于层压基板和陶瓷,与液晶聚合物有关的添加电路工艺和铸入电子电路方法的使用正在研究之中,目的在于用高性能的材料,以相当低的成本,大批量生产高性能的基板。基板的下一个可能发展是对裸片等的气密性密封进行二次灌封的混合封装。

其它未来的发展包括在现在的高密度底板连接器设计基础上增加互连密度。另一方面,英国的几家先进的工程公司正考虑采用光电子连接装置,它从若干个串行到一个激光片并通过一条悬浮光纤以约10 Mbit/s传

送信号的插件板输出信号。

根据最近由英国一个主要的军用设备厂家进行的成本效益分析,测试一个给定产品的实际成本基本上决定于其最初设计和制造的方法。因而,HIT子板将按照边界扫描原理设计。母板的测试将由此而成为例行的事情,以便得出对子板的诊断,换言之,子板可视为最小的可现场更换的单元。在子板内嵌入测试程序有可能改善诊断能力,从而排除昂贵的“钉床”测试的必要性。

另一方面,对生产而言板的成品率将因预制部件较少而高得多,因而可能对用户订货的响应快得多。同样,修理和维护将大大简化。大多数修理工作可用具有自诊断子组件的可插入部件完成,同时,现场维修将由于破坏极小和修理时间极短而快得多。

系统可靠性的所有标准是严格的。评价试验正通过包括温度循环、工业大气和破坏性寿命试验在内的环境应力试验进行,以便建立明确的超过基本规范要求的性能界限,作为产品可靠性的基础。HIT可靠性应该是设计形成的,而不是试验形成的。

HIT的国际潜力非常值得注意,这是IEE专门委员会毫不怀疑而认可的,该专门委员会负责将新的设备实施建议提交英国标准协会(BSI)。BSI实际上已经接受了这一课题,并将着手准备一个英国标准建议(包括连接器规范)供包括国际电机和电子工程师协会(IEEE)在内的其它类似的国家团体考虑。

(任国泰译 戴富贵校)

高速脉冲传输用的高密度多触脚连接器

Shuichiro Inagaki, Ken-ichi Nakano

【摘要】 本文阐述了用于Gb/s脉冲传输的连接器的设计工作程序,得出既符合电气要求又符合机械性能要求的多触脚连接器设计图。

设计程序为:先用有限元法对接地接触簧片排列对特性阻抗的影响加以测定,然后,再按特性阻抗和串音情况,对接触簧片尺寸和接触簧片间距所造成的影响加以分析。最后,在综合考虑接触簧片的机械特性和上述电气特性的基础上设计出多触脚连接器的结构。

按得出的设计图,可造出触脚呈针栅阵列的多触脚连接器原型。原型连接器的电气特性基本上符合所预期分析的数据。

介 绍

在当今电子通信的发展中,用于高速脉冲传输的高密度多触脚连接器起着越来越重要的作用。但是,却又只有少数连接器在设计时是考虑了高速脉冲传播特性的。

在脉冲信号速度低时(较低的为Mb/s范

围),如是普通的连接器,阻抗不匹配和交调失真所造成的影响是可忽视不计的。换言之,同脉冲宽度相比,大多数连接器中的传播延迟时间都相当短,故在脉冲信号通过连接器时,几乎无什么影响。但当脉冲信号速度升高时(Gb/s范围),如再用普通的连接器来传输脉冲信号,那阻抗不匹配以

及交调失真的影响就非常之大了。因此,在设计用于高速脉冲传输的三维复合型连接器时,就应将特性阻抗及交调失真因素考虑进去。这只要分析该类连接器中的电感及电容就可以了。

本文介绍了一种适宜用于设计高速脉冲传输用连接器的方法。假设在纵向上(脉冲传播方向)接触簧片同接触针之间的电磁耦合是微不足道的,那就可以使用有限元法(FEM)来分析连接器的电感及电容。换句话说讲,即假设在高速脉冲传输时,连接器中还传输着横向电磁波。

作为应用实例,本文介绍了一种呈针栅阵列的多触脚连接器。按多触脚连接器中的特性阻抗以及交调失真情况,对接触簧片尺寸,接触体间距以及接地接触簧片排列等所造成的影响做了研究。研究了连接器的电气特性以及接触簧片的机械特性,就可绘制一种多触脚连接器的设计图。一种用于连接大规模集成电路组件同其母板的连接器原型就是用这种设计程序制出的。本文对原型连接器的电气特性和通过分析所获得的结果做了比较。

用于高速脉冲传输的连接器的设计原理

在许多高速系统中,其大规模集成电路组件和母板里的条状线特性阻抗是调为 50Ω 的。然而,在大多数通用的连接器中,其特性阻抗不是 50Ω 。因此,设计用于高速脉冲传输用的连接器时,就要能达到 50Ω 的特性阻抗,这样才可减少阻抗不匹配的影响。

大规模集成电路中的逻辑线路有一定的噪声容限(例如,在发射极耦合逻辑电路中的信号振幅中约占20%)。这些容限分配在类似信号线,连接器等所有的元件中,容限分配通常同封装要求成比例,连接器处所分配的容限所占的百分比是可估算出的。当然,这种所分配的容限是由阻抗不匹配所造成的串音,反射噪声等来进行分布的。如果连接器的特性阻抗调为 50Ω ,那连接器的噪

声容限就可用串音相适应。

根据这些研究情况,多触脚连接器的特性阻抗及背串音的调节要求为:特性阻抗 $50\Omega \pm 2.5$, (50Ω 系统的反射系数约为0.025),背串音在0.3 ns 上升时间时小于2%,它几乎相当于在2Gb/s 不归零信号时的值了。

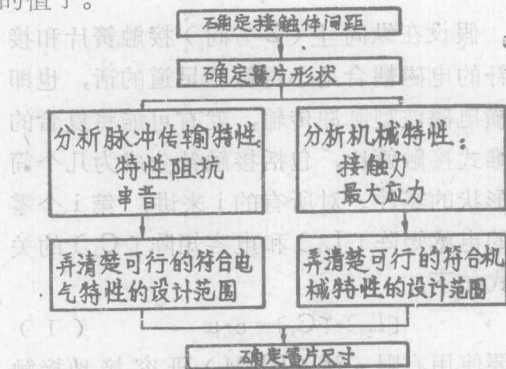


图1 连接器设计流程图

图1为高速脉冲传输用连接器的设计流程图。经过综合电气和机械分析的结果,就能确定有关接触体簧片尺寸的可行的设计范围。

高速脉冲传输特性的分析

分析方式 图2为在已插入状态下,多

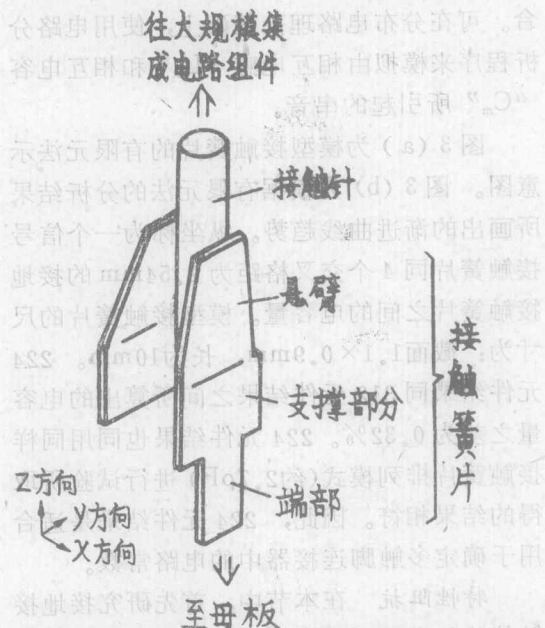


图2 接触体簧片及针的轮廓图

触脚连接器的接触簧片同针的轮廓图。该接触簧片包括有双悬臂，一支撑部及一端部。在悬臂同接触插针插合时，悬臂就产生接触压力。支撑部分起着支架作用，它同双悬臂是一体成型件，端部顶头就焊在母板上。接触针的位置在大规模集成电路组件的底部。

假设在纵向上(Z方向)接触簧片和接触针的电磁耦合是小的得微不足道的话，也即为横电磁波型脉冲传输，就有可能将复合的三维式接触簧片，包括接触针分成为几个简单形状的零件。对所有的*i*来讲，第*i*个零件的电感矩阵 $[L_i]$ 和电容矩阵 $[C_i]$ 的关系式如下：

$$[L_i] \cdot [C_i] = e \cdot \mu \quad (1)$$

只要使用有限元法(FEM)研究接地接触簧片的排列情况，就可分别分析出每个零件的电感矩阵和电容矩阵。累加这些矩阵就可得到连接器的电路常数。连接器的特性阻抗“ Z_0 ”可用下列公式表示：

$$Z_0 = \sqrt{(L_s/C_s)}$$

式中： L_s ——自身电感；

C_s ——自身电容。

串音源出于接触簧片和接触针的电磁耦合。可在分布电路理论基础上，使用电路分析程序来模拟由相互电感“ L_m ”和相互电容“ C_m ”所引起的串音。

图3(a)为模型接触簧片的有限元法示意图。图3(b)为根据有限元法的分析结果所画出的渐进曲线趋势。纵坐标为一个信号接触簧片同4个交叉格距为2.54mm的接地接触簧片之间的电容量。模型接触簧片的尺寸为：截面1.1×0.9mm，长为10mm。224元件结果同312元件结果之间所算出的电容量之差为0.32%。224元件结果也同用同样接触簧片排列模式(约2.7pF)进行试验所取得的结果相符。因此，224元件结果是适用于确定多触脚连接器中的电路常数。

特性阻抗 在本节中，首先研究接地接触簧片的排列对特性阻抗的影响。接触簧片

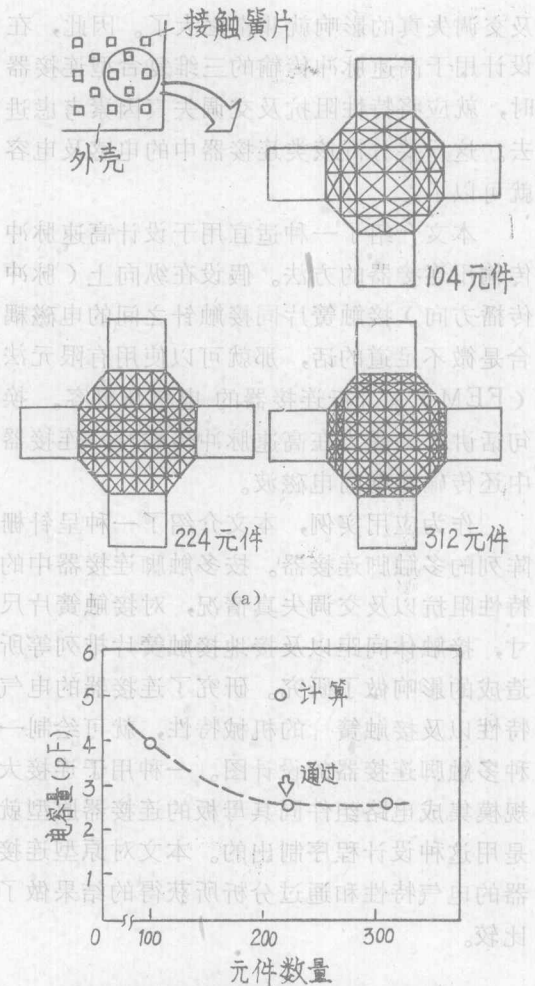


图3 (a)部分：模型接触簧片的有限元件网络
(b)部分：电容做为元件数量的函数的分析结果

尺寸的影响待下一步考虑。

图4为接地接触簧片参差格式排列的情况，图中“ r ”为每个单元组接地簧片所占比率。

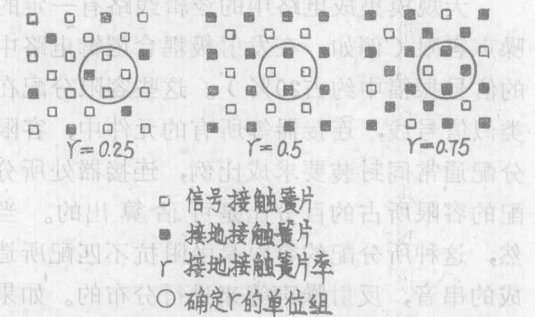


图4 接地接触簧片排列