



免费提供  
电子教案

高等院校规划教材  
计算机科学与技术系列

# 现代微机原理 与接口技术

洪志全 荣莹 等编著



机械工业出版社  
CHINA MACHINE PRESS



高等院校规划教材·计算机科学与技术系列

# 现代微机原理与接口技术

洪志全 荣莹 等编著



机械工业出版社

微机原理与接口技术是计算机科学与技术专业的专业课程,也是自动控制、通信等专业的必修课程,是计算机应用的一个重要方面。本书根据当前微型计算机的应用情况,从微机的硬件接口和软件接口两个方面对微机原理与接口技术进行了介绍;选用了在微机应用中具有典型代表的实例,并给出了 Turbo C 语言的接口控制和中断处理程序实例,以及 Windows 环境下的接口控制方法。

本书内容丰富,语言通俗易懂,叙述深入浅出,注重接口技术的实际应用。本书可作为计算机专业及相关专业的教材和广大工程技术人员的参考书籍。

### 图书在版编目(CIP)数据

现代微机原理与接口技术/洪志全等编著. —北京:机械工业出版社,2008.9  
(高等院校规划教材·计算机科学与技术系列)

ISBN 978-7-111-24930-6

I. 现… II. 洪… III. ① 微型计算机—理论—高等学校—教材 ② 微型计算机—接口—高等学校—教材 IV. TP36

中国版本图书馆 CIP 数据核字(2008)第 126201 号

机械工业出版社(北京市百万庄大街 22 号 邮政编码 100037)

策划编辑:赵 慧

责任编辑:陈 皓

责任印制:杨 曦

北京瑞德印刷有限公司印刷(胜利装订厂装订)

2008 年 10 月第 1 版·第 1 次印刷

184mm×260mm·19 印张·465 千字

0001-5000 册

标准书号:ISBN 978-7-111-24930-6

定价:32.00 元

凡购本书,如有缺页、倒页、脱页,由本社发行部调换

销售服务热线电话:(010)68326294 68993821

购书热线电话:(010)88379639 88379641 88379643

编辑热线电话:(010)88379753 88379739

封面无防伪标均为盗版

## 出版说明

计算机技术的发展极大地促进了现代科学技术的发展，明显地加快了社会发展的进程。因此，各国都非常重视计算机教育。

近年来，随着我国信息化建设的全面推进和高等教育的蓬勃发展，高等院校的计算机教育模式也在不断改革，计算机学科的课程体系和教学内容趋于更加科学和合理，计算机教材建设逐渐成熟。在“十五”期间，机械工业出版社组织出版了大量计算机教材，包括“21世纪高等院校计算机教材系列”、“21世纪重点大学规划教材”、“高等院校计算机科学与技术‘十五’规划教材”、“21世纪高等院校应用型规划教材”等，均取得了可喜成果，其中多个品种的教材被评为国家级、省部级的精品教材。

为了满足计算机教育的需求，机械工业出版社策划开发了“高等院校规划教材”。这套教材是在总结我社以往计算机教材出版经验的基础上策划的，同时借鉴了其他出版社同类教材的优点，对我社已有的计算机教材资源进行整合，旨在大幅提高教材质量。我们邀请多所高校的计算机专家、教师及教务部门针对此次计算机教材建设进行了充分的研讨，达成了许多共识，并由此形成了“高等院校规划教材”的体系架构与编写原则，以保证本套教材与各高等院校的办学层次、学科设置和人才培养模式等相匹配，满足其计算机教学的需要。

本套教材包括计算机科学与技术、软件工程、网络工程、信息管理与信息系统、计算机应用技术以及计算机基础教育等系列。其中，计算机科学与技术系列、软件工程系列、网络工程系列和信息管理与信息系统系列是针对高校相应专业方向的课程设置而组织编写的，体系完整，讲解透彻；计算机应用技术系列是针对计算机应用类课程而组织编写的，着重培养学生利用计算机技术解决实际问题的能力；计算机基础教育系列是为大学公共基础课层面的计算机基础教学而设计的，采用通俗易懂的方法讲解计算机的基础理论、常用技术及应用。

本套教材的内容源自致力于教学与科研一线的骨干教师与资深专家的实践经验和研究成果，融合了先进的教学理念，涵盖了计算机领域的核心理论和最新的应用技术，真正在教材体系、内容和方法上做到了创新。另外，本套教材根据实际需要配有电子教案、实验指导或多媒体光盘等教学资源，实现了教材的“立体化”建设。本套教材将随着计算机技术的进步和计算机应用领域的扩展而及时改版，并及时吸纳新兴课程和特色课程的教材。我们将努力把这套教材打造成为国家级或省部级精品教材，为高等院校的计算机教育提供更好的服务。

对于本套教材的组织出版工作，希望计算机教育界的专家和老师能提出宝贵的意见和建议。衷心感谢计算机教育工作者和广大读者的支持与帮助！

机械工业出版社

## 前言

微机原理与接口技术是计算机科学与技术专业的专业课程,也是自动控制、通信和电子技术等专业的必修课程。随着计算机技术的迅猛发展,微型计算机已成为工业控制、数据采集和系统控制等各个领域不可缺少的重要工具,微机接口技术也成为工业控制、数据采集等非常重要的方面。本书根据现代微机的应用情况,从微机硬件和软件接口两个方面对微机原理与接口技术进行了介绍。本书大部分范例使用 C 语言作为硬件接口控制语言,根据当前软件开发环境,新增了 Windows 接口控制、网络编程接口等内容,以便学生能学以致用,缩小与实际控制应用系统开发的差距。

本书着重增强了 Windows 环境下的接口控制内容及虚拟仪器的开发技术。为降低学习难度,本书在 Windows 接口控制中以 Visual C++、C++ Builder、Delphi 和 Visual Basic 等语言为开发工具,全面地介绍了 Windows 环境下的端口控制、线程处理、实时系统设计及 Windows 驱动程序开发方法等各方面的内容;针对 Windows API 应用,本书以 RS-232C 接口为例详细介绍了串行通信的程序设计和网络应用程序设计,并给出了实际应用例程。

本书的第 1 章~第 6 章是微机原理与接口技术的基本内容,主要介绍了传统微机的基本原理和接口技术;第 7 章~第 8 章是 Windows 环境下的接口控制技术,可根据需要选讲或自学。

第 1 章“现代微机系统结构原理”主要介绍了现代微机结构、处理器特点、64 位/128 位指令集、IA-32 处理器工作时序、现代内存技术,以及现代微机的 ATX 结构等。

第 2 章“微机接口基础知识”主要介绍了微机接口技术基本原理和接口的构成、各种现代微机接口的地址译码方法、接口控制语言及当前微机主要的总线系统等。

第 3 章“微机接口芯片及应用”介绍了微机主要外围芯片,中断控制器 8259A、定时/计数器 8253、并行接口芯片 8255A 及 DMA 控制器 8237 等的工作原理、控制方法及应用实例。

第 4 章“串行通信接口”介绍了同步、异步串行通信的基本原理及调制解调原理,并介绍了 RS-232C 异步通信接口的电气特性和程序控制方法,还介绍了 8251 串行接口芯片的组成、工作原理及编程方法。

第 5 章“人机交互接口”主要介绍了非编码键盘、LED 七段发光管、CRT 显示器、鼠标器、光笔、触摸屏、操纵杆和图形板等最常见的人机接口的工作原理及其程序控制方法。

第 6 章“数/模、模/数转换接口”介绍了 D/A 和 A/D 转换器的基本工作原理、典型连接、程序设计及其数据采集方面的应用实例。

第 7 章“Windows 接口控制技术”介绍了微机各种接口在 Windows 语言环境下的控制方法,主要内容有 Windows 端口操作、动态链接库 (DLLs) 编写与调用、线程控制及 Windows 实时系统设计及 Windows 驱动程序原理与开发等实用技术。

第 8 章“Windows 软件接口及应用”介绍了 Windows API 函数 (DLLs 动态链接库) 的构造方法,以及 API 函数在 Visual C++ 和 Visual Basic 中的调用方法,同时还介绍了 Windows 环境下的 Winsock、NetBIOS 等网络通用接口的工作原理及 Visual C++、Delphi 等语

言的编程方法。

本书第1章~第6章为课程主要讲授内容,建议授课学时为40~50学时;第7章~第8章可根据需要选讲或自学,其目的是扩大学生的知识面,增强学生实际控制系统的研发能力。

本书汇集了编者多年科研课题开发经验和教学实际经验,采用了大量典型的微机接口范例,是理论性、实用性很强的教材和参考书。全书由成都理工大学洪志全主编并统稿,荣莹、姚佳、欧鸥、张芬和冷小鹏等老师编写了部分章节内容,王娟、洪承煜、樊丽华、张艳和周娟等收集了大量资料,并编写了部分内容、习题解答及实例程序设计。最后向使用本教材的老师,以及向本书提出宝贵意见的教师和读者表示衷心的感谢,向为本书编写、出版提供帮助的教师、同事和出版社工作人员表示感谢!

本书所涉及的应用知识较多,在书中可能会存在一些不足之处,诚请广大读者指正。

编 者

# 目 录

出版说明

前言

第 1 章 现代微机系统结构原理 ..... 1

1.1 计算机系统组成 ..... 1

1.2 IA-32 处理器 ..... 2

1.2.1 IA-32 处理器 ..... 3

1.2.2 IA-32 处理器寄存器结构 ..... 8

1.2.3 IA-32 处理器操作模式 ..... 8

1.2.4 IA-32 处理器扩展指令集 ..... 10

1.3 IA-32 处理器工作时序 ..... 15

1.3.1 总线周期状态定义与状态转换 ..... 15

1.3.2 总线周期时序 ..... 17

1.4 存储器 ..... 23

1.4.1 内存条的构成 ..... 23

1.4.2 EDO DRAM ..... 24

1.4.3 SDRAM ..... 24

1.4.4 DDRAM ..... 25

1.4.5 RDRAM ..... 26

1.4.6 内存技术发展 ..... 27

1.5 AT 与 ATX 结构 ..... 28

习题一 ..... 30

第 2 章 微机接口基础知识 ..... 31

2.1 微机接口技术 ..... 31

2.1.1 接口功能 ..... 31

2.1.2 接口信息 ..... 33

2.1.3 数据传送方式 ..... 33

2.1.4 I/O 寻址方式 ..... 36

2.1.5 I/O 地址分配 ..... 37

2.1.6 I/O 地址译码方法 ..... 37

2.1.7 16 位、32 位 I/O 地址译码 ..... 41

2.2 接口控制语言 ..... 42

2.2.1 汇编语言 I/O 指令 ..... 43

2.2.2 C 语言 I/O 语句 ..... 43

2.3 I/O 总线 ..... 44

2.3.1 总线概述 ..... 44

2.3.2 PC 总线 ..... 48

2.3.3 STD 工业控制总线 ..... 51

|                      |              |     |
|----------------------|--------------|-----|
| 2.3.4                | VME 总线       | 53  |
| 2.3.5                | 通用串行总线       | 55  |
| 2.3.6                | IEEE-488 总线  | 57  |
| 2.3.7                | 工业现场总线技术     | 59  |
| 习题二                  |              | 61  |
| <b>第3章 微机接口芯片及应用</b> |              | 62  |
| 3.1                  | 中断系统         | 62  |
| 3.1.1                | 80x86 中断方式   | 62  |
| 3.1.2                | 硬件中断的优先权     | 64  |
| 3.1.3                | 中断向量表        | 65  |
| 3.1.4                | 中断控制器 8259A  | 66  |
| 3.1.5                | 中断编程应用       | 71  |
| 3.2                  | 定时/计数器       | 73  |
| 3.2.1                | 定时技术概述       | 73  |
| 3.2.2                | 8253 工作原理    | 73  |
| 3.2.3                | 8253 工作方式    | 75  |
| 3.2.4                | 8253 编程与应用   | 79  |
| 3.3                  | 并行接口         | 80  |
| 3.3.1                | 8255A 工作原理   | 81  |
| 3.3.2                | 8255A 工作方式   | 83  |
| 3.4                  | DMA 控制器      | 93  |
| 3.4.1                | DMA 概述       | 93  |
| 3.4.2                | 8237 工作原理    | 94  |
| 3.4.3                | DMA 控制器系统应用  | 101 |
| 习题三                  |              | 103 |
| <b>第4章 串行通信接口</b>    |              | 106 |
| 4.1                  | 串行通信的基本概念    | 106 |
| 4.1.1                | 串行通信概述       | 106 |
| 4.1.2                | 数据传送方式       | 108 |
| 4.1.3                | 调制与解调        | 108 |
| 4.2                  | RS-232C 接口标准 | 109 |
| 4.3                  | 串行通信接口       | 111 |
| 4.3.1                | 串行接口基本任务     | 111 |
| 4.3.2                | 8251 功能特点    | 111 |
| 4.3.3                | 8251 寄存器与控制字 | 113 |
| 4.3.4                | 8251 编程应用    | 114 |
| 4.4                  | 异步通信接口       | 116 |
| 习题四                  |              | 117 |
| <b>第5章 人机交互接口</b>    |              | 118 |
| 5.1                  | 键盘接口         | 118 |
| 5.1.1                | 键盘接口基本功能     | 118 |

|       |                |     |
|-------|----------------|-----|
| 5.1.2 | 非编码键盘接口        | 119 |
| 5.1.3 | PC 键盘接口        | 122 |
| 5.2   | LED 显示器接口      | 125 |
| 5.3   | CRT 显示器接口      | 128 |
| 5.3.1 | 显示器文本接口        | 128 |
| 5.3.2 | 显示器图形接口        | 131 |
| 5.3.3 | VESA 图形标准接口    | 135 |
| 5.3.4 | 真彩色图形显示        | 135 |
| 5.4   | 其他人机交互接口       | 138 |
| 5.4.1 | 鼠标器            | 139 |
| 5.4.2 | 触摸屏原理及接口       | 141 |
| 5.4.3 | 光笔接口           | 142 |
| 5.4.4 | 游戏操纵杆          | 143 |
| 5.4.5 | 图形板和画笔         | 144 |
|       | 习题五            | 145 |
| 第 6 章 | 数/模、模/数转换接口    | 147 |
| 6.1   | D/A 转换接口       | 147 |
| 6.1.1 | D/A 转换原理       | 147 |
| 6.1.2 | D/A 转换器的特性及连接  | 148 |
| 6.1.3 | DAC 典型连接       | 148 |
| 6.1.4 | D/A 转换器应用      | 152 |
| 6.2   | A/D 转换接口       | 155 |
| 6.2.1 | A/D 转换原理       | 155 |
| 6.2.2 | A/D 转换器特性      | 157 |
| 6.2.3 | A/D 转换电路       | 157 |
| 6.2.4 | 数据采集系统设计       | 161 |
|       | 习题六            | 164 |
| 第 7 章 | Windows 接口控制技术 | 167 |
| 7.1   | Windows 端口控制技术 | 167 |
| 7.2   | 动态链接库          | 172 |
| 7.2.1 | 动态链接库原理        | 172 |
| 7.2.2 | 动态链接库的创建       | 172 |
| 7.2.3 | 动态链接库的调用       | 176 |
| 7.2.4 | Windows 接口控制实例 | 182 |
| 7.3   | 线程控制技术         | 186 |
| 7.3.1 | Windows 线程基础   | 186 |
| 7.3.2 | Windows 线程支持   | 187 |
| 7.3.3 | 线程程序实现         | 188 |
| 7.4   | Windows 实时系统   | 193 |
| 7.4.1 | 定时实时技术         | 194 |
| 7.4.2 | 中断实时技术         | 197 |

|                              |     |
|------------------------------|-----|
| 7.5 Windows 虚拟设备驱动 .....     | 201 |
| 7.5.1 Windows 虚拟环境 .....     | 201 |
| 7.5.2 VxD 程序开发实例 .....       | 202 |
| 7.6 WDM 设备驱动 .....           | 206 |
| 7.6.1 WDM 设备驱动原理 .....       | 206 |
| 7.6.2 WDM 设备驱动设计 .....       | 208 |
| 7.6.3 USB 驱动程序开发实例 .....     | 213 |
| 习题七 .....                    | 217 |
| 第 8 章 Windows 软件接口及应用 .....  | 218 |
| 8.1 软件接口概述 .....             | 218 |
| 8.2 API 系统功能接口 .....         | 220 |
| 8.2.1 API 的功能与作用 .....       | 220 |
| 8.2.2 API 应用实例 .....         | 221 |
| 8.2.3 获取计算机硬件资源 .....        | 228 |
| 8.3 网络编程接口 .....             | 231 |
| 8.3.1 网络协议及服务 .....          | 231 |
| 8.3.2 Winsock 接口控制 .....     | 234 |
| 8.3.3 NetBIOS 网络接口 .....     | 246 |
| 8.4 虚拟仪器技术 .....             | 254 |
| 8.4.1 虚拟仪器基本结构 .....         | 255 |
| 8.4.2 LabVIEW 虚拟仪器开发系统 ..... | 257 |
| 习题八 .....                    | 262 |
| 附录 .....                     | 263 |
| 附录 A 习题答案 .....              | 263 |
| 附录 B 常用逻辑符号对照表 .....         | 290 |
| 参考文献 .....                   | 291 |

# 第1章 现代微机系统结构原理

电子计算机 (Electronic Computer) 是一种能够自动、高速、精确地进行信息处理的电子设备。自 1946 年第一台计算机问世以来, 经历了电子管 (1956 年)、晶体管 (1964 年)、集成电路 (1965 年) 和大规模集成电路 (1970 年) 4 个时代, 从 21 世纪 80 年代开始已研究完成了使用超大规模集成电路的第五代电子计算机。

微型计算机就是采用超大规模集成电路 (VLSI) 设计的一种计算机系统, 自从 1981 年 IBM 公司推出的 IBM PC/XT 计算机, 到目前流行的 Pentium 4 计算机, 短短的 20 多年间计算机的性能有了很大的提高, 计算机的应用领域也扩展到了各行各业。目前, 随着局域网、广域网及 Internet 的迅速普及与发展, 微型计算机从功能上分为网络工作站 (Client, 客户机) 和网络服务器 (Server) 两大类型, 网络客户机也称为个人计算机 (PC)。

## 1.1 计算机系统组成

PC 是指以 Intel 处理器 (如 80x86、Pentium 等) 或 Intel 兼容处理器为 CPU 的计算机系列, Intel 处理器在硬件结构、指令系统方面向上兼容, 并在机器码和汇编语言一级也向上兼容, 从而在 MS-DOS 支持下的大量的应用软件在升级的计算机系统上仍然可以直接运行。自 80386 处理器后, CPU 的功能有了质的飞跃: 能寻址 4GB 的物理存储器; 具有 4 个特权级和多任务切换机制; 片内存储器管理单元 (MMU)。

无论何种类型的 CPU 计算机系统, 一个计算机系统主要由软件和硬件两大部分组成。计算机系统的硬件是指计算机系统中任何电子的、磁性的、光学的和机械的装置, 它一般包括运算器、存储器、控制器和 I/O 部件等几部分, 运算器和控制器又称为中央处理器 (CPU), 如图 1-1 所示。当计算机用于实时控制时通常需要有模数转换器 (ADC)、数模转换器 (DAC) 和开关量等接口板, 主机通过总线与各种外部设备连接。软件一般由支撑硬件部分工作的操作系统、I/O 程序, 以及用户为完成特定工作的应用程序组成。

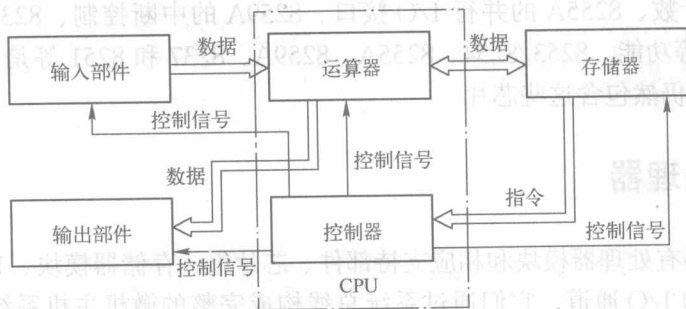


图 1-1 冯·诺依曼计算机体系结构

现代微型计算机采用大规模集成电路，在结构上完全标准化，所有的控制操作由一个芯片组（ChipSet）实现，如图 1-2 所示。CPU 将操作命令发送给芯片组，芯片组转换为控制总线和各种外部设备等一系列命令，实现整个微机的协调工作。

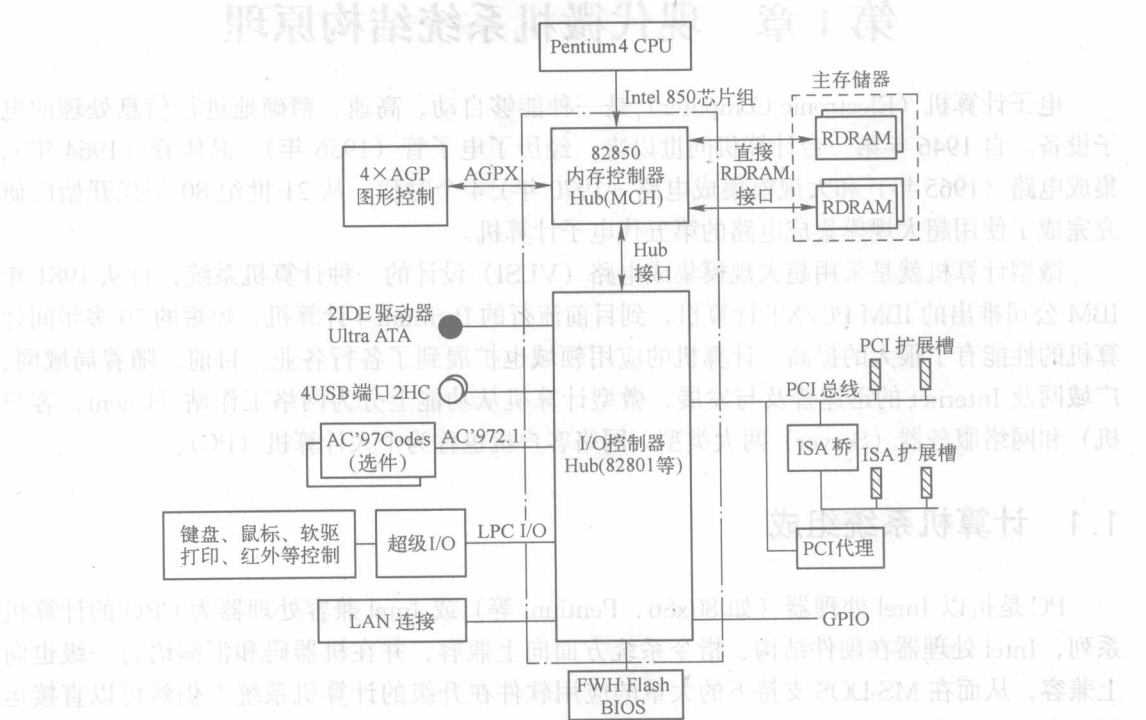


图 1-2 现代微机 (Pentium 4) 结构框图

图 1-2 中，Pentium 4 CPU 通过一块接口芯片 82850MCH（北桥）与高速主存（SDRAM 或 DDR）接口，同时与显示器高速图形接口（AGP）相连。AGP 是为了解决高速视频或高品质图形、图像的显示专门引入的接口。

接口芯片 82801（南桥）连接 EIDE 接口（硬盘、CD-ROM 等）、USB 总线、音频设备、调制解调器、键盘、鼠标及 PCI 总线的扩展槽等。接口芯片（芯片组）采用了最新技术，性能上有了很大的提高，也使现代 PC 机的主板结构大大简化。但从功能上，它们仍然要实现 8253 的定时/计数、8255A 的并行 I/O 接口、8259A 的中断控制、8237 的 DMA 控制和 8250 的串行通信等功能。8253/8254、8255A、8259A、8237 和 8251 等是 PC 的专用接口芯片，在现代 PC 中仍然包含这些芯片。

### 1.2 IA-32 处理器

微机主板主要有处理器模块和相应支持部件、芯片组、存储器模块、I/O 适配器，以及预留 I/O 适配器的 I/O 通道，它们通过系统总线构成完整的微机主机系统，任何模块、总线错误都会导致 CPU 执行错误。

处理器模块由可屏蔽中断控制器、非屏蔽中断控制逻辑、DMA 控制逻辑（DMA 控制和 DMA 总线接口）、总线响应逻辑及总线等待逻辑等组成。80386 微处理器从功能上已形成

了 IA-32 处理器的基础，以后的高档处理器则在指令流水线、Cache 及指令扩展方面有了新的发展。

1.2.1 IA-32 处理器

在微型计算机中，CPU 是整个微机的核心，它的性能主要取决于数据处理、传输宽度和时钟频率。现代的 IA-32 处理器以 Intel 的 Pentium 处理器为代表，主要有以下 7 种。

1. Pentium CPU

Pentium 采用了与 80x86 处理器完全不同的结构，Pentium 有 32 位地址总线、64 位数据总线、两条流水线（U、V 流水线）和两个 8KB 的 Cache（8KB 代码 Cache 和 8KB 数据 Cache）。Pentium 芯片引脚按其功能分为时钟、数据总线、地址总线、总线控制、中断、超高速缓存窥视、页面超高速缓存控制、突发就绪和数据出错报告等。

Pentium 的体系结构如图 1-3 所示。

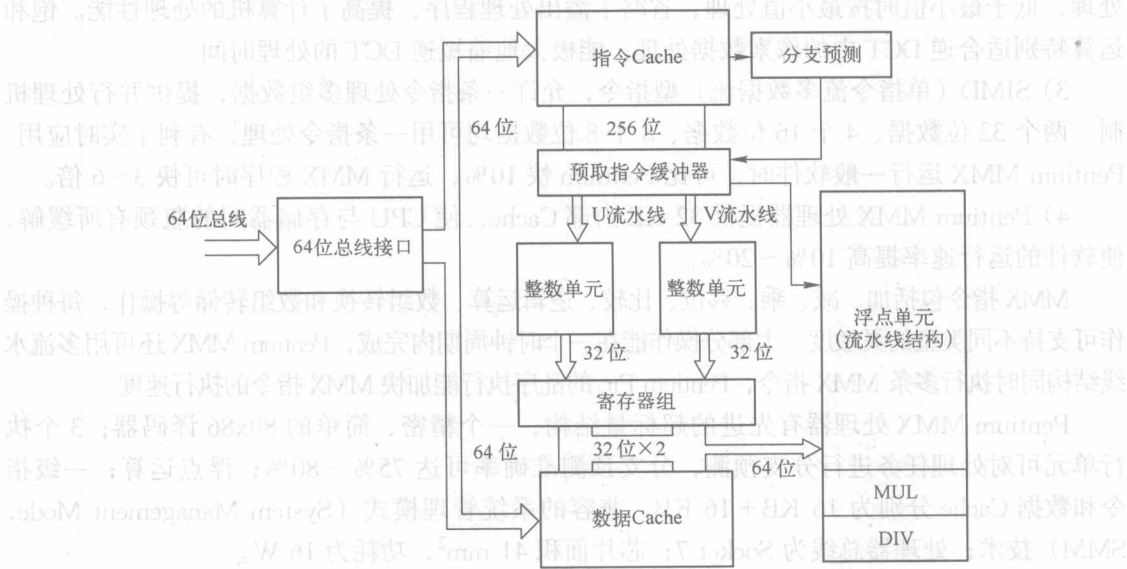


图 1-3 Pentium CPU 结构

Pentium 处理器集成了 310 万个晶体管，它大大增强了 80486 处理器的功能，在体系上有 4 个大的突破。

- 1) 采用了超标量流水线：Pentium 有 U 和 V 两条指令流水线，每条流水线都有 ALU（算术逻辑单元）、地址生成单元和 Cache 接口，同时可以执行两条整型指令。
- 2) 独立的数据 Cache 和指令 Cache：Pentium 有两个 8KB 的 Cache，一个作为数据 Cache，另一个作为指令 Cache，每个 Cache 均通向 U 和 V 流水线。
- 3) 新的浮点单元：浮点单元在 80486 的基础上进行了彻底改进，执行过程分 8 级流水线，一个时钟周期可完成一个浮点的运算（有时可完成两个浮点运算）。
- 4) 分支预测：Pentium 的 BTB（分支目标缓冲器）动态预测程序分支，保证指令预取不会空置。

Pentium 的地址总线为 32 位，数据总线为 64 位，内部有 U、V 两个定点流水线和一個浮点

流水线，每一个时钟周期可以同时执行 3 条指令。在性能上，Pentium 处理器已经达到了中高档 RISC 处理器的水平；在技术方面，为充分发挥处理器的性能优势，Pentium 系统首先是一个全 64 位的多总线系统，从 CPU 到存储器的总线、局部总线等均采用了 64 位数据传送。

## 2. Pentium MMX CPU

1996 年 3 月，Intel 公司公布了 MMX (MultiMedia eXtension) 技术，1997 年 1 月推出 Pentium MMX 处理器。Pentium MMX 处理器与 80x86 在软件上完全兼容，增加了 8 个浮点运算单元 FPU 的栈寄存器，扩展了 57 条专门用于并行处理多媒体和通信算法中的整体计算指令，在音频、视频播放、图像处理及 3D 等任务中表现出较高的性能。

MMX 技术特点如下。

1) 积和运算，用于向量和矩阵计算，即在有限脉冲响应 (FIR)、无限脉冲响应 (IIR) 滤波、傅氏变换和离散余弦变换 (DCT) 等频率变换时使用的方法。

2) 饱和运算，对发生溢出时的值作为一个定值处理，运算结果超出最大值时按最大值处理，低于最小值时按最小值处理，省略了溢出处理程序，提高了计算机的处理性能。饱和运算特别适合逆 DCT 中的像素数据处理，能极大地缩短逆 DCT 的处理时间。

3) SIMD (单指令流多数据流) 型指令，允许一条指令处理多组数据，提供并行处理机制。两个 32 位数据、4 个 16 位数据、8 个 8 位数据均可用一条指令处理，有利于实时应用。Pentium MMX 运行一般软件时，可比 Pentium 快 10%，运行 MMX 程序时可快 3~6 倍。

4) Pentium MMX 处理器提供 32 KB 内部 Cache，使 CPU 与存储器间的瓶颈有所缓解，使软件的运行速率提高 10%~20%。

MMX 指令包括加、减、乘、移位、比较、逻辑运算、数组转换和数组转储等操作，每种操作可支持不同类型的灵敏度。大部分操作能在一个时钟周期内完成，Pentium MMX 还可用多流水线结构同时执行多条 MMX 指令，Pentium Pro 的乱序执行能加快 MMX 指令的执行速度。

Pentium MMX 处理器有先进的超标量结构，一个精密、简单的 80x86 译码器；3 个执行单元可对处理任务进行分支预测，分支预测准确率可达 75%~80%；浮点运算；一级指令和数据 Cache 分别为 16 KB+16 KB，兼容的系统管理模式 (System Management Mode, SMM) 技术；处理器总线为 Socket 7；芯片面积 41 mm<sup>2</sup>，功耗为 16 W。

## 3. Pentium II 处理器

Pentium II 是在 Pentium Pro 的基础上增加了 MMX 技术，具有以下特点。

1) 采用了双重独立总线 D.I.B 技术，Pentium II 可同时使用这两条总线，其中一条总线用于连接 L2 Cache，一条用于连接主存储器，这样充分提高了数据传输能力。

2) Pentium II 使用了 S.E.C (单边接触) 技术，将 512 KB 的 L2 Cache 移出 CPU 内核，用一个塑料盒将 CPU 与 L2 Cache 封装在一起，中间使用 Cache 总线相连。

3) Pentium II 内核采用双 16 KB Cache，即 16 KB 数据 Cache 和 16 KB 代码 Cache。

Pentium II 采用双独立总线结构，其中一条总线连接 L2 高速缓存，另一条负责主要内存。Pentium II 使用了一种脱离芯片的外部高速缓存，可运行在相当于 CPU 自身时钟速度一半的速度下。Intel 将 Pentium II 上的 L1 高速缓存从 16 KB 加倍到 32 KB，减少了对 L2 高速缓存的调用频率。Pentium II (配有 512KB 的 L2 高速缓存) 在 Windows NT 下性能比 Pentium Pro (配有 256 KB 的 L2 高速缓存) 超出约 25%。

Pentium II 的性能参数如表 1-1 所示。

表 1-1 Pentium II 的性能参数

|               |                                        |                        |                        |
|---------------|----------------------------------------|------------------------|------------------------|
| 主频            | 233 MHz                                | 266 MHz                | 300 MHz                |
| 总线频率          | 66 MHz                                 | 66 MHz                 | 66 MHz                 |
| 一级 Cache 容量   | 16 KB 指令 + 16 KB 数据                    |                        |                        |
| 一级 Cache 最高频率 | 233 MHz                                | 266 MHz                | 300 MHz                |
| 二级 Cache 容量   | 512 KB                                 | 512 KB                 | 512 KB                 |
| 二级 Cache 最高频率 | 117 MHz                                | 133 MHz                | 150 MHz                |
| 制造工艺          | 0.35 $\mu\text{m}$                     | 0.35 $\mu\text{m}$     | 0.35 $\mu\text{m}$     |
| 芯片大小          | 5.6 cm $\times$ 5.6 cm                 | 5.6 cm $\times$ 5.6 cm | 5.6 cm $\times$ 5.6 cm |
| 工作电压          | 2.8 V                                  | 2.8 V                  | 2.8 V                  |
| 工作电流          | 11.8 A                                 | 12.7 A                 | 14.2 A                 |
| CPU 功耗        | 34.8 W                                 | 38.2 W                 | 43.0 W                 |
| 指令动态执行        | 是                                      | 是                      | 是                      |
| MMX 技术        | 含                                      | 含                      | 含                      |
| 双独立总线结构       | 具有纠错功能的 64 位宽度的系统总线和 Cache 总线          |                        |                        |
| 虚拟地址空间        | 64 TB                                  | 64 TB                  | 64 TB                  |
| 物理地址空间        | 64 GB                                  | 64 GB                  | 64 GB                  |
| 协处理器          | 内含                                     | 内含                     | 内含                     |
| 超标量流水线        | 是                                      | 是                      | 是                      |
| 集成 CPU 晶体管数   | 750 万                                  | 750 万                  | 750 万                  |
| 封装大小          | 5.505" $\times$ 2.473" $\times$ 0.647" |                        |                        |
| 封装类型          | 单边连接盒 242 引脚                           |                        |                        |
| 一级 Cache 控制器  | 内含                                     | 内含                     | 内含                     |
| 二级 Cache 控制器  | 内含                                     | 内含                     | 内含                     |
| 内部总线宽度        | 300 bit                                | 300 bit                | 300 bit                |

#### 4. Pentium III 处理器

Pentium III 采用了与 Pentium II 相同的 SLOT1 结构, 支持 100 MHz 的系统外频。Pentium III 针对 K6-2 的 3D Now! 指令, 在 MMX 指令集的基础上增加了 70 条新的 SSE 指令集, 从而大大增强了 3D 几何运算、动画、影像及音效等功能。Pentium III 利用数字信号处理软件解决方案, 实现更高效的声音采集和过滤, 提高语音引擎的反应速度与准确率, 使语音能力成为现实。Pentium III 为三维对象、场景的增强显示, 可通过更多的多边形数量和更高的帧速, 创造逼真的三维形象和对象。

Pentium III 处理器采用并行的 SIMD (单指令流多数据流) 浮点运算框架, 特别增加了 8 个 128 位寄存器来配合新指令的运算, 使其在图像、视频上有突出的表现。

#### 5. Pentium 4 处理器

2001 年 8 月 27 日, Intel 公司在美国圣何塞 (San Jose) 市举行的 Intel Developer Forum 2001 Fall (IDF) 上宣布将开始批量生产工作频率达 2 GHz 和 1.9 GHz 的 Pentium 4 处理器。Pentium 4 处理器扩展了 SSE 指令集 (即 SSE2 指令集), 处理器内部集成了 4200 万个晶体管。

SSE2 提供了 144 条新的 128 位 SIMD 指令，其中包含 128 位 SIMD Interger Arithmetic 及 128 位 SIMD Double-Precision 浮点指令，SSE2 主要是加强对影像、语音、图像及图片处理等软件的支持。

Intel P4 CPU 有两种架构：Socket 423 和 Socket 478。由于 Socket 423 使用 RAMBus 存储器，使 Intel 在推广 Socket 423 架构的 P4 CPU 时受到了不少的阻力，就转向了大量生产 Socket 478 架构的 P4 CPU，Socket 423 P4 CPU 是 Intel 公司规划的过渡性产品。

Pentium 4 芯片在 FC-PGA2 (Flip-Chip Pin Grid Array) 上与原来产品相同，但原来在采用 423 引脚 PGA 封装时，首先是将芯片装入 OLGA (Organic Land Grid Array) 这一中间封装中，然后再装入引脚距离约 2.54 mm 的 423 引脚 PGA 封装中。而现在的 478 引脚  $\mu$ PGA 则是把芯片直接封装入引脚间隔 1.27 mm 的 478 引脚  $\mu$ PGA 封装中，这是因为引脚间隔为 1.27 mm 的小型封装已经达到了批量生产的水平。

## 6. 双核处理器

双核处理器就基于单个半导体的一个处理器上拥有两个一样功能的处理器核心，即是将两个物理处理器核心整合进一个内核中。双核架构并不是什么新技术，此前双核心处理器一直是服务器的专利，现在已在桌面计算机中。Intel 处理器的双核构架如图 1-4 和图 1-5 所示。

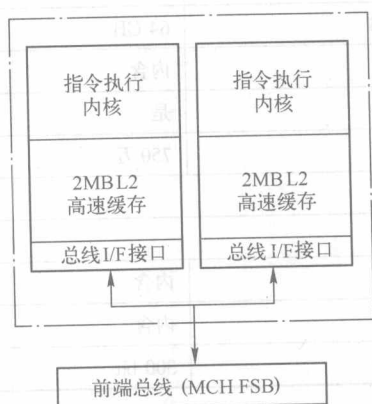


图 1-4 Intel 双核处理器结构

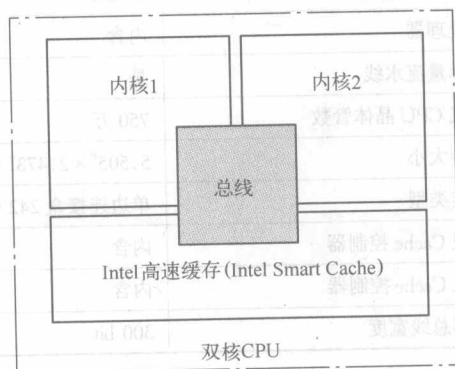


图 1-5 Intel 双核处理器构架

目前 Intel 推出的台式机双核心处理器有 Pentium D、Pentium EE (Pentium Extreme Edition) 和 Core Duo 三种类型，三者的工作原理有很大不同。

### (1) Pentium D 和 Pentium EE

Pentium D 和 Pentium EE 分别面向主流市场及高端市场，其每个核心采用独立式缓存设计。在处理器内部，两个核心之间是互相隔绝的，通过处理器外部（主板北桥芯片）的仲裁器负责两个核心之间的任务分配及缓存数据的同步等协调工作。两个核心共享前端总线，并依靠前端总线在两个核心之间传输缓存同步数据。

从架构上来看，这种类型是基于独立缓存的松散型双核心处理器耦合方案，其优点是技术简单，只需要将两个相同的处理器内核封装在同一块基板上即可；缺点是数据延迟问题比较严重，性能并不尽如人意。另外，Pentium D 和 Pentium EE 的最大区别就是 Pentium EE 支持超线程技术而 Pentium D 不支持，Pentium EE 在打开超线程技术之后会被操作系统识

别为 4 个逻辑处理器。

## (2) Core Duo

与 Pentium D 和 Pentium EE 所采用的基于独立缓存的松散型双核心处理器耦合方案完全不同的是, 2006 年初发布的 Core Duo 采用的是基于共享缓存的紧密型双核心处理器耦合方案, 其最重要的特征是抛弃了两个核心分别具有独立的二级缓存的方案, 改为采用与 IBM 的多核心处理器类似的两个核心共享二级缓存方案。与独立的二级缓存相比, 共享的二级缓存具有如下优势。

1) 二级缓存的全部资源可以被任何一个核心访问, 当二级缓存的数据更新之后, 两个核心并不需要进行缓存数据同步的工作, 工作量相对减少了, 而且极大地降低了缓存数据延迟问题, 这有利于处理器性能的提升。

2) 前两种类型的每个核心的二级缓存资源都是固定不变的, 任何一个核心都可以根据工作量的大小来决定占用多少二级缓存资源, 利用效率相对于独立二级缓存得到了极大的提高。

3) 有利于降低处理器的功耗。可以把两个核心分为“冷核”和“热核”模式, 在工作量较大时两个核心都全速运作, 而在工作量较小时则可以让“冷核”关闭, 进入休眠模式, 而继续运作的“热核”则可以占有全部的二级缓存资源, 相比之下独立式缓存就只剩下一半的二级缓存资源可用了。

Core Duo 采用“Smart Cache”共享缓存技术在两个核心之间进行协调。在 Core Duo 处理器内部, 两个核心通过共享资源协调器 (Share Bus Router, SBR) 共享二级缓存资源, 当其中一个核心运算完毕后将结果存放到二级缓存中以后, 另外一个核心就可以通过 SBR 读取这些数据, 不但有效解决了二级缓存资源争夺的问题, 与前两种类型相比也不必对缓存资源进行频繁的同步化操作, 而且比起 Intel 自己早先采用的第一种类型需要通过主板北桥芯片迂回的方法相比, 不但大幅度降低了缓存数据的延迟, 而且还不必占用前端总线资源。另外, SBR 还具有“Bandwidth Adaptation” (带宽适应) 功能, 可以对两个核心共享前端总线资源进行统一管理和协调, 改善了两个核心共享前端总线的效率, 减少了不必要的延迟, 而且有效避免了两个核心之间的冲突。

Smart Cache 共享缓存技术确实是行之有效的双核心处理器的高效解决方案, 借助于 Smart Cache 共享缓存技术, Core Duo 也体现出了强大的性能, 这才是严格意义上的真正的双核心处理器。Smart Cache 共享缓存技术即将被应用到 Intel 今后所有的双核心处理器中, 例如即将发布的 Merom 核心笔记本处理器和 Conroe 核心的台式机处理器都采用了 Smart Cache 共享缓存技术。

## 7. 芯片组

芯片组 (Chipset) 是主板的核心组成部分, 芯片组几乎决定了主板的功能, 影响到整个计算机系统性能的发挥, 芯片组是主板的灵魂。芯片组性能的优劣, 决定了主板性能的好坏与级别的高低。主板芯片组通常包含南桥芯片和北桥芯片, 也有包含一块或三块芯片。

北桥芯片主要决定主板的规格、对硬件的支持及系统的性能, 它连接着 CPU、内存和 AGP 总线。主板支持什么 CPU, 支持 AGP 多少速的显卡, 支持何种频率的内存, 都是北桥芯片决定的。北桥芯片往往有较高的工作频率, 所以发热量颇高, 可以在主板上的 CPU 插槽附近找到一个散热器, 下面的就是北桥芯片。

南桥芯片主要决定主板的功能, 主板上的各种接口 (如串口、USB)、PCI 总线、IDE