

中国矿业大学新世纪教材建设工程资助教材

单片机原理及接口技术实验教程

Danpianji Yuanli Ji Jiekou Jishu Shiyān Jiāochéng

丁保华 张有忠 主编

中国矿业大学出版社

China University of Mining and Technology Press

中国矿业大学新世纪教材建设工程资助教材

单片机原理及接口技术实验教程

主编 丁保华 张有忠

中国矿业大学出版社

内 容 简 介

本书以 MCS—51 系列单片机为主线,采用 Proteus 系统构建单片机原理实验软件仿真平台,并与 Keil C51 进行联合仿真。用 TD—NMC+单片机实验系统为硬件环境,从实验角度全面介绍了单片机的结构原理及应用。全书共十二章,分原理与实践两大部分。前五章为第一部分,主要介绍单片机实践应具备的基础内容;第六章到第十二章为第二部分,编排了大量的基础性实验、接口技术实验及综合应用研究类实验。

本书可作为单片机独立实践类课程教材,也可作为大专院校单片机及接口技术理论课程的配套实验教材,还可供单片机工程技术人员和爱好者学习参考。

图书在版编目(CIP)数据

单片机原理及接口技术实验教程/丁保华,张有忠主
编.—徐州:中国矿业大学出版社,2007.11

ISBN 978-7-81107-789-6

I. 单… II. ①丁…②张… III. ①单片微型计算机—基
础理论—教材②单片微型计算机—接口—教材 IV.
TP368.1

中国版本图书馆 CIP 数据核字(2007)第 175986 号

书 名 单片机原理及接口技术实验教程

主 编 丁保华 张有忠

责任编辑 杨 廷 耿东锋

责任校对 周俊平

出版发行 中国矿业大学出版社

(江苏省徐州市中国矿业大学内 邮编 221008)

网 址 <http://www.cumtp.com> E-mail: cumtpvip@cumtp.com

排 版 中国矿业大学出版社排版中心

印 刷 徐州中矿大印发科技有限公司

经 销 新华书店

开 本 787×1092 1/16 印张 12 字数 292 千字

版次印次 2007 年 11 月第 1 版 2007 年 11 月第 1 次印刷

定 价 15.60 元

(图书出现印装质量问题,本社负责调换)

前 言

单片机具有功能强、体积小、可靠性高、应用开发方便、价格低等诸多优点,自 20 世纪 70 年代问世以来,就受到了人们的高度重视,并得到了持续较快的发展,各种新型的器件、新兴的技术不断涌现。单片机已成为工业自动化和各控制领域的技术支柱。

“单片机原理及接口技术”课程已作为机械、电子、检测技术及自动化等众多专业的主干必修课程,它是一门综合性和实践性很强的课程。要很好地掌握单片机的应用技术,不仅涉及到单片机器件本身,还必须掌握模拟电路、数字电路、信号与传感、软件设计等诸多方面的内容,并能有机灵活地应用,才能充分体现单片机在信号检测、信息处理、工业控制及自动化等诸多领域的作用和魅力所在。

单片机是一门实践应用性技术,初学者在学习该门课程时感到非常抽象,难以建立起单片机的内部结构、程序与外部接口的联系,不得入门之要领。作者通过多年从事单片机教学和科研实践的总结,根据在学习单片机技术时的难点编写本教程,从新的角度进行内容编排,力争提供一套完整的实验和实践的框架,引领学习者能够以较轻松的心情进入单片机科学的圣殿。

本教程以 MCS—51 系列单片机为主线,从开放实验的角度全面介绍了单片机的结构原理及应用。采用基于 Proteus 系统构建单片机原理实验软件仿真平台,用 TD—NMC+单片机实验系统为实验的硬件支持,使学习者可以从原理到软件仿真再到硬件操作得到全面训练。这样不仅节省了硬件的投资,也使单片机的入门实践生动形象。

全书共十二章,可以归为两大部分:第一部分为前五章,主要介绍单片机实践应具备的基础内容;第二部分为第六章到第十二章,安排了大量的基础性实验、接口技术实验及综合应用研究类实验,也是本教程的重点。参加本教程编写的还有孟凡喜、陈军、洪晓华等,其中孟凡喜对所有的实验程序进行了验证。

由于作者水平有限以及成稿时间的仓促,难免出现错误和不妥之处,敬请读者批评指正,并提出宝贵意见。

编 者

2007 年 6 月

目 录

前言	1
第一章 89C51 硬件结构及指令系统	1
第一节 89C51 硬件结构	1
第二节 常用特殊寄存器使用规则	5
第三节 89C51 指令系统	10
第二章 SST89E554RC 单片机简介	17
第一节 SST89E554RC 的基本结构	17
第二节 SST89E554RC 的常用特殊功能寄存器简介	21
第三章 Keil C51 基本操作	29
第一节 Keil C51 简介	29
第二节 μ Vision2 IDE 集成开发环境	30
第三节 应用程序创建	34
第四章 Proteus 仿真软件	39
第一节 概述	39
第二节 绘图基本操作	41
第三节 电路原理图设计及仿真	46
第五章 TD—NMC+单片机实验系统	50
第一节 TD—NMC+实验系统的硬件环境	50
第二节 TD—NMC+实验系统的注意事项	59
第六章 基础实验	62
第一节 单 LED 灯实验	62
第二节 MCS—51 指令练习	72
第三节 数据排序	80
第四节 流水灯实验	82
第七章 中断系统实验	85
第一节 外部中断系统实验	85

第二节	定时器中断实验	87
第八章	定时器/计数器系统	90
第一节	定时器实验(一)	90
第二节	定时器实验(二)	92
第三节	计数器实验	93
第九章	外部扩展系统实验	96
第一节	静态存储器扩展实验	96
第二节	Flash 存储器扩展	100
第三节	外部输入/输出(I/O)口的扩展	106
第四节	串口通讯实验	109
第五节	矩阵键盘实验	115
第六节	段式液晶显示器实验	118
第七节	图形 LCD 显示设计实验	131
第八节	键盘扫描及显示设计实验	147
第十章	模拟量接口实验	156
第一节	A/D 转换实验	156
第二节	D/A 转换实验	159
第十一章	串行扩展实验	162
第一节	单总线数字温度传感器实验	162
第二节	SPI 总线实验	170
第十二章	单片机应用系统综合实验	177
第一节	交通灯控制	177
第二节	直流电机 PWM 调速	178
第三节	步进电机实验	178
第四节	温度闭环控制实验	180
第五节	多功能数字时钟实验	182
参考文献		184

第一章 89C51 硬件结构及指令系统

第一节 89C51 硬件结构

89C51 是低电压,CMOS 高性能 8 位单片机,兼容标准 MCS—51 指令系统,片内置通用 8 位中央处理器(CPU)和 Flash 存储单元,功能强大,可灵活应用于各种控制领域。

89C51 单片机主要包括 1 个 8 位的微处理器(CPU),4 KB Flash 闪速存储器,128 字节内部 RAM,32 根 I/O 口线,2 个 16 位定时/计数器,1 个 5 向量两级中断结构,1 个全双工串行通信口,片内振荡器及时钟电路,两种软件可选的空闲或掉电节电工作模式。空闲模式停止 CPU 的工作,但允许 RAM、定时/计数器、串行通信口及中断系统继续工作。掉电模式保存 RAM 中的内容,振荡器停止工作并禁止其他所有部件工作直到下一个硬件复位。

89C51 单片机的适用温度范围为:民用(商业用) $0^{\circ}\text{C}\sim 70^{\circ}\text{C}$,工业用 $-40^{\circ}\text{C}\sim 85^{\circ}\text{C}$,军用 $-55^{\circ}\text{C}\sim 125^{\circ}\text{C}$ 。

其增强版 89C52 与 89C51 的不同之处在于 89C52 有 8 KB Flash 存储器,3 个 16 位定时/计数器,8 个中断源。

89C51 单片机程序计数器 PC 由 2 个 8 位的计数器 PCH 及 PCL 组成,共 16 位。PC 中的内容是将要执行的下一条指令的地址。改变 PC 的内容就可改变程序执行的方向。单片机片内有振荡电路,只需外接石英晶体和频率微调电容(2 个 $30\sim 100\text{ pF}$),频率可达 24 MHz。片内还有一个布尔处理器,它以 PSW 中的进位标志位 CY 为其累加器。

89C51 片内有 ROM(程序存储器)和 RAM(数据存储器)两类,它们有各自独立的存储地址空间。物理上有 4 个相互独立的存储器空间,即片内程序存储器、片外程序存储器、片内数据存储器 and 片外数据存储器。逻辑上有 3 个独立的存储空间,即片内、片外统一编址的程序存储器($0000\text{H}\sim\text{FFFFH}$),片内数据存储器($00\text{H}\sim\text{FFH}$),片外数据存储器($0000\text{H}\sim\text{FFFFH}$)。

89C51 有 4 个 8 位并行双向 I/O 接口 $\text{P0}\sim\text{P3}$ 。 $\text{P0}\sim\text{P3}$ 口四个锁存器同 RAM 统一编址,可以把 I/O 口当做一般特殊功能寄存器来寻址。

MCS—51 系列中各种芯片的引脚是兼容的,图 1-1 为 89C51 的 PDIP40 封装引脚排列图,矩形框外的数字表示实际的引脚顺序,引脚功能说明如表 1-1 所列。

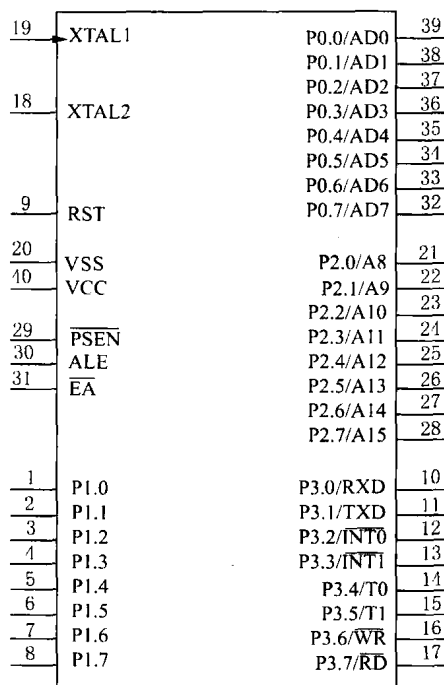


图 1-1 89C51 的 PDIP40 封装的引脚排列图

表 1-1

89C51 引脚顺序及功能说明

引脚序号	标识符号	功能说明
1~8	P1	P1 口是一个带内部上拉电阻的 8 位准双向 I/O 端口。每位能驱动 4 个 TTL 负载。此外,P1.0 和 P1.2 分别作定时/计数器 2 的外部计数输入(P1.0/T2)和触发输入(P1.1/T2EX)(89C52)。在 Flash 编程和校验时,P1 口接收低 8 位地址字节
9	RST/VPD	RST 是复位信号输入端,保持 2 个机器周期的高电平时,可以完成复位操作。VPD 是备用电源的输入端
10~17	P3	带内部上拉电阻的 8 位准双向 I/O 端口。在 Flash 编程和校验时,P3 口也接收一些控制信号。当端口用于第二功能时,8 个引脚可按位独立定义 P3.0:RXD(串行口输入);P3.1:TXD(串行口输出);P3.2: $\overline{\text{INT0}}$ (外部中断 0 输入);P3.3: $\overline{\text{INT1}}$ (外部中断 1 输入);P3.4:T0(定时器 0 外部输入);P3.5:T1(定时器 1 外部输入);P3.6: $\overline{\text{WR}}$ (片外数据存储器写选通控制);P3.7: $\overline{\text{RD}}$ (片外数据存储器读选通控制)
18	XTAL2	接外部晶体和微调电容的一端。若需采用外部时钟电路振荡器,该引脚悬空
19	XTAL1	接外部晶体和微调电容的另一端。用外振荡器时,该引脚为振荡器信号输入
20	VSS	地。一般在 VCC 和 VSS 之间应接有高频和低频滤波电容
21~28	P2	带内部上拉电阻的 8 位准双向 I/O 端口。在访问片外存储器时,它输出高 8 位地址。端口每位能驱动 4 个 TTL 负载。在 Flash 编程和校验时,P2 口接收高 8 位地址字节和一些控制信号
29	PSEN	程序存储输出允许端,低电平有效

续表 1-1

引脚序号	标识符号	功 能 说 明
30	ALE/ $\overline{\text{P}}\text{ROG}$	ALE 为地址锁存允许输出, $\overline{\text{P}}\text{ROG}$ 为编程脉冲输入端
31	$\overline{\text{E}}\text{A}/\text{VPP}$	$\overline{\text{E}}\text{A}$ 为程序存储器地址允许输入端。当 $\overline{\text{E}}\text{A}=1$ 时, CPU 先访问片内 ROM 并执行指令, 当 PC(程序计数器) 的值超过 0FFFH(89C51) 或 1FFFH(89C52) 时, 将自动转去执行片外程序存储器内的程序。当 $\overline{\text{E}}\text{A}=0$ 时, CPU 只访问片外程序存储器中的指令, 而不管是否有片内程序存储器 VPP 为固化编程电压输入端。编程电压一般 12~21 V
39~32	P0	漏极开路的 8 位准双向 I/O 端口。CPU 访问片外存储器时, 是 8 位数据总线和低 8 位地址分时复用总线。每位能驱动 8 个 TTL 逻辑电平。在 Flash 编程时, P0 口也用来接收指令字节。在程序校验时, 输出指令字节, 此时需外部上拉电阻
40	VCC	电源端, +5 V

单片机复位后程序计数器的内容为 0000H, 所以单片机必然从 0000H 地址单元开始执行程序。程序存储器 0003H~002BH 单元又分别固定用于 5 个中断服务子程序的入口地址, 所以往往把该存储区作为保留单元, 而在 0000H 开始存放一条绝对跳转指令, 用户设计的程序则由跳转后的地址开始存放。中断子程序入口地址表如表 1-2 所列。

表 1-2 中断子程序入口地址(中断矢量地址)

中断源	入口地址
外部中断 0($\overline{\text{INT}}0$)	0003H
定时/计数器 0	000BH
外部中断 1($\overline{\text{INT}}1$)	0013H
定时/计数器 1	001BH
串行口	0023H
定时/计数器 2(89C52)	002BH

片内数据存储器由地址 00H~7FH 的 128 个字节空间组成, 均可作为通用的数据区使用。又可划分为 3 个部分: 工作寄存器区 00H~1FH, 可以位寻址区 20H~2FH, 一般通用的数据区 30H~7FH。工作寄存器区域划分为 4 组, 即 0、1、2、3 组, 每组都有 8 个工作寄存器, 编号为 R0~R7。当前使用的组由标志寄存器 PSW 中的 RS0、RS1 决定。该空间可以用直接寻址或寄存器间接寻址访问。89C52 片内数据存储器空间为 256 个字节, 地址为 00H~FFH, 其高 128 字节 80H~FFH 只能用寄存器间接寻址访问。

片内数据存储器 20H~2FH 的 16 个字节单元可位寻址的地址范围为 00H~7FH, 共 128 位可位寻址位, 其中字节单元 20H 的最低位的位地址是 00H, 字节单元 2FH 的最高位的位地址是 7FH。如果不使用位寻址或没使用完, 该 16 个字节单元可全部或部分用作字节寻址。

在实际应用中, 一般要在片内数据存储器区中划出一部分空间留给堆栈用, 堆栈空间的大小要根据实际使用的情况确定, 位置可在片内数据存储器区中的任意地方, 但要注意不要与要

使用的工作寄存器区间产生冲突。在使用堆栈之前,应先给堆栈指针 SP 赋值。单片机复位后,SP 为 07H,如果不合适,可进行调整。当数据压入堆栈后,SP 自动加 1,出栈时自动减 1。SP 始终指向栈顶。

片内还有一个存储区域为特殊功能寄存器 SFR 区,离散地分布在地址空间 80H~FFH 的范围内。89C51 有 21 个特殊功能寄存器,89C52 有 27 个特殊功能寄存器,见表 1-3。该空间与 89C52 的片内数据存储区的高 128 字节是重叠的。为了进行区分,规定特殊功能寄存器只能用直接寻址进行访问,没有定义的区域不能进行访问。在 SFR 区,从 80H 开始每隔 8 个单元有一个可以位寻址的特殊功能寄存器,共有 12 个特殊功能寄存器,其位地址映像见表 1-4。在进行位访问时,可以用位地址,也可以使用其位对应的标识符,如中断允许控制寄存器 IE 的次低位的地址是 A9H,其标识为 ET0,访问该位时用 A9H 或 ET0 都可以。

表 1-3 特殊功能寄存器 SFR 地址

标识符	名 称	地 址	标识符	名 称	地 址
ACC	累加器	E0H	PSW	程序状态字寄存器	D0H
B	B 寄存器	F0H	SP	栈指针寄存器	81H
DPTR	数据指针 (高 8 位 DPH,低 8 位 DPL)	83H 82H	PCON	电源控制及波特率选择寄存器	87H
P0	P0 锁存器	80H	IE	中断允许控制寄存器	A8H
P1	P1 锁存器	90H	IP	中断优先级控制寄存器	B8H
P2	P2 锁存器	A0H	SBUF	串行数据缓冲器	99H
P3	P3 锁存器	B0H	SCON	串行口控制寄存器	98H
TMOD	定时/计数器 0、1 方式寄存器	89H	T2MOD	定时/计数器 2 方式寄存器	C9H
TCON	定时/计数器 0、1 控制寄存器	88H	T2CON	定时/计数器 2 控制寄存器	C8H
TL0	定时/计数器 0 低字节	8AH	TL2	定时/计数器 2 低字节	CCH
TH0	定时/计数器 0 高字节	8CH	TH2	定时/计数器 2 高字节	CDH
TL1	定时/计数器 1 低字节	8BH	RACAP2H	定时/计数器 2 捕捉高字节	CBH
TH1	定时/计数器 1 高字节	8DH	RACAP2L	定时/计数器 2 捕捉低字节	CAH

注:有关定时/计数器 2 的寄存器仅 89C52 存在。

表 1-4 特殊功能寄存器位地址映像

标识符	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
B	B. 7	B. 6	B. 5	B. 4	B. 3	B. 2	B. 1	B. 0
	F7	F6	F5	F4	F3	F2	F1	F0
ACC	A. 7	A. 6	A. 5	A. 4	A. 3	A. 2	A. 1	A. 0
	E7	E6	E5	E4	E3	E2	E1	E0
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
	D7	D6	D5	D4	D3	D2	D1	D0
T2CON	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
	CF	CE	CD	CC	CB	CA	C9	C8

续表 1-4

标识符	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
IP	—	—	PT2	PS	PT1	PX1	PT0	PX0
	—	—	BD	BC	BB	BA	B9	B8
P3	P3.7	P3.6	P3.5	P3.4	P3.3	P3.2	P3.1	P3.0
	B7	B6	B5	B4	B3	B2	B1	B0
IE	EA	—	ET2	ES	ET1	EX1	ET0	EX0
	AF	—	AD	AC	AB	AA	A9	A8
P2	P2.7	P2.6	P2.5	P2.4	P2.3	P2.2	P2.1	P2.0
	A7	A6	A5	A4	A3	A2	A1	A0
SCON	SM0	SM1	SM2	REN	TB8	RB8	TI	RI
	9F	9E	9D	9C	9B	9A	99	98
P1	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0
	97	96	95	94	93	92	91	90
TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
	8F	8E	8D	8C	8B	8A	89	88
P0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0
	87	86	85	84	83	82	81	80

复位后大多数寄存器中的内容是 00H, 端口 P0~P3 为 FFH, 堆栈指针 SP 为 07H, SBUF 中的内容不定。

89C51 的时钟振荡频率范围为 0~24 MHz。一个机器周期包括 12 个振荡周期, 是 CPU 对内存进行一次读或写需要的时间。

第二节 常用特殊寄存器使用规则

89C51 中的特殊功能寄存器 SFR 是非常重要的, 对于单片机应用来说, 掌握了特殊功能寄存器 SFR 使用方法也就基本上掌握了单片机。下面将对 89C51 中的常用特殊寄存器的使用规则及方法作一介绍。

一、程序状态寄存器 PSW(D0H)

程序状态寄存器 PSW 可位寻址, 包含了程序执行后的状态信息, 供程序查询或判别之用。各位的含义及其格式如下:

CY	AC	F0	RS1	RS0	OV	F1	P
----	----	----	-----	-----	----	----	---

CY: 进位标志位。在执行加法(或减法)运算指令时, 如果运算结果最高位(位 7)向前有进位(或借位), CY 位由硬件自动置 1, 否则 CY 清 0。CY 也是在进行位指令操作时的位累加器。在指令中用 C 代替 CY。

AC: 半进位标志位, 也称辅助进位标志。当执行加法(或减法)操作时, 如果运算结果

(和或差)的低半字节(位 3)向高半字节有半进位(或借位),AC 位将被硬件自动置 1,否则 AC 清 0。

F0:用户标志位。用户可以根据自己的需要对 F0 位赋予一定的含义,由用户置位或复位,以作为软件标志。

RS0 和 RS1:工作寄存器组选择控制位。上电复位后,(RS1)=(RS0)=0,CPU 自动选择第 0 组为当前工作寄存器组。用户可用软件改变 RS1 和 RS0 值的组合,以切换当前选用的工作寄存器组。其组合关系如表 1-5 所列。

表 1-5 RS1、RS0 组合与当前工作寄存器的关系

RS1	RS0	当前工作寄存器组	片内 RAM 地址
0	0	第 0 组	00H~07H
0	1	第 1 组	08H~0FH
1	0	第 2 组	10H~17H
1	1	第 3 组	18H~1FH

OV:溢出标志位。当进行补码运算时,如有溢出,即当运算结果超出 $-128 \sim +127$ 的范围时,硬件自动将 OV 位置 1,无溢出时,OV=0。

F1:另一用户标志位。仅在 89C52 使用,89C51 中未定义,使用无效。

P:奇偶校验标志位。如果累加器 A 中有奇数个 1,则 P 置 1,否则 P 置 0。

二、定时/计数器 0、1 控制寄存器 TCON(88H)

89C51 的两个定时/计数器 T0、T1 为 16 位的加计数器,脉冲的下降沿有效。计数脉冲分别寄存在 TH0、TL0(T0)和 TH1、TL1(T1)特殊寄存器中,程序可以随时进行查询。计数溢出后会继续从 0 开始计数。TCON 为定时/计数器 T0 和 T1 的控制寄存器,可位寻址,同时也锁存 T0 和 T1 的溢出中断标志及外部中断 0 和 1 的中断标志,各控制位的含义如下:

TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0
-----	-----	-----	-----	-----	-----	-----	-----

TF1:T1 的溢出中断请求标志位。计数器溢出时,由硬件使 TF1 置 1,并向 CPU 发出中断请求。当 CPU 响应中断时,硬件将自动对 TF0 清 0。TF1 也可以用软件清 0。

TR1:T1 运行控制位。可通过软件置 1 或清 0 来启动或关闭 T1。TR1=1,启动 T1;TR1=0,停止 T1 计数。

TF0:T0 的溢出中断请求标志位。含义与 TF1 相同。

TR0:T0 运行控制位。含义与 TR1 相同。

IE1:外部中断 $\overline{\text{INT1}}$ 的中断请求标志。当检测到外部中断 1 引脚上存在中断请求信号时,由硬件使 IE1 置 1。当 CPU 响应该中断请求时,由硬件使 IE1 清 0。

IT1:外部中断 $\overline{\text{INT1}}$ 的中断触发方式控制位。IT1=0 时,为电平触发方式,低电平有效。IT1=1 时,为脉冲下降沿边沿触发方式。如选用低电平触发, $\overline{\text{INT1}}$ 引脚的低电平持续时间不能小于一个机器周期,中断响应后必须将其低电平撤销掉,以免一次中断申请引起多

次中断响应。如选用边沿触发,高电平及低电平的持续时间均不能小于一个机器周期。

IE0:外部中断 $\overline{\text{INT0}}$ 的中断请求标志。其含义与 IE1 相同。

IT0:外部中断 $\overline{\text{INT0}}$ 的中断触发方式控制位。其含义与 IT1 相同。

三、定时/计数器 0、1 工作模式寄存器 TMOD(89H)

TMOD 用于控制定时/计数器 T0 和 T1 的工作模式,其中,低 4 位用于 T0,高 4 位用于 T1,不能位寻址。各控制位的含义如下:

GATE	C/ $\overline{\text{T}}$	M1	M0	GATE	C/ $\overline{\text{T}}$	M1	M0
------	--------------------------	----	----	------	--------------------------	----	----

GATE:门控位。GATE=0 时,只要用软件使 TR0(或 TR1)置 1 就可以启动定时/计数器,而不管 $\overline{\text{INT0}}$ (或 $\overline{\text{INT1}}$)的电平是高还是低。GATE=1 时,只有 $\overline{\text{INT0}}$ (或 $\overline{\text{INT1}}$)引脚为高电平,且由软件使 TR0(或 TR1)置 1 时,才能启动定时/计数器工作。利用门控位可以实现 $\overline{\text{INT0}}$ (或 $\overline{\text{INT1}}$)引脚的高电平的脉冲宽度的测量,即 $\overline{\text{INT0}}$ (或 $\overline{\text{INT1}}$)引脚为高电平时开始计数,为低电平时停止计数。

C/ $\overline{\text{T}}$:定时/计数器方式选择位。C/ $\overline{\text{T}}$ =0 时为定时方式,计数脉冲是片内的机器周期,即振荡频率的 1/12。C/ $\overline{\text{T}}$ =1 时为计数方式,计数脉冲来自片外,通过引脚 P3.4(T0)或 P3.5(T1)输入外部脉冲,其脉冲频率不能大于单片机振荡频率的 1/24,最好是方波,或者其高低脉冲宽度不能小于一个机器周期;否则可能会引起漏计数。

M1 和 M0:定时/计数器工作模式控制位。M1 和 M0 有四种工作模式,如表 1-6 所列,通过对 M1、M0 的设置可以使定时/计数器 T0、T1 各自工作在选定的模式状态。模式 0 是以前考虑早期程序的兼容性而保留的,由于其初值设置起来相对繁琐,目前很少采用。

表 1-6 定时/计数器四种工作模式

M1	M0	工作模式	功能描述
0	0	模式 0	13 位计数器
0	1	模式 1	16 位计数器
1	0	模式 2	自动再装入 8 位计数器
1	1	模式 3	定时器 0:分成二个 8 位计数器。定时器 1:停止计数

比较精确的定时可以选择模式 2。如果选用模式 1,在设定初值时要考虑计数器溢出到重新装入初值之间可能执行程序指令的时间延迟。如果引用中断,要避免等待其他中断服务的不确定时间,将该中断设为高级,而其他中断设置为低级。

四、中断允许控制寄存器 IE(A8H)

中断允许寄存器 IE 可以位寻址,中断源的开放或屏蔽是由中断允许寄存器 IE 控制的。各控制位的含义如下:

EA	/	ET2	ES	ET1	EX1	ET0	EX0
----	---	-----	----	-----	-----	-----	-----

EA:中断允许总控制位。EA=0 时,屏蔽所有中断请求。EA=1 时,CPU 开放中断。

对各中断源的中断请求是否允许,还要取决于各中断源的中断允许控制位的状态:

ET2:定时/计数器 T2 的溢出中断允许位。ET2=0,禁止 T2 中断。ET2=1,允许 T2 中断。定时/计数器 T2 仅 89C52 有。

ES:串行口中断允许位。ES=0,禁止串行口中断。ES=1,允许串行口中断。

ET1:定时/计数器 T1 的溢出中断允许位。ET1=0,禁止 T1 中断。ET1=1,允许 T1 中断。

EX1:外部中断 1 中断允许位。EX1=0,禁止外部中断 1 中断。EX1=1,允许外部中断 1 中断。

ET0:定时/计数器 T0 的溢出中断允许位。ET0=0,禁止 T0 中断。ET0=1,允许 T0 中断。

EX0:外部中断 0 中断允许位。EX0=0,禁止外部中断 0 中断。EX0=1,允许外部中断 0 中断。

五、中断优先级控制寄存器 IP(B8H)

中断优先级控制寄存器 IP 可以位寻址。89C51 有 2 个中断优先级,每一个中断请求均可编程为高优先级中断或低优先级中断,可实现二级中断嵌套。一个正在执行的低优先级中断程序能被高优先级的中断源所中断,但不能被一个低优先级的中断源中断。中断优先级寄存器 IP 中,若某控制位为 1,则相应的中断源为高级中断;若某控制位为 0,则相应的中断源被设定为低级中断。各控制位的含义如下:

/	/	PT2	PS	PT1	PX1	PT0	PX0
---	---	-----	----	-----	-----	-----	-----

PT2:定时/计数器 T2 中断优先级控制位,仅 89C52 有。

PS:串行口中断优先级控制位。

PT1:定时/计数器 T1 中断优先级控制位。

PX1:外部中断 1 中断优先级控制位。

PT0:定时/计数器 T0 中断优先级控制位。

PX0:外部中断 0 中断优先级控制位。

当同时接收到几个同一优先级的中断请求时,响应哪个中断源则取决于内部硬件查询顺序。其优先级顺序排列为:外部中断 0→定时/计数器 0 溢出中断→外部中断 1→定时/计数器 1 溢出中断→串行口中断→定时/计数器 2 溢出中断。

六、串行口控制寄存器 SCON(98H)

串行口控制寄存器 SCON 可以位寻址。用于串行通信方式的选择、接收和发送以及指示串行口的状态标志,各位的含义及其格式如下:

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

SM0 和 SM1:串行口工作方式选择位。两个选择位对应 4 种通信方式,如表 1-7 所列。

表 1-7

串行口的工作方式

SM0	SM1	工作方式	说 明	波特率
0	0	方式 0	同步移位寄存器	fosc/12
0	1	方式 1	10 位异步收发	由定时器控制
1	0	方式 2	11 位异步收发	fosc/32 或 fosc/32
1	1	方式 3	11 位异步收发	由定时器控制

SM2:多机通信控制位,用于方式 2 和方式 3。若 SM2=1,允许多机通信。当一片 89C51(主机)与多片 89C51(从机)通信时,所有从机的 SM2 位都置 1。主机首先发送的一帧数据为地址,即从机机号,其中第 9 位为 1,所有的从机接收到数据后,将其中第 9 位装入 RB8 中。各从机据此决定从机可否再接收主机的信息。若(RB8)=0,是数据帧,则使接收中断标志位 RI=0,信息丢失;若(RB8)=1,是地址帧,数据装入 SBUF 并置 RI=1,中断所有从机,被寻址的目标从机清除 SM2 以接收主机发来的一帧数据。其他从机仍然保持 SM2=1。

若 SM2=0,不属于多机通信,接收一帧数据后,不论第 9 位数据是 0 还是 1,都置 RI=1,接收到的数据装入 SBUF。

REN:允许接收控制位。由软件置 1 或清 0,只有 REN=1 时才允许接收,相当于串行接收的开关;若 REN=0,则禁止接收。

TB8:发送数据的第 9 位(D8)装入 TB8 中。在方式 2 或方式 3 中,根据发送数据的需要由软件置位或复位。在许多通信协议中可用作奇偶校验位,也可在多机通信中作为发送地址帧或数据帧的标志位。对于后者,TB8=1,该帧数据为地址;TB8=0,该帧数据为数据字节。

RB8:接收数据的第 9 位。可以是约定的奇/偶校验位,或地址/数据标识位。

TI:发送中断标志。在一帧数据发送完时被置位。在方式 0 串行发送第 8 位结束或其他方式串行发送到停止位的开始时由硬件置位。串行口发送中断被响应后,TI 不会自动清 0,必须由软件清 0。

RI:接收中断标志。在收到一帧有效数据后由硬件置位。在方式 0 中,第 8 位数据发送结束时,由硬件置位;在其他三种方式中,当接收到停止位中间时由硬件置位。RI 必须由软件清 0。

七、电源控制寄存器 PCON(87H)

电源控制寄存器 PCON 中有与串行口工作有关的控制及待机、掉电方式控制,各位的含义及其格式如下:

SMOD	/	/	/	GF1	GF0	PD	IDL
------	---	---	---	-----	-----	----	-----

SMOD:波特率倍增控制位。在串行口方式 1、方式 2 和方式 3 时,SMOD=1 时,波特率提高一倍。

GF1 和 GF0:通用标志位。

PD:掉电方式控制位。PD=1 时,表示置掉电方式,否则不进入掉电方式。掉电方式

时,内部振荡器停止工作,仅 RAM 的状态被保存。结束掉电方式唯一的方法是硬件复位。

IDL:待机方式控制位。IDL=1 时,表示置待机方式。若 PD、IDL 同时为 1,则先进入掉电方式。待机方式时,CPU 及 RAM 的状态被保存。结束待机方式有 2 种方法:中断和硬件复位。任何中断响应都将由硬件置 IDL=0,结束待机方式。中断响应服务结束后,将返回到主程序中使 IDL=1 的指令后面的那条指令。

第三节 89C51 指令系统

89C51 的指令系统有 5 种类型的指令,定义了 7 种寻址方式,是具有 255 种操作代码的集合。寻址方式及寻址空间如表 1-8 所列。

表 1-8 寻址方式及寻址空间

寻 址 方 式	寻 址 空 间
寄存器寻址	工作寄存器 R0~R7
	A,B,C,DPTR
直接寻址	片内 RAM 00H~7FH 单元
	特殊功能寄存器
立即数寻址	程序存储器 ROM
寄存器间接寻址	片内 RAM 00H~7FH 单元
	片内 RAM 7FH~FFH 单元(仅 89C52)
	片外 RAM 或 I/O(@R0,@R1,@DPTR)
变址寻址	程序存储器(@A+PC,@A+DPTR)
相对寻址	程序存储器 256 字节范围(PC+偏移量)
位寻址	片内 RAM 中 20H~2FH 单元的 128 个位
	特殊功能寄存器可位寻址的空间

指令系统包括数据传送指令(28 条),算术运算指令(24 条),逻辑运算及移位指令(25 条),控制转移指令(17 条),位操作或布尔操作指令(17 条)。

一、数据传送指令(28 条)

1. 以累加器 A 为目的操作数的指令(4 条)

```
MOV A,Rn          ;(Rn)→A
MOV A,direct       ;(direct)→A
MOV A,@Ri          ;((Ri))→A ,Ri=R0 or R1
MOV A,#data        ;data→A
```

2. 以寄存器 Rn 为目的操作数的指令(3 条)

```
MOV Rn,A           ;(A)→Rn
MOV Rn,direct       ;(direct)→Rn
MOV Rn,#data        ;data→Rn
```

注意,89C51 指令系统中没有 MOV Rn,Rn 传送指令。

3. 以直接地址为目的操作数的指令(5条)

MOV direct, A ; (A)→direct
MOV direct, Rn ; (Rn)→direct
MOV direct, direct ; (源 direct)→目的 direct
MOV direct, @Ri ; ((Ri))→direct
MOV direct, #data ; data→direct

4. 以间接地址为目的操作数的指令(3条)

MOV @Ri, A ; (A)→(Ri)
MOV @Ri, direct ; (direct)→(Ri)
MOV @Ri, #data ; data→(Ri)

5. 十六位数据传送指令(1条)

MOV DPTR, #data16 ; dataH→DPH, dataL→DPL

6. 查表指令(2条)

MOVC A, @A+DPTR ; 先(PC)+1→PC, 后((A)+(DPTR))→A
MOVC A, @A+PC ; 先(PC)+1→PC, 后((A)+(PC))→A

7. 累加器 A 与片外 RAM 传送指令(4条)

MOVX A, @Ri ; ((Ri))→A
MOVX A, @DPTR ; ((DPTR))→A
MOVX @Ri, A ; (A)→(Ri)
MOVX @DPTR, A ; (A)→(DPTR)

8. 栈操作指令(2条)

PUSH direct ; 先(SP)+1→SP, 后(direct)→(SP)
POP direct ; 先((SP))→(direct), 后(SP)-1→SP

9. 交换指令(4条)

XCH A, Rn ; (A)与(Rn)交换
XCH A, direct ; (A)与(direct)交换
XCH A, @Ri ; (A)与((Ri))交换
XCHD A, @Ri ; (A)与((Ri))低4位交换

二、算术运算指令(24条)

1. 不带进位位的加法指令(4条)

ADD A, Rn ; (A)+(Rn)→A
ADD A, direct ; (A)+(direct)→A
ADD A, @Ri ; (A)+((Ri))→A
ADD A, #data ; (A)+data→A

该类指令影响标志 AC、CY、OV、P。OV 用于有符号数运算, 当第 6 位、第 7 位的进位位异或为 1 时, OV=1; 否则 OV=0。

2. 带进位位的加法指令(4条)

ADDC A, Rn ; (A)+(Rn)+(CY)→A
ADDC A, direct ; (A)+(direct)+(CY)→A