



普通高等教育“十一五”国家级规划教材
普通高等教育“十一五”电子信息类规划教材

EDA 技术与实验

李国洪 胡辉 沈明山 等编著



机械工业出版社
CHINA MACHINE PRESS

普通高等教育“十一五”国家级规划教材

EDA 技术与实验

李国洪 胡 辉 沈明山 编著
王达伟 崔瑞雪



机械工业出版社

本书作为普通高等教育“十一五”国家级规划教材，是一本应用性、实践性很强的技术基础课教材。全书涉及了有关可编程器件 EDA 技术的所有应用技术，并通过例题和设计实验向读者提供了技术学习的指导。在内容的组织和编写风格上，力求做到结合新颖而详尽的设计实例，深入浅出，信息量大，注重实践和设计技巧，使电类专业学生、工程技术人员使用本书迅速进入 EDA 领域，掌握从事电子系统设计工作所必备的基本能力和技能，并通过大量的设计实例和综合设计使不同层面的读者提高其 EDA 技术应用水平。

本书共分 6 章，包括 EDA 技术概述、可编程逻辑器件与数字系统的设计、MAX + plus II 软件的应用、Quartus II 软件的应用、VHDL 设计基础和 EDA 综合设计。附录部分介绍了相关 EDA 实验开发系统的硬件配置、软件资源等，供读者参考。

本书可作为高等学校电子电气信息类、仪器仪表类、自动化类及其他相近专业本、专科生相关课程的教材和参考书，也可供相关专业的工程技术人员和各种 EDA 技术培训班学员学习、参考使用。

图书在版编目 (CIP) 数据

EDA 技术与实验/李国洪等编著. —北京: 机械工业出版社, 2008. 9
普通高等教育“十一五”国家级规划教材
ISBN 978-7-111-24936-8

I. E… II. 李… III. 电子电路—电路设计: 计算机辅助设计—高等学校—教材 IV. TN702

中国版本图书馆 CIP 数据核字 (2008) 第 127312 号

机械工业出版社 (北京市百万庄大街 22 号 邮政编码 100037)

责任编辑: 闫晓宇 封面设计: 张 静

责任校对: 陈延翔 责任印制: 邓 博

北京四季青印刷厂印刷 (三河市兴旺装订厂装订)

2009 年 1 月第 1 版第 1 次印刷

184mm × 260mm · 21.25 印张 · 524 千字

标准书号: ISBN 978-7-111-24936-8

定价: 36.00 元

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换
销售服务热线电话: (010)68326294

购书热线电话: (010)88379639 88379641 88379643

编辑热线电话: (010)88379727

封面无防伪标均为盗版

前言

随着微电子技术和计算机技术的发展,电子信息产品更新换代的速度日新月异。实现这种进步的主要原因就是电子设计与制造技术的发展,其核心就是电子设计自动化(EDA, Electronics Design Automation)技术,EDA技术的发展和推广应用极大地推动了电子信息产业的发展。为保证电子系统设计的速度和质量,适应“第一时间推出产品”的设计要求,EDA技术正逐渐成为一项不可缺少的先进技术和重要工具。目前,在国内电子技术教学和产业界的技术推广已形成“EDA热”,完全可以说,掌握EDA技术是电气信息与电子信息类专业学生、工程技术人员所必备的基本能力和技能。

EDA技术在不同的发展时期有不同的内容,其含义已经不只局限在当初电路版图设计自动化的概念上,而当今的EDA技术更多的是指芯片内的电子系统设计自动化,即“片上系统”(SOC, System On Chip)设计。也就是说,开发人员完全可以通过自己的电子系统设计来定制其芯片内部的电路功能,使之成为设计者自己的专用集成电路(ASIC, Application Specific IC)芯片。在过去令人难以置信的事,今天已成为平常之事,使用一台计算机、一套EDA软件和一片或几片大规模可编程芯片(FPGA/CPLD或ispPAC),就能完成电子系统的设计。EDA技术涉及面广,内容丰富,但在教学和技术推广层面上,应用较为广泛的是基于可编程器件的EDA技术,它主要包括如下4大要素:①大规模可编程器件,它是利用EDA技术进行电子系统设计的载体;②硬件描述语言,它是利用EDA技术进行电子系统设计的主要表达手段;③软件开发工具,它是利用EDA技术进行电子系统设计的智能化的自动化设计工具;④实验开发系统,它是利用EDA技术进行电子系统设计的下载工具及硬件验证工具。

在EDA技术中,最为瞩目的是以现代电子技术为特征的逻辑设计仿真测试技术。该技术只需通过计算机就能对所设计的电子系统从不同层次的性能特点上,进行一系列准确的测试和仿真;在完成实际系统的设计后,还能对系统上的目标器件进行边界扫描测试。现代数字系统设计方法为EDA系统设计提供了坚实的理论基础,高速发展的可编程逻辑器件又为EDA技术的不断进步奠定了坚实的物理基础。大规模可编程逻辑器件不但具有微处理器和单片机的特点,而且又随着微电子技术和半导体制造工艺的进步,集成度不断提高,与微处理器、DSP、A/D、D/A、RAM和ROM等独立器件之间的物理与功能界限正日趋模糊。新型的Altera低成本FPGA-Cyclone系列器件,构成了可编程片上系统(SOPC)。SOPC集成了硬核或软核(CPU、DSP)、锁相环(PLL)、存储器、输入/输出(I/O)接口及可编程逻辑,可以灵活高效地解决SOC方案,从而大大地缩短了设计周期,这已成为现代电子设计技术的发展趋势。利用硬件描述语言强大的描述功能,可以使设计在各个层面得到描述。MAX+plus II和Quartus II软件为设计者提供了设计、综合和仿真的工具。EDA综合设计实例的提供可帮助设计者快速地掌握EDA设计方法。

本门课程的先修课程有《模拟电路》、《数字电路》与《微机原理与接口技术》。由于本课程为实践性较强的技术应用课程,建议本课程学时设置在60学时左右,其中实践学时

占总学时的 $1/2 \sim 2/3$ 。在课程教学里, EDA 实验可以帮助学生掌握基本理论和培养学生的实际动手能力, 课程设计则让学生将理论用于实际, 以培养学生的综合应用和解决实际问题的能力。需特别指出的是, 自主学习者要边学习边实践, 重点放在实践性学习环节, 以取得较好的学习效果。

本书是一本应用性、实践性很强的技术教科书。全书涉及了有关可编程器件 EDA 技术的所有应用技术, 并通过例题和设计实验向读者提供了技术学习的指导。在内容的组织和编写风格上, 力求做到结合新颖而详尽的设计实例, 深入浅出, 信息量大, 注重实践和设计技巧, 使电类专业学生、工程技术人员使用本书迅速进入 EDA 领域, 掌握从事电子系统设计工作所必备的基本能力和技能, 并通过大量的设计实例和综合设计使不同层面的读者提高其 EDA 技术应用水平。本书共分 6 章, 包括 EDA 技术概述、可编程逻辑器件与数字系统的设计、MAX + plus II 软件的应用、Quartus II 软件的应用、VHDL 设计基础和 EDA 综合设计。附录部分介绍了相关 EDA 实验开发系统的硬件资源, 供读者参考。

参加本书编写的有李国洪(第 1 章、第 2 章)、胡辉(第 3 章、第 5 章)、沈明山(第 6 章及附录部分)、王达伟(第 4 章的 4.3 ~ 4.8 节及实验)、崔瑞雪(第 4 章的 4.1 ~ 4.2 节及附录部分)。另外, 孙路遥、杨路、刘彦顺、陈涛参加了书中部分图表的绘制工作, 全书由李国洪、胡辉统稿。

在本书的编写过程中, 教育部教学指导委员会委员北京联合大学的李哲英教授和河北工业大学的杨帆教授共同担任本书的主审, 北京理工达盛科技、北京百科东方科技有限公司提供了 EDA 实验开发系统的相关资料, 在此对他们所付出的辛勤劳动表示衷心的感谢。书中参考和引用了许多学者和专家的著作及研究成果, 在此也向他们表示敬意和感谢。

由于 EDA 技术涉及面广, 实用性强, 加之编者应用水平有限, 书中难免有疏漏及不足之处, 敬请广大读者批评指正。

编 者

2008 年初春于北华航天工业学院
(E-mail: htlfligh@nciae.edu.cn)

目 录

前言

第1章 EDA 技术概述..... 1

1.1 EDA 技术的发展及其未来 1

1.1.1 EDA 技术的发展进程 1

1.1.2 未来的 EDA 技术 3

1.2 EDA 技术的构成要素及实验 3

1.2.1 EDA 技术的构成要素 3

1.2.2 EDA 技术与实验 6

1.3 EDA 软件系统的构成 7

1.3.1 EDA 软件分类 7

1.3.2 EDA 软件系统的构成 7

1.4 EDA 与传统电子设计的比较 8

1.4.1 传统的电子设计方法 8

1.4.2 EDA 电子设计方法 9

1.5 基于可编程器件的 EDA 技术 设计流程 11

1.5.1 设计准备 12

1.5.2 设计输入——源程序的 编辑和编译 12

1.5.3 设计实现 13

1.5.4 器件编程与配置 14

1.5.5 设计验证 14

思考与练习 15

第2章 可编程逻辑器件与数字

系统的设计 16

2.1 可编程逻辑器件概述 16

2.1.1 可编程逻辑器件的发展与应用 16

2.1.2 复杂可编程逻辑器件 (CPLD) 的基本原理 19

2.1.3 现场可编程门阵列 (FPGA) 的基本原理 21

2.1.4 在系统可编程 (ISP) 技术与 ispLSI 逻辑器件 24

2.1.5 CPLD 和 FPGA 的选用 28

2.2 Altera 系列可编程逻辑器件 30

2.2.1 Altera 系列器件的性能特点 与分类 30

2.2.2 Altera 系列器件 MAX7000 的 结构和原理 31

2.2.3 Altera 系列器件 FLEX10K 的 结构和原理 34

2.2.4 Altera 系列器件 ACEX1K 的 结构和原理 42

2.2.5 Altera 系列器件 APEX20K 的 结构和原理 43

2.2.6 边界扫描测试技术 49

2.3 Altera 低成本 FPGA-Cyclone 系列 51

2.3.1 Cyclone 系列器件 52

2.3.2 Cyclone 器件平面布局图 52

2.3.3 Cyclone 器件内部资源 53

2.4 基于 FPGA/CPLD 的数字系统 设计基础 58

2.4.1 数字系统的基本模型与设计 过程 58

2.4.2 数字系统的设计方法 60

2.4.3 基于 FPGA/CPLD 数字系统的 设计规则 63

思考与练习 65

第3章 MAX + plus II 软件的应用 66

3.1 MAX + plus II 概述 66

3.1.1 MAX + plus II 简介 66

3.1.2 工具按钮的使用 67

3.2 MAX + plus II 的基本操作 69

3.2.1 MAX + plus II 的安装 69

3.2.2 MAX + plus II 的第一次运行 70

3.2.3 MAX + plus II 的设计流程 71

3.3 MAX + plus II 的设计输入方法 72

3.3.1 图形输入 72

3.3.2 文本输入 76

3.3.3 波形输入 77

3.3.4 MAX + plus II 的层次化设计 80

3.4 MAX + plus II 的设计处理过程 84

3.4.1 设计项目的建立与设计输入 84

3.4.2 设计项目的编译 84

3.4.3 设计项目的仿真	92	4.6.1 时序分析器简介	155
3.4.4 定时分析	98	4.6.2 标准时序分析的设置	156
3.4.5 器件编程	100	4.6.3 时序分析的运行	159
3.5 MAX + plus II 的提高	102	4.7 Quartus II 的编程及配置	160
3.5.1 MAX + plus II 基本符号库的使用	102	4.7.1 Quartus II 器件编程的基本流程	160
3.5.2 MAX + plus II 参数化兆功能 模块库 LPM 的使用	104	4.7.2 Quartus II 软件的器件编程	161
3.5.3 自定义参数化兆功能模块	111	4.8 Quartus II 的常用辅助设计工具 的使用	162
3.5.4 编辑逻辑功能符号	112	4.8.1 分配编辑器	162
3.5.5 添加用户符号库	113	4.8.2 时序收敛平面布局规划器	164
思考与练习	113	4.8.3 逻辑锁定	166
实验	114	4.8.4 芯片编辑器 (Chip Editor)	169
实验 3-1 半加器和全加器的原理图 设计	114	4.8.5 网络列表查看	170
实验 3-2 8 位加法器的原理图设计	115	思考与练习	172
实验 3-3 4-16 译码器的原理图设计	115	实验	172
实验 3-4 六十进制计数器的原理图 设计	116	实验 4-1 Quartus II 软件原理图输入 设计法	172
实验 3-5 节拍脉冲发生器的原理图 设计	117	实验 4-2 Quartus II 软件 VHDL 文本输入 设计法	173
实验 3-6 16 位乘法器的原理图设计	118	第 5 章 VHDL 设计基础	175
第 4 章 Quartus II 软件的应用	120	5.1 VHDL 概述	175
4.1 Quartus II 概述	120	5.1.1 硬件描述语言简介	175
4.1.1 Quartus II 的特点	120	5.1.2 VHDL 的特点	176
4.1.2 Quartus II 的设计流程	121	5.2 VHDL 程序结构	177
4.2 Quartus II 的基本操作	126	5.2.1 VHDL 程序的基本结构与程序 设计举例	177
4.2.1 Quartus II 软件的安装	126	5.2.2 实体说明	179
4.2.2 Quartus II 软件的基本操作	128	5.2.3 结构体与结构体的描述	180
4.3 Quartus II 的设计输入	131	5.2.4 程序包	181
4.3.1 图形编辑输入	131	5.2.5 库	183
4.3.2 文本编辑输入	135	5.3 VHDL 的基本数据类型	184
4.3.3 Quartus II 软件宏功能模块 的使用	135	5.3.1 数据对象	184
4.4 Quartus II 软件的综合与编译	139	5.3.2 数据类型	185
4.4.1 Quartus II 软件编译器的设置	139	5.3.3 标识符	187
4.4.2 Quartus II 软件的布局布线	143	5.3.4 运算符	188
4.4.3 设计文件的编译	147	5.3.5 VHDL 属性	189
4.4.4 使用第三方 EDA 综合工具	148	5.4 VHDL 的基本描述语句	190
4.5 Quartus II 的仿真	149	5.4.1 顺序语句	190
4.5.1 波形仿真文件的建立	149	5.4.2 并行语句	194
4.5.2 Quartus II 软件仿真器的设置	151	5.5 子程序	201
4.5.3 设计文件的仿真	152	5.5.1 函数的定义与引用	201
4.6 Quartus II 的时序分析	155	5.5.2 过程的定义与引用	202
		5.5.3 子程序重载	203

5.6 基本逻辑电路设计	204	6.1.7 利用 VHDL 进行数字钟设计	273
5.6.1 组合逻辑电路的设计	204	6.1.8 出租车计程计价器的设计	285
5.6.2 时序逻辑电路的设计	210	6.2 计算机接口设计实例	293
5.7 状态机的 VHDL 设计	225	6.2.1 数字系统设计与单片机接口 实验	293
5.7.1 状态机的基本结构和功能	225	6.2.2 CPLD 与计算机双工通信实验	295
5.7.2 摩尔 (MOORE) 状态机的 VHDL 设计	225	6.2.3 CPLD 与计算机并行口通信 实验	301
5.7.3 米立 (MEALX) 状态机的 VHDL 设计	227	6.3 数模混合电路设计实例	305
5.7.4 状态机的 VHDL 设计实例	228	6.3.1 A/D 转换器的设计	305
思考与练习	233	6.3.2 函数信号发生器的设计	307
第 6 章 EDA 综合设计	235	6.3.3 数字电压表的设计	310
6.1 数字电路综合设计实例	235	思考与练习	312
6.1.1 时序电路及计数器设计	235	附录 EDA 实验开发系统	315
6.1.2 矩阵键盘控制器的设计	244	一、EDA 实验开发系统的基本硬件 配置	315
6.1.3 16×16 点阵字符发生器	259	二、配套开发软件资源	316
6.1.4 用 ASM 图法设计交通灯 控制器	261	三、部分硬件接口板原理	317
6.1.5 电子密码锁的设计	266	四、设计指导与注意事项	329
6.1.6 乐曲自动演奏器及简易电子琴 的设计	267	参考文献	331

第1章 EDA 技术概述

电子设计自动化 (EDA, Electronics Design Automation) 技术是电子设计技术和电子制造技术的核心, EDA 技术的发展和推广应用极大地推动了电子信息行业的发展。本章简述了 EDA 技术的发展及其所涉及的内容, 使读者对 EDA 技术的全貌、构成要素及其工程设计过程有一个全面的了解。

1.1 EDA 技术的发展及其未来

EDA 技术是现代电子信息工程领域的一门新技术, 它是在先进的计算机工作平台上开发出来的一整套电子系统设计的软硬件工具, 并提供了先进的电子系统设计方法。随着 EDA 技术的不断发展, EDA 技术在不同的时期有不同的内容, 其含义已经不仅局限在当初的电路版图设计自动化的概念上, 当今的 EDA 技术更多的是指芯片内的电子系统设计自动化, 即片上系统 (SOC, System On Chip) 设计。也就是说, 开发人员完全可以通过自己的电子系统设计来定制其芯片内部的电路功能, 使之成为设计者自己的专用集成电路 (ASIC, Application Specific IC) 芯片。在 SOC 的设计过程中, 除系统级设计、行为级描述及对功能的描述以外均可由计算机自动完成, 同时, 设计人员借助开发软件, 可以将设计过程中的许多细节问题抛开, 而将注意力集中在电子系统的总体开发上。这样大大减轻了工作人员的工作量, 提高了设计效率, 减少了以往复杂的工序, 缩短了开发周期, 实现了真正意义上的电子设计自动化。

1.1.1 EDA 技术的发展进程

从 20 世纪 70 年代人们就不断开发出各种计算机辅助设计工具来帮助设计人员进行集成电路和电子系统的设计, 集成电路技术的发展不断对 EDA 技术提出新的要求, 并促进了 EDA 技术的发展。近 30 年来, EDA 技术大致经历了 3 个发展阶段。

1. CAD 阶段 (20 世纪 70 ~ 80 年代中期)

早期的电子系统硬件设计采用的是分立元件, 随着集成电路的出现和应用, 硬件设计进入到发展的初级阶段。初级阶段的硬件设计大量选用中小规模标准集成电路, 人们将这些器件焊接在电路板上, 做成初级电子系统, 对电子系统的调试是在组装好的印制电路板 (PCB, Printed Circuit Board) 上进行的。

这个阶段分别研制了一些单独的软件工具, 主要有 PCB 布线设计、电路模拟、逻辑模拟及版图的绘制等, 从而可以利用计算机将设计人员从大量烦琐、重复的计算和绘图工作中解脱出来。例如, 各种 PCB 布线软件以及用于电路模拟的 SPICE 软件和后来产品化的 IC 版图编辑与设计规则检查系统等软件, 都是这个时期的产品。20 世纪 80 年代初期, 由于集成电路规模越来越大, 制作也越来越复杂, EDA 技术有了较快的发展, 许多软件公司如 Mentor、Daisy System 及 Logic System 等进入市场, 软件工具的产品开始增多。这个时期的软件

主要还是针对产品开发,分为设计、分析、生产、测试等多个独立的软件包。每个软件只能完成其中的一项工作,但如果通过顺序循环使用这些软件,完成设计的全程,还存在两个方面的问题:首先,由于各个软件工具是由不同的公司和专家开发的,只解决一个领域的问题,若将一个软件工具的输出作为另一个软件工具的输入,就需要人工处理,这往往很烦琐,影响了设计速度;第二,对于复杂电子系统的设计,当时的 EDA 工具不能提供系统级的仿真与综合。由于缺乏系统级的设计考虑,常常在产品开发后期才发现设计有错误,此时再要进行修改十分困难。

2. CAE 阶段(20 世纪 80 年代中期~90 年代初期)

这个阶段在集成电路与电子系统设计方法学以及设计工具集成化方面取得了许多成果。各种设计工具,如原理图输入、编译与连接、逻辑模拟、测试码生成、版图自动布局和布线以及各种单元库均已齐全。由于采用了统一数据管理技术,因而能够将各个工具集成为一个计算机辅助工程设计(CAE, Computer Aided Engineering)系统。运用这种系统,按照设计方法学制定的某种设计流程,可以实现由 RT(寄存器)级开始,从设计输入到版图输出的全程设计自动化。此时,设计者能在产品制作之前预知产品的功能与性能,能生成产品制造文件,在设计阶段对产品性能的分析前进了一大步。多数 CAE 系统中还集成了 PCB 自动布局布线软件以及热特性、噪声、可靠性等分析软件,进而可以实现电子系统设计自动化。

随着微电子技术的发展,相继出现了集成上万只晶体管的微处理器、集成几十万直到上百万储存单元的随机存储器 and 只读存储器、支持定制单元电路设计的门阵列和可编程逻辑器件(PAL 和 GAL)等。这个阶段中主要采用基于单元库的半定制设计方法,采用门阵列和标准单元法设计的各种 ASIC 得到了极大的发展,将集成电路工业推入了 ASIC 时代。

如果说 20 世纪 70 年代的自动布局布线的 CAD 工具代替了设计工作中绘图的重重复劳动,那么,到了 20 世纪 80 年代出现的具有自动综合能力的 CAE 工具则代替了设计者的部分工作,对保证电子系统的设计,制造出最佳的电子产品起着关键的作用。到了 20 世纪 80 年代后期,EDA 工具已经可以进行设计描述、综合与优化和设计结果验证,CAE 阶段的 EDA 工具不仅为成功开发电子产品创造了有利条件,而且为高级设计人员的创造性劳动提供了方便。但是,大部分从原理图出发的 EDA 工具仍然不能适应复杂电子系统的设计要求,而具体化的元件图形又制约着优化设计。

3. EDA 阶段(20 世纪 90 年代以来)

20 世纪 90 年代以来,微电子技术以惊人的速度发展,其工艺水平已达到深亚微米级,在一个芯片上可集成数百万乃至上千万只晶体管,工作速度可达到 Gbit/s,这为制造出规模更大、速度和信息容量更高的芯片系统提供了基础条件。同时也对 EDA 系统提出了更高的要求,并大大促进了 EDA 技术的发展。20 世纪 90 年代以后,主要出现了以高级语言描述、系统仿真和综合技术为特征的第三代 EDA 技术,它不仅极大地提高了系统的设计效率,而且使设计者摆脱了大量的辅助性工作,将精力集中于创造性的方案与概念的构思上。这个阶段的 EDA 技术主要有以下特征:

- 1) 电子厂家可以为用户提供系列化、各种规模的可编程逻辑器件,使设计者通过设计芯片实现电子系统功能。

- 2) 高层综合(High Level Synthesis, HLS)的理论与方法取得进展,从而将 EDA 设计层次由寄存器级提高到了系统级(又称行为级)。设计者逐步从使用硬件转向设计硬件,从

单个电子产品开发转向系统级电子产品开发,即 SOC 设计。因此,EDA 工具是以系统机设计为核心,包括系统行为级描述与结构综合、系统仿真与测试验证、系统划分与指标分配、系统决策与文件生成等一整套的电子系统设计自动化工具。因此大大缩短了复杂 ASIC 的设计周期,同时改进了设计质量。

3) 提供独立于工艺和厂家的系统级设计能力,具有高级抽象的设计构思手段。例如,提供框图、状态图和流程图的编辑能力,具有适合层次描述和混合信号描述的硬件描述语言 (VHDL、AHDL 或 Verilog-HDL),同时含有各种工艺的标准元器件库。使得复杂 IC 的描述规范化,便于传递、交流、保存与修改,并可建立独立工艺的设计文档,便于设计重用。

4) 采用平面规划 (Floor Planing) 技术对逻辑综合和物理版图设计进行联合管理,做到在逻辑综合早期设计阶段就考虑到物理设计信息的影响。通过这些信息,设计者能进行更进一步的综合与优化,并保证所做的修改只会提高性能,而不会对版图设计带来负面影响。在 Synopsys 和 Cadence 等公司的 EDA 系统中均采用了这项技术。

5) 可测性综合设计。随着 ASIC 的规模与复杂性的增加,测试的难度与费用急剧上升,由此而产生了将可测性电路结构做在 ASIC 芯片上的思想,于是开发内建自测试 (BLST)、边界扫描等可测性设计 (DFT) 工具,并已集成到 EDA 系统中。

6) 为带有嵌入 IP 核的 ASIC 设计提供软、硬件协同设计工具。

1.1.2 未来的 EDA 技术

目前,电子系统的 EDA 设计正从主要着眼于数字逻辑向模拟电路和数模混合电路的方向发展。在硅集成电路制造工艺方面已进入超深亚微米 (Very Deep Sub-Micron, VDSM) 阶段,正在向 $0.05\mu\text{m}$ 发展。可编程逻辑器件在其等效逻辑门数、工作电压及时钟频率等性能指标上将有突破性的发展,特别适用于高密度、高速度的系统级应用场合,2005 年,其密度已达到 1×10^4 万门。可编程模拟器件已开始应用于实际工程。随着芯片集成度的增大,单个芯片内集成了通用微控制器/微处理器核心 (MCU/MPU Core)、专用数字信号处理器核心 (DSP Core)、存储器核心 (Memory Core)、嵌入式软件/硬件、数字和模拟混合器件、RF 处理器等,并且 EDA 与上述器件间的物理与功能界限已日益模糊。

综上所述,EDA 技术将向广度和深度两个方向发展,EDA 将会超越电子设计的范畴进入其他领域,随着基于 EDA 的 SOC 设计技术的发展,软硬核功能库的建立,IP 核复用 (IP Reuse),以及基于 VHDL 所谓自顶向下设计理念的确立,未来的电子系统的设计与规划将不再是电子工程师们的专利。有专家认为,21 世纪将是 EDA 技术快速发展的时期,并且 EDA 技术将是对 21 世纪产生重大影响的十大技术之一。当前,EDA 的主要应用方向为微控制器 (Microcontroller)、ASIC 和 DSP 等方面。

1.2 EDA 技术的构成要素及实验

1.2.1 EDA 技术的构成要素

EDA 技术涉及面广,内容丰富,尽管目标系统是硬件,但整个设计和修改过程如同完成软件设计一样方便和高效。但在教学和实用的层面上,应用较为广泛的是基于可编程器件

的 EDA 技术的教学和技术推广。在过去令人难以置信的事,今天已成为平常之事,一台计算机、一套 EDA 软件和一片或几片大规模可编程芯片 (FPGA/CPLD 或 ispPAC),就能完成电子系统的设计。基于可编程器件的 EDA 技术主要包括如下 4 大要素:①大规模可编程器件,它是利用 EDA 技术进行电子系统设计的载体;②硬件描述语言,它是利用 EDA 技术进行电子系统设计的主要表达手段;③软件开发工具,它是利用 EDA 技术进行电子系统设计的智能化的自动化设计工具;④实验开发系统,它是利用 EDA 技术进行电子系统设计的下载工具与硬件验证工具。

1. 大规模可编程器件

可编程器件是一种由用户编程以实现某种电子电路功能的新型器件,它可分为可编程逻辑器件 (PLD, Programmable Logic Device) 和可编程模拟器件 (PAC, Programmable Analog Circuit)。前者的技术发展已经相当成熟,在大量的电子产品中早已得到了实际应用;后者相对来说发展要晚一些,其现有的芯片功能也比较单一。

目前,PLD 可分为低密度 PLD 和高密度 PLD 两种,低密度 PLD 器件如早期的 PAL、GAL 等,它们的编程都需要专用的编程器,属于半定制 ASIC (专用集成电路) 器件;高密度 PLD 就是当人们提到 EDA 技术时,首先想到的复杂可编程逻辑器件 (CPLD, Complex PLD)、现场可编程门阵列 (FPGA, Field Programmable Gate Array) 以及在系统可编程逻辑器件 (ISP-PLD, In System Programmability PLD) 等,它们属于全定制 ASIC 芯片,编程时仅需以 JTAG 方式与计算机并口相连即可。FPGA/CPLD 不仅受到系统设计者的青睐,而且在半导体领域中呈现出一枝独秀的增长态势,成为系统级平台设计的首选。随着 PLD 向更高速度、更高集成度、更强功能和更灵活的方向发展,使 FPGA/CPLD 器件既适用于短研制周期、小批量产品的开发,也可用于大批量产品的样品研制,且项目开发前期费用低,开发时间短,有利于新产品占领市场,是目前 ASIC 设计所使用的最主要的器件。国际上生产 FPGA/CPLD 的主流公司,并且在国内占有市场份额较大的主要是 Xilinx、Altera、Lattice 这 3 家公司,并且从一般意义上讲,它们决定了 PLD 技术的发展方向。本书第 2 章将介绍可编程逻辑器件与数字系统的设计。

在 21 世纪来临之前,Lattice 公司又推出了在系统可编程模拟电路 (ispPAC),翻开了模拟电路设计方法的新篇章。ispPAC 器件首先属于模拟集成电路,即电路的输入、输出甚至内部状态均为随时间连续变化的模拟信号。同时,该类器件又是现场可编程的,即在出厂后,可由用户通过改变器件的配置来获得所需的电路功能。利用 ispPAC 器件配合相应的开发软件,便可以像设计数字电路一样方便、快捷地完成模拟电路的设计,进行电路特性模拟,最后通过编程电缆将模拟电路设计方案下载至 ispPAC 芯片中。目前 ispPAC 器件已在信号调理、模拟计算、工业控制、通信、仪器仪表、人工神经网络等方面得到了初步的应用。

2. 硬件描述语言 (HDL)

所谓硬件描述语言 (HDL, Hardware Description Language),就是可以描述硬件电路的功能、信号连接关系及定时关系的语言。它可以使电子系统设计者利用这种语言来描述自己的设计思想和电子系统的行为,并建立模型,然后利用 EDA 工具进行仿真,自动综合到门级电路,再用 ASIC 或 FPGA/CPLD 实现其功能。利用硬件描述语言,可以方便地设计大型的电子系统。目前,其中最有代表性的是美国国防部开发的 VHDL (Very-High-Speed Integrated Circuit HDL)、Verilog 公司开发的 Verilog HDL 和早期的 ABEL 语言。目前,VHDL

(IEEE1164) 和 Verilog HDL (IEEE1364) 被 IEEE 列为工业标准, 也被众多的 EDA 工具所支持, 在电子工程领域, 已成为事实上的通用 HDL, 将承担几乎全部的数字系统设计任务。二者的区别在于 Verilog HDL 的综合过程较 VHDL 简单, 但其在高级描述方面不如 VHDL。本书将在第 5 章以 VHDL 为例, 介绍其编程方法与应用。

用 HDL 描述设计的优点是它们更接近用自然语言描述系统的行为, 在设计过程中文字载体更适于传递和修改设计信息, 并可以建立独立于工艺的设计, 此外还便于保存和重用设计。不便之处是设计者必须学会编程。它比电气原理图更能有效地表示硬件, 若以计算机软件设计与电路设计作一类比, 机器码好比晶体管、MOS 管, 汇编语言好比电路网表, 则 HDL 就如同高级语言, HDL 在语法和风格上类似于现代高级编程语言 (如 C 语言)。但要注意, HDL 毕竟描述的是硬件, 它包含许多硬件特有的结构。

3. 软件开发工具

目前比较流行的数字系统 EDA 软件工具有 Altera 公司的 MAX + plus II 和 Quartus II, Lattice 公司的 ispEXPERT, Xilinx 公司的 Foundation 和 ISE。本书将在第 3 章、第 4 章分别介绍应用较广的前两种数字系统 EDA 软件的具体使用方法与应用。

MAX + plus II: 支持原理图、VHDL 和 Verilog HDL 文本文件, 以及以波形与 EDIF 等格式的文件作为设计输入, 并支持这些文件的任意混合设计。它具有门级仿真器, 可以进行功能仿真和时序仿真, 能够产生精确的仿真结果。在适配之后, MAX + plus II 生成供时序仿真用的 EDIF、VHDL 和 Verilog 这 3 种不同格式的网表文件, 它界面友好, 使用便捷, 被誉为业界最易学易用的 EDA 软件, 并支持主流的第三方 EDA 工具, 支持除 APEX20K 系列之外的所有 Altera 公司的 FPGA/CPLD 大规模逻辑器件。业界普遍认为 MAX + plus II 是最成功的 PLD 开发平台之一, 配合使用 Altera 公司提供的免费 OEM HDL 综合工具可以达到较高的效率。

ispEXPERT: ispEXPERT System 是 ispEXPERT 的主要集成环境。通过它可以进行 VHDL、Verilog 及 ABEL 语言的设计输入、综合、适配、仿真和在系统下载。ispEXPERT 界面友好, 操作方便, 功能强大, 并与第三方 EDA 工具兼容。Lattice 公司针对在系统可编程模拟电路 ispPAC 推出 ispPAC Designer EDA 软件, 其设计方法和数字系统 EDA 有所不同, 但过程相似, 它允许设计者在集成环境中设计、修改模拟电路, 进行电路特性仿真, 最后通过编程电缆将设计方案下载到芯片中。

Foundation: Foundation 是 Xilinx 公司最新集成开发的 EDA 工具。它采用自动化的、完整的集成设计环境。Foundation 项目管理器集成了 Xilinx 的实现工具, 并包含了强大的 Synopsys FPGA Express 综合系统, 是业界最强大的 EDA 设计工具之一。

PAC-Designer: PAC-Designer 是美国 Lattice 公司针对其在系统可编程模拟器件推出的开发软件。所谓“在系统可编程”, 是指可编程器件在不脱离所在应用系统的情况下, 能够通过计算机对其编程, 而不需要专用的编程器。PAC-Designer 具有支持原理图输入设计方式、可观测电路的幅频和相频特性、内含用于低通滤波器设计的宏等特点。

4. 实验开发系统

随着 EDA 应用的普及, 国内高校或 EDA 公司相应开发出 EDA 实验开发系统, 以满足 EDA 教学和科研的需要。和单片机实验开发系统类似, EDA 实验开发系统提供 FPGA/CPLD 芯片下载电路及 EDA 实验/开发的外围资源, 供硬件验证用。一般包括: ①实验或开发所需

的各类基本信号发生模块,包括时钟、脉冲、高低电平等;②通用数字式和扫描驱动类接口,包括各类输入、显示或指示模块,提供 FPGA/CPLD 输入/输出信息显示;③模拟器件及接口,包括模拟信号的放大、比较及 A/D 变换器模块;④监控程序模块,提供“电路重构软配置”功能;⑤目标芯片适配座以及 FPGA/CPLD 目标芯片和编程下载电路。

1.2.2 EDA 技术与实验

EDA 技术实验的目的就在于通过 EDA 软件工具设计电路系统,并对所设计的电路系统进行仿真验证和测试。在课程教学里,EDA 实验可以帮助学生掌握基本理论,课程设计则让学生将理论用于实际,以培养学生的实际动手能力。如果缺少实践性教学环节,学生将难以掌握基本理论,自主学习也较为困难。

1. EDA 技术对实验教学的帮助

1) 学生在理论学习的基础上,通过人机对话的方式,亲自动手进行元件接线、参数设定及测试,通过修改得出结论,并与理论计算结果进行对照。通过 EDA 软件的组成部件属性,随时调整和修改元器件参数,分析各元件参数对电路的作用与影响,调试和测量的过程就是最好的学习过程。

2) 利用 EDA 电子平台将实验与理论结合,进行自主学习,可以帮助学生充分理解教材上的理论分析过程,验证自主学习的结果是否正确。在验证性实验中,学生可以根据电路的原理图,用 EDA 软件图形输入方式,输入所设计的数字系统电路,利用功能仿真和时序模拟进行设计校验。对照教科书电路的分析过程,更改相关元件的参数,观察各个模块的参数、波形的变化。将理论计算与实际结果进行对照、思考,以提高学生分析问题、解决问题的能力。

3) 综合性实验可以用 EDA 软件来完成。由于虚拟仪器的普及,使学生手中有了丰富的虚拟电子元器件和虚拟仪器仪表,从根本上克服了实验室的仪器仪表在品种、规格、数量上的限制,可以在虚拟实验室实现验证型、测试型、设计型、纠错型、创新型等多类型试验和实践。只要拥有一台计算机,就拥有了一个虚拟实验室。

4) EDA 技术使教学内容中许多抽象和难以理解的内容具体化、直观化,使学生容易理解和接受,提高了教学质量,还增加了课堂教学的信息量。这使得学生在学习专业基础知识、掌握先进的 EDA 技术的同时,能与国际接轨、了解国际电子设计技术新信息。

5) 可根据新增的教学内容,在不增加经费开支的情况下,随时增加计算机仿真实验项目,使理论与实验更有效地结合,培养学生分析问题、解决实际问题的能力。

2. EDA 实验

和其他课程的实验一样,EDA 课程实验要求实验前学生一定要了解实验题名、实验目的和实验原理,在实验中自己动手编辑原理图或源程序,然后进行编译、仿真及时序分析,最后要进行硬件下载。实验完成后,要写出实验报告,实验报告要包括以下内容:实验目的、实验仪器、实验原理、实验内容、仿真调试和下载结果、硬件测试报告、数据处理及分析结果等。其中实验内容包括所编辑的源程序 (*.vhd) 和原理图 (*.gdf) 及实验的步骤。实验报告要求对本次实验的结果和所遇到的问题进行思考和分析,最后写出收获和体会。

1.3 EDA 软件系统的构成

EDA 技术研究的对象是电子设计的全过程,有系统级、电路级和物理级这 3 个层次的设计。其涉及的电子系统从低频、高频到微波,从线性到非线性,从模拟到数字,从通用集成电路到由 ASIC 构造的电子系统。因此,EDA 技术涉及面相当广泛。

1.3.1 EDA 软件的分类

EDA 软件功能都很强,一般能应用于几个方面,大部分软件都可以进行电路设计与仿真,PCB 自动布局布线,可输出多种网表文件 (Netlist),与其他厂商的软件共享数据等。按它们的主要功能与应用领域,可分为电子电路设计工具、仿真工具、PCB 设计软件、IC 设计软件、PLD 设计工具等。

目前世界上一些大型的 EDA 软件公司已开发了一些著名的软件,如 Cadence 公司的 OrCAD、PADS 公司的 Pads Power/Logic 以及 Mentor Graphics、Viewlogic (现在为 INNOVEDA)、Synopsys 等公司都有其特色开发工具。上述 EDA 软件涉及电子设计的各个方面,包括数字电路设计、模拟电路设计、数模混合设计、系统设计、仿真验证等电子设计的许多领域。这些软件工具对硬件环境要求高,功能齐全、性能优良,并且软件系统可分为很多模块。

如 Viewlogic 公司的 EDA 工具就有基本工具、系统设计工具和 ASIC/FPGA 设计工具这 3 大类共 20 多个工具。其中,基本工具包括:原理图输入工具 ViewDraw,数字仿真器 ViewSim,波形编辑与显示器 ViewTrace,静态时序分析工具 Motive,设计流程管理工具 ViewFlow。系统设计工具包括:模拟电路仿真器 ViewSpice,PLD 开发工具包 ViewPLD,库开发工具 ViewLibrarian,PCB 信号串扰分析工具 XTK,PCB 布线前信号分析工具 PDQ,电磁兼容设计工具 QUIET,PCB 版图规划工具 ViewFloorplanner。ASIC/FPGA 设计工具包括:VHDL 仿真器 SpeedWave,SpeedWave Verilog 仿真器 VCS,逻辑综合工具 ViewSynthesis,自动测试向量生成工具 TEST Gen/Sunrise,原理图自动生成工具 ViewGen,有限状态机设计工具 ViewFSM,Datapath 设计工具 ViewDatapath,VHDL 与 Verilog 混合仿真环境 Fusion-HDL。

1.3.2 EDA 软件系统的构成

当前,各大半导体器件公司为了推动其生产的芯片的应用,针对性地推出了一些开发软件,如 Altera 公司的 MAX + plus II 和 Quartus II, Lattice 公司的 ispEXPERT, Xilinx 公司的 Foundation 等。随着新器件和新工艺的出现,这些开发软件也在不断更新或升级。上述软件工具都是从专用集成电路开发与应用的角度出发,具有针对性,并且操作简单,对硬件环境要求低,运行平台是 PC 和 Windows 或 Windows NT 操作系统。在此层面上,EDA 软件系统应当包含以下子模块:设计输入子模块、设计数据库子模块、分析验证子模块、综合仿真子模块、布局布线子模块等。

1. 设计输入子模块

该模块接受用户的设计描述,并进行语义正确性、语法规则的检查,检查通过后,将用户的设计描述数据转换为 EDA 软件系统的内部数据格式,存入设计数据库被其他子模块调

用。设计输入子模块不仅能接受图形描述输入、HDL 描述输入,还能接受图文混合描述输入。该子模块一般包含针对不同描述方式的编辑器,如图形编辑器、文本编辑器等,同时包含对应的分析器。

2. 设计数据库子模块

该模块存放系统提供的库单元以及用户的设计描述和中间设计结果。

3. 分析验证子模块

该模块包括各个层次的模拟验证、设计规则的检查、故障诊断等。

4. 综合仿真子模块

该模块包括各个层次的综合工具,理想的情况是:从高层次到低层次(行为级、RTL 级和门电路级)的综合仿真全部由 EDA 工具自动实现。

5. 布局布线子模块

该模块实现由逻辑设计到物理实现的映射,因此与物理实现的方式密切相关。例如,最终的物理实现可以是门阵列、PLD 等,由于对应的器件不同,因此各自的布局布线工具会有很大的差异。

1.4 EDA 与传统电子设计的比较

传统的电子设计与今天的 EDA 有很大的区别。传统的数字电子系统设计采用手工的设计步骤,一般先按电子系统的具体功能要求进行功能划分,然后画出每个子模块的真值表,用卡诺图进行手工逻辑简化,写出布尔表达式,画出相应的逻辑线路图,再选择元器件,设计电路板,最后进行实测与调试。而今天的 EDA 数字系统设计的步骤全部都可以在计算机上完成。

1.4.1 传统的电子设计方法

传统的电子设计方法一般按如下步骤进行。

1. 整体方案设计

对给定任务或设计课题进行具体的分析,以明确所要设计的系统的功能、性能、技术指标及要求。设计过程为:先制定设计任务书,提出设计目标,然后画出系统控制流程图,接着将功能合理地划分给硬件和软件。

2. 方案选择与可行性论证

把系统所要实现的功能分配给若干个单元电路,并画出一个能表示各单元功能的整机原理框图。这项工作要综合运用所学的知识,并同时查阅有关参考资料;要敢于创新、敢于采用新技术,不断完善所提的方案;应提出几种不同的方案,对它们的可行性进行论证。即从完成的功能的齐全程度、性能和技术指标的高低程度、经济性、技术的先进性以及完成的进度等方面进行比较,最后选择一个较好的方案。

3. 单元电路的设计及元器件选择

在方案选择完成后,对各单元电路的功能、性能指标、与前后级之间的关系均应当明确。然后对各个单元电路可能的组成形式进行分析、比较。单元电路的形式一旦被确定之后,就可选择元器件了。每个元器件的功能都是确定的,利用这些元器件搭建目标功能模

块。设计者必须对通用元器件的性能、特点熟练掌握,并且保证元器件都是容易买到的。

4. 安装与调试

设计结果的正确性需要验证,但手工设计无法实现自动验证。传统的硬件电路设计只有在电路安装完成之后才能进行硬件、软件调试。设计过程中的问题到后期才会被发现,这就可能造成推翻设计、重新开始设计的麻烦,使设计周期大大加长,浪费大量的人力、物力,延误了电子产品的推出。所以通过安装与调试对设计进行验证、修改与完善是传统电子设计不可缺少的一个步骤。

5. 设计文档

从设计的第一步开始就要编写文档。设计过程中产生大量的文档,不易管理。传统的电路设计文件以电路原理图为核心。一个复杂的电子系统,电路原理图可能有几十张乃至上千、上万张。阅读、归档、修改、使用相当不便。初学者先从一些简单系统的设计入手进行编写文档的训练是很有必要的。文档的具体内容有:系统的设计要求与技术指标的确定;方案选择与可行性论证;单元电路的设计;参数计算和元器件选择;参考资料目录等。

6. 总结报告

总结报告是在组装与调试结束之后开始撰写的,是整个设计工作的总结,其内容应包括:设计工作的进程记录;原始设计修改部分的说明;实际电路图;实物布置图;实用程序清单等;功能与指标测试结果(含使用的测试仪器型号与规格);系统的操作使用说明;存在问题及改进方向等。

传统的电子系统设计方法的缺点是:

- 1) 复杂的电路中的错误需要人工查找,调试十分困难,导致设计周期长。
- 2) 设计过程中产生大量的文档,修改及管理不便。
- 3) 设计实现过程与具体生产工艺直接相关,因此可移植性差。
- 4) 只有设计出样机后才能进行实测。

1.4.2 EDA 电子设计方法

1. 自顶向下的设计方法

自顶向下的设计方法是一种由抽象的定义到具体的实现,由高层次到低层次的转换,逐步求精的设计方法。由于高层的设计与器件无关,因此设计易于在各种集成电路或可编程逻辑电路之间移植。

2. 硬件描述语言的设计输入

用硬件描述语言对数字电子系统进行抽象的行为与功能描述到具体的内部线路结构描述,从而可以在电子设计的各个阶段、各个层次进行计算机模拟验证,保证设计过程的正确性,从而缩短设计周期,降低设计成本。

3. 各类库的应用

EDA 工具之所以能够完成各种自动设计过程,关键是有各类库的支持。如编辑时的符号库、逻辑仿真时的模拟库、逻辑综合时的综合库、版图综合时的版图库、测试综合时的测试库等。这些库都是 EDA 设计与半导体生产厂商紧密合作共同开发的。在 EDA 系统中既提供了丰富的器件图形符号库及器件模型库,也允许使用者根据自己的需要自己建库或建立新器件的模型,还可修改库中已有的内容。在功能齐全的建库软件的支持下,其他各个功