



普通高等教育“十一五”国家级规划教材

数字电路 **与** 逻辑设计

刘培植 主编 胡春静 郭琳 孙文生 刘丽华 副主编



北京邮电大学出版社
www.buptpress.com



普通高等教育“十一五”国家级规划教材

数字电路与逻辑设计

刘培植 主 编

胡春静 郭 琳

孙文生 刘丽华 副主编

北京邮电大学出版社
·北京·

内 容 简 介

“数字电路与逻辑设计”是大学电子、信息与通信类专业的专业基础课,也是相关专业工程技术人员必修内容。读者通过本教材的学习,可系统地学习数字电路的基础知识、组合和时序电路的分析与设计方法,并达到独立使用可编程逻辑器件和其他中、小规模器件以及计算机辅助分析、设计工具进行逻辑设计的能力。本教材注重前后学习内容的连贯性,为计算机原理及接口、数字通信等专业课程提供必要的基础知识和概念,给出了一些实际应用的实例,加强了理论学习与实际应用之间的联系。教材强调新技术的使用及分析问题和解决问题能力的培养,为读者后期的学习与工作打下了较坚实的基础。

图书在版编目(CIP)数据

数字电路与逻辑设计/刘培植主编. —北京:北京邮电大学出版社,2009
ISBN 978-7-5635-1716-9

I. 数… II. 刘… III. 数字电路—逻辑设计 IV. TN79

中国版本图书馆 CIP 数据核字(2008)第 002039 号

书 名: 数字电路与逻辑设计
主 编: 刘培植
副 主 编: 胡春静 郭 琳 孙文生 刘丽华
责任编辑: 满志文 艾莉莎
出版发行: 北京邮电大学出版社
社 址: 北京市海淀区西土城路 10 号(邮编:100876)
发 行 部: 电话: 010-62282185 传真: 010-62283578
E-mail: publish@bupt.edu.cn
经 销: 各地新华书店
印 刷: 北京忠信诚胶印厂
开 本: 787 mm×1 092 mm 1/16
印 张: 27
字 数: 671 千字
印 数: 1—3 000 册
版 次: 2009 年 2 月第 1 版 2009 年 2 月第 1 次印刷

ISBN 978-7-5635-1716-9

定 价: 45.00 元

• 如有印装质量问题,请与北京邮电大学出版社发行部联系 •

前 言

本书根据教育部高等学校电子信息科学与工程类基础课教学指导分委员会“基础课程教学基本要求”及北京邮电大学和其他院校最新的教学大纲要求,参考国内外相关教材和实用数字电路技术资料,并在教材《数字电路设计与数字系统》多年使用的基础上,重新编写修订而成。

随着技术的进步,数字逻辑电路和数字系统的分析、设计方法也在快速地演变和发展。现在,在一般数字系统设计中,普遍采用了规模越来越大的可编程逻辑器件,设计方法从传统的单纯硬件设计,变为计算机软硬件辅助设计的方法。即电子设计自动化(EDA)和电子系统设计自动化(ESDA)成为现代电子系统设计和制造的主要技术手段。

本书强调适应数字电路与系统分析和设计技术的发展,适应新一代电子、通信人才培养的需要,关注与本教材相关课程内容的前后连贯性,突出数字逻辑电路的基础理论、分析方法和设计方法的学习,增加了较多的设计实例介绍和应用方面的内容,相对体现所学内容的实用性。特别是在可编程逻辑器件(PLD)和硬件描述语言(VHDL)方面作了相对详细的介绍,为读者独立分析、设计数字电路和数字系统,较快掌握分析设计工具,建立规范有序的思维习惯,提高分析和解决实际问题的能力打下良好基础。另外,本书中部分实例源自作者在通信系统中的设计,具有一定的实用参考价值。

本书共分10章。第1、2章由刘丽华同志编写,内容包括数制与编码、逻辑代数基础及逻辑函数的化简、逻辑门电路及特性等。第3、4章由胡春静同志编写,该部分主要介绍了组合电路的分析与设计方法以及各种触发器的特点和参数。第5、6章由刘培植同志编写,其内容主要对用中、小规模集成时序逻辑电路的分析与设计方法以及应用进行了详细的介绍。第7、8章介绍了常用的可编程

逻辑器件及硬件描述语言及其应用方法,该部分由郭琳同志编写。第9、10章由孙文生同志编写,主要介绍数模变换原理以及脉冲波形的产生与变换数字系统的设计方法。

虽然本书作者都有多年的本课程教学经历,但还会由于水平和经验的限制,书中会存在一些不足之处,希望读者给予批评、指正。

编 者

目 录

第 1 章 数字技术基础

1.1 数制与编码	1
1.1.1 数制	1
1.1.2 不同数制间的转换	2
1.1.3 编码	5
1.2 逻辑代数基础	7
1.2.1 基本概念	7
1.2.2 复合逻辑运算	9
1.2.3 逻辑代数的基本定律和基本规则	11
1.2.4 逻辑代数的常用公式	13
1.2.5 正逻辑与负逻辑	13
1.3 逻辑函数及其表示方法	14
1.3.1 逻辑函数	14
1.3.2 逻辑函数的表示方法	14
1.3.3 不同表示方法间的相互转换	15
1.3.4 逻辑函数的两种标准表达式	16
1.4 逻辑函数的化简	18
1.4.1 代数化简法	18
1.4.2 卡诺图化简法	19
1.4.3 具有任意项(无关项)的逻辑函数及其化简	24
习题	25

第 2 章 逻辑门电路

2.1 数字集成电路的特点和分类	27
2.1.1 数字集成电路的特点	27
2.1.2 数字集成电路的分类	28
2.2 晶体管的开关特性	28
2.2.1 二极管的开关特性	28

2.2.2	双极型晶体管的开关特性	30
2.3	二极管逻辑门	32
2.3.1	二极管与门电路	32
2.3.2	二极管或门电路	33
2.4	晶体管反相器	33
2.4.1	晶体管反相器的工作原理	34
2.4.2	反相器的负载能力	34
2.5	TTL 集成逻辑门	35
2.5.1	TTL 与非门的电路结构和工作原理	36
2.5.2	TTL 与非门的特性参数	38
* 2.5.3	TTL 逻辑门的动态特性	43
2.5.4	其他类型的 TTL 门电路	44
2.5.5	集电极开路的门电路(OC 门)	45
2.5.6	三态门	48
* 2.5.7	TTL 电路的改进系列	49
* 2.5.8	TTL 电路使用中注意的问题	51
2.6	ECL 逻辑门	52
2.7	CMOS 反相器	53
2.7.1	MOS 管的开关特性	53
2.7.2	CMOS 反相器工作原理	55
2.7.3	其他 CMOS 逻辑门电路	59
2.7.4	漏极开路的与非门电路(OD 门)	60
2.7.5	传输门电路	60
2.7.6	三态门	61
2.8	不同工艺逻辑门之间的互联	62
	习题	64

第 3 章 组合电路的分析与设计

3.1	组合逻辑电路的特点	68
3.2	组合逻辑电路的分析	68
3.3	小规模组合逻辑电路的设计	70
3.3.1	由设计要求列真值表	71
3.3.2	逻辑函数的两级门实现	71
3.3.3	逻辑函数的三级门实现	73
3.3.4	组合电路实际设计中的几个问题	76
3.3.5	组合电路设计实例	81
3.4	组合逻辑电路的冒险	88
3.4.1	逻辑冒险与消除方法	89
3.4.2	功能冒险与消除方法	93

3.4.3	冒险消除方法的比较	95
3.4.4	动态冒险	95
3.5	常用的中规模组合逻辑电路与应用	95
3.5.1	集成数码比较器	96
3.5.2	编码器与优先编码器	99
3.5.3	译码器	103
3.5.4	数据选择器	112
3.5.5	数据分配器	119
3.5.6	奇偶校验与可靠性编码	120
3.5.7	运算电路	125
	习题	130

第4章 集成触发器

4.1	时序电路的特点	140
4.2	触发器的基本特性及其记忆作用	140
4.3	基本RS触发器	141
4.3.1	电路结构及工作原理	141
4.3.2	描述触发器(时序电路)的方法	142
4.3.3	基本RS触发器的特点	144
4.4	各种钟控触发器的逻辑功能	144
4.4.1	钟控RS触发器	144
4.4.2	钟控D触发器	145
4.4.3	锁存器	145
4.4.4	钟控JK触发器	147
4.4.5	钟控T触发器	147
4.4.6	各种触发器之间的转换	148
4.4.7	钟控触发器的缺点	149
4.5	TTL集成主从触发器	149
4.5.1	基本工作原理	149
4.5.2	主从JK触发器的一次翻转	150
4.5.3	异步置0置1输入	151
4.5.4	主从触发器的特点	152
4.6	集成边沿触发器	152
4.6.1	负边沿JK触发器	152
4.6.2	维持-阻塞D触发器	153
4.6.3	JK触发器和D触发器的实际产品	154
4.6.4	触发器的逻辑符号	155
4.7	CMOS触发器	156
4.7.1	CMOS钟控D触发器	156

4.7.2	CMOS 主从 D 触发器	156
4.7.3	CMOS 主从 JK 触发器	158
4.8	集成触发器的选用和参数	158
4.8.1	逻辑功能的选择	158
4.8.2	触发方式的选择	159
4.8.3	触发器的参数	159
	习题	160

第 5 章 时序逻辑电路

5.1	概述	165
5.2	同步时序逻辑电路分析	168
5.2.1	常用时序电路简介	168
5.2.2	同步时序逻辑电路分析方法	169
5.2.3	一般同步时序电路分析举例	170
5.2.4	移位寄存器及其应用电路的分析	174
5.2.5	异步时序逻辑电路的分析方法	182
5.3	常用时序电路的设计	184
5.3.1	常用时序电路的设计步骤	184
5.3.2	同步计数器的设计	184
5.3.3	序列信号发生器设计	189
5.3.4	M 序列发生器	192
5.4	一般时序逻辑电路的设计方法	193
5.4.1	一般同步时序逻辑电路的设计方法	193
5.4.2	采用小规模集成器件设计异步计数器	204
	习题	209

第 6 章 中规模时序集成电路及应用

6.1	中规模异步计数器	218
6.2	中规模同步计数器	220
6.3	中规模计数器的应用	224
6.3.1	中规模计数器构成任意进制计数器	224
6.3.2	中规模计数器的级联	228
6.3.3	计数器用于逻辑设计	231
6.4	中规模移位寄存器	234
6.4.1	中规模移位寄存器的功能	234
6.4.2	中规模移位寄存器介绍	235
6.5	中规模移存器的应用	237
6.5.1	中规模移存器的扩展	237
6.5.2	中规模移存器构成串-并变换器	238

6.5.3	中规模移存器构成并-串变换器	239
6.5.4	中规模移存器构成计数器	240
6.5.5	中规模移存器构成分频器	241
6.5.6	中规模移存器构成序列信号发生器	241
	习题	243

第7章 可编程逻辑器件

7.1	存储器及其在实现可编程逻辑方面的应用	249
7.1.1	只读存储器	249
7.1.2	PROM 的种类	251
7.1.3	随机存储器	253
7.1.4	用存储器实现逻辑处理	255
7.2	PLA, PAL, GAL	260
7.2.1	PLA	260
7.2.2	PAL	261
7.2.3	GAL	262
7.3	EPLD	265
7.3.1	MAX7000 系列的系统结构	265
7.3.2	MAX7000 系列的 LAB 和 MC	266
7.4	CPLD	268
7.4.1	FLEX10K 的系统结构	268
7.4.2	FLEX10K 的嵌入式阵列块	269
7.4.3	FLEX10K 的逻辑阵列块	269
7.4.4	FLEX10K 的逻辑单元	270
7.4.5	FLEX10K 的快速连线带	272
7.4.6	FLEX10K 的输入/输出单元	273
7.5	FPGA	274
7.5.1	可配置逻辑模块	275
7.5.2	输入/输出模块	276
7.5.3	块状 RAM	277
7.5.4	可编程互连资源	279
7.5.5	延迟锁相环模块	279
7.5.6	边界扫描测试	281
	习题	282

第8章 硬件描述语言 VHDL

8.1	电子设计自动化与硬件描述语言	287
8.1.1	电子设计自动化	287
8.1.2	硬件描述语言	288

8.2	VHDL 程序的基本结构	289
8.2.1	实体	289
8.2.2	结构体	291
8.2.3	VHDL 的库与程序包	293
8.2.4	配置	295
8.3	VHDL 中的数据对象和数据类型	296
8.3.1	VHDL 中的数据对象	296
8.3.2	VHDL 中的数据类型	299
8.4	VHDL 中的属性和运算符	303
8.4.1	VHDL 中的属性	303
8.4.2	VHDL 中的运算符	304
8.5	VHDL 程序的语句组织结构	305
8.5.1	块语句结构	305
8.5.2	进程语句结构	306
8.5.3	子程序语句结构	309
8.5.4	元件例化语句结构	312
8.6	VHDL 的主要描述语句	317
8.6.1	并行描述语句	317
8.6.2	顺序描述语句	318
8.7	用 VHDL 解决组合逻辑和时序逻辑问题	326
8.7.1	用 VHDL 解决组合逻辑问题	326
8.7.2	用 VHDL 解决时序逻辑问题	328
	习题	331

第 9 章 数模和模数转换

9.1	数模转换器 DAC	335
9.1.1	数模转换的基本原理	336
9.1.2	权电阻解码网络 DAC	337
9.1.3	T 形电阻网络 DAC	339
9.1.4	倒 T 形电阻网络 DAC	341
9.1.5	树形开关网络 DAC	343
9.1.6	DAC 的主要技术指标	344
9.1.7	集成 DA 转换器及其应用	346
9.2	模数转换器	350
9.2.1	模数转换器的基本原理	350
9.2.2	并行比较型 ADC	354
9.2.3	计数型 ADC	356
9.2.4	逐次渐进型 ADC	357
9.2.5	双积分型 ADC	359

9.2.6	ADC 的主要技术指标	362
9.2.7	集成 ADC 及其应用	362
	习题	364
第 10 章 脉冲波形的产生与变换		
10.1	波形的基础知识	371
10.2	施密特触发器	372
10.2.1	用门电路组成施密特触发器	372
10.2.2	集成施密特触发器	375
10.2.3	施密特触发器的应用	379
10.3	单稳态触发器	380
10.3.1	用门电路组成的单稳态触发器	380
10.3.2	施密特触发器构成的单稳态触发器	384
10.3.3	集成单稳态触发器	385
10.3.4	单稳态触发器的主要应用	390
10.4	多谐振荡器	390
10.4.1	由门电路组成的多谐振荡器	391
10.4.2	由施密特触发器组成的多谐振荡器	392
	习题	394
附录 1	国产半导体集成电路型号命名法	397
附录 2	集成电路主要性能参数	399
附录 3	二进制逻辑单元图形符号说明	401
	参考文献	419

第 1 章 数字技术基础

本章主要介绍数字技术的基础知识,数字电路中常用的计数制,以及分析与设计数字逻辑电路的理论基础——逻辑代数。

自然界中的许多物理量(如时间、距离、温度等)在时间和数值上都有连续变化的特点。它们可在一定范围内取任意实数,一般称这类量为模拟量。工程上常用电压或电流来模拟这些实际的物理量,称之为模拟信号,例如,正弦变化的交流信号,它在某一瞬间的值可以是一个数值区间内的任何值。处理模拟信号的电路被称为模拟电路(analog circuit)。

还有一种物理量,它们的数值大小和每次的增减变化都是某一个最小单位的整数倍,而小于这个最小单位的数值是没有意义的,其变化在时间上和数值上都是离散的,这一类物理量称为数字量,当然数字量并不一定就是物理量,数字量也可以用来反映逻辑关系,反映一种处理方法,把表示数字量的信号称为数字信号。处理数字信号的电路称为数字电路(digital circuit)。在数字电路里的信号常使用两种电平状态,即 0 电平和 1 电平,一个 0 或一个 1 通常称为 1 比特,可以用电位的高低来表示,在电路上很容易实现。

1.1 数制与编码

本节从人们习惯的十进制开始,分析、推导各种不同数制之间的转换关系,重点讨论在数字系统中广泛采用的二进制及其常用编码。

1.1.1 数制

数制是进位记数制的简称,用数字量表示物理量的大小时,需要用多位数码,一般把多位数码中每一位的构成方法以及从低位到高位进位的规则称为数制,表达每位数码的字符的个数称为基数。

1. 十进制

日常生活中常用的是十进制(decimal),它有 0, 1, 2, ..., 9 这 10 个不同的数码,即基数为 10,而各个数码处于十进制的不同数位时,所代表的数值不同,即对应的权值不同,例如,8921 读做八千九百二十一,八在千位上,读做八千;九在百位上,读做九百;二在十位上,读做二十;一在个位上,读做一,这是一种位置记数法,即把千、百、十、个称为权,任何一个数值都可表示为权展开式 $(N)_{10} = \sum_{i=-m}^{n-1} a_i \times 10^i$, 公式中 n 为整数的位数; m 为小数的位数; a_i 为 0~9 这 10 个数码中任意一个,10 为十进制的基数。其运算规律:逢十进一,借一当十。如

十进制数 8921, 8、9、2、1 称为系数, 每个系数所处的位置不同, 则对应的权值不同。可以将其表示为

$$(8921)_{10} = (8 \times 10^3 + 9 \times 10^2 + 2 \times 10^1 + 1 \times 10^0)_{10}$$

其中下脚标 10 代表十进制, 它的一般表示为

$$(N)_{10} = (a_{n-1} \times 10^{n-1} + a_{n-2} \times 10^{n-2} + \dots + a_1 \times 10^1 + a_0 \times 10^0 + a_{-1} \times 10^{-1} + \dots + a_{-m} \times 10^{-m})_{10}$$

2. 二进制

二进制(binary)数只有 0 和 1 两个数字, 运算简单, 有布尔代数(boolean algebra)作理论基础, 所以在数字系统中常用二进制数, 每位的权是 2 的幂, $(N)_2 = \sum_{i=-m}^{n-1} a_i \times 2^i$, 如表 1.1.1 所示, 其运算规律为“逢二进一, 借一当二”。

表 1.1.1 二进制各位的权

二进制位数	权	十进制表示	二进制位数	权	十进制表示	二进制位数	权	十进制表示
13	2^{12}	4 096	7	2^6	64	1	2^0	1
12	2^{11}	2 048	6	2^5	32	-1	2^{-1}	0.5
11	2^{10}	1 024	5	2^4	16	-2	2^{-2}	0.25
10	2^9	512	4	2^3	8	-3	2^{-3}	0.125
9	2^8	256	3	2^2	4	-4	2^{-4}	0.062 5
8	2^7	128	2	2^1	2	-5	2^{-5}	0.031 25

【例 1.1.1】 求 $(10101.01)_2$ 的二进制权展开式。

解: $(10101.01)_2 = 1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$

可将进位制的规律推广到任意进位制 R , 表达如下: R 进制有 R 个数码, 以 R 为基数, 逢 R 进 1, 当整数位为 n 位、小数位为 m 位时, 按权展开式为:

$$\begin{aligned} (N)_R &= a_{n-1} \times R^{n-1} + a_{n-2} \times R^{n-2} + \dots + a_1 \times R^1 + a_0 \times R^0 + a_{-1} \times R^{-1} + a_{-2} \times R^{-2} + \dots + a_{-m} \times R^{-m} \\ &= \sum_{i=-m}^{n-1} a_i \times R^i \end{aligned}$$

3. 八进制与十六进制

在描述时为了克服二进制数位数太多的麻烦, 经常会用到八进制与十六进制数。八进制为 0, 1, ..., 7 这 8 个数码, 当整数位 n 位、小数位 m 位时, 按权展开式为 $(N)_8 =$

$\sum_{i=-m}^{n-1} a_i \times 8^i$, 其运算规律为“逢八进一, 借一当八”。十六进制为 0, 1, ..., 9, A, B, C, D,

E, F 这 16 个数码, A~F 分别代表 10~15, 当整数位 n 位、小数位 m 位时, 按权展开式

为 $(N)_{16} = \sum_{i=-m}^{n-1} a_i \times 16^i$, 其运算规律为“逢十六进一, 借一当十六”。

1.1.2 不同数制间的转换

1. 十进制与非十进制之间的转换

(1) 非十进制数转换为十进制数

任何一个数都可用其权展开式表示为

$$(N)_R = \sum_{i=-m}^{n-1} a_i \times R^i \quad (1.1.1)$$

于是将一非十进制数按权展成一多项式，每项是该位数码与相应权值的乘积，把式中的数码和权用等值十进制表示即可。

【例 1.1.2】 将 $(11010.011)_2$ 转换成十进制数。

$$\begin{aligned} \text{解: } (11010.011)_2 &= 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 0 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3} \\ &= 16 + 8 + 0 + 2 + 0 + 0 + 0.25 + 0.125 \\ &= (26.375)_{10} \end{aligned}$$

【例 1.1.3】 将 $(12AF.B4)_{16}$ 转换成十进制数。

$$\begin{aligned} \text{解: } (12AF.B4)_{16} &= 1 \times 16^3 + 2 \times 16^2 + 10 \times 16^1 + 15 \times 16^0 + 11 \times 16^{-1} + 4 \times 16^{-2} \\ &= 4096 + 512 + 160 + 15 + 0.6875 + 0.015625 \\ &= (4783.703125)_{10} \end{aligned}$$

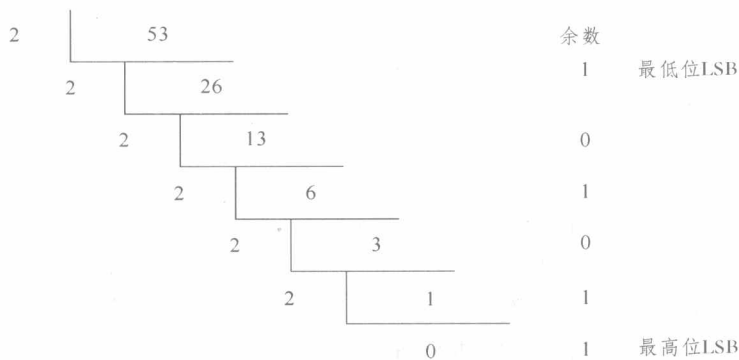
(2) 十进制数转换为非十进制数

① 整数部分的转换。

整数部分的转换采用基数连除法。所谓基数连除法，是用目的数制的基数去除十进制整数，第一次除所得的余数为目的数的最低位，得到的商再除以该基数，所得的余数为目的数的次低位，依次类推，直到商为 0，所得的余数为目的数的最高位。

【例 1.1.4】 将 $(53)_{10}$ 转换成二进制数。

解：



所以转换结果为 $(53)_{10} = (110101)_2$ 。

② 小数部分的转换。

小数部分的转换是采用基数连乘法。所谓基数连乘法，是用该小数乘目的数制的基数，第一次乘的结果的整数部分为目的数小数的最高位，其小数部分再乘基数，所得结果的整数部分为目的数小数的次高位，依次类推，直到小数部分为 0 或达到要求精度为止。

【例 1.1.5】 将十进制小数 $(0.6875)_{10}$ 转换成二进制数。

$$\begin{aligned} \text{解: } 0.6875 \times 2 &= 1.3750 && 1 && \text{最高位} \\ 0.3750 \times 2 &= 0.75 && 0 && \\ 0.750 \times 2 &= 1.5 && 1 && \\ 0.5 \times 2 &= 1.0 && 1 && \text{最低位 (小数部分已经为 0, 无须再继续转换)} \end{aligned}$$

所以转换结果为 $(0.6875)_{10} = (0.1011)_2$ 。

【例 1.1.6】 将十进制小数 $(0.687)_{10}$ 转换成二进制数,精度到小数点后 4 位。

解: $0.687 \times 2 = 1.374$ 1 最高位
 $0.374 \times 2 = 0.748$ 0
 $0.748 \times 2 = 1.496$ 1
 $0.496 \times 2 = 0.992$ 0 最低位

此时小数部分不为 0,按照转换精度的要求转换到第 4 位为止。如果要求的转换精度要求达到小数点后 3 位时,则转换结果为 $(0.687)_{10} = (0.101)_2$;如果要求的转换精度要求达到小数点后 5 位时,则转换结果为 $(0.687)_{10} = (0.10101)_2$ 。

还有一种情况,当转换过程中,小数部分已经为零,但还没有到达所要求的二进制数精度时,应在后面补“0”使其到达其需要的精度。在【例 1.1.5】中,如果要求精度为小数点后 6 位,则转换结果应为 $(0.6875)_{10} = (0.101100)_2$ 。

2. 二进制与八进制和十六进制之间的转换

(1) 二进制数和八进制数之间的转换

八进制的基数是 2 的幂,因此二进制和八进制的互换非常容易。二进制要转换为八进制时,只需要将其以小数点为中心,向两边每 3 位分成一组,不足 3 位时补 0。再把每 3 位二进制数对应的八进制数码写出即可。

【例 1.1.7】 将 $(11101.1101)_2$ 转换成八进制数。

解: 二进制数 = 011 101.110 100
八进制数 = 3 5 . 6 4
转换结果为 $(11101.1101)_2 = (35.64)_8$

若要将八进制转换成二进制数,只要写出每八进制数码对应的二进制数,依次排列即可。

【例 1.1.8】 将 $(234.567)_8$ 转换成二进制。

解: 八进制数 = 2 3 4 . 5 6 7
二进制数 = 010 011 100 .101 110 111
转换结果为 $(234.567)_8 = (10011100.101110111)_2$

(2) 二进制数和十六进制数之间的转换

用 4 位二进制数可表示 0~15 这 16 个数,所以与八进制类似。只需要将其以小数点为中心,向两边每 4 位分成一组,不足 4 位时补 0,再把每 4 位二进制数对应的十六进制数码写出即可。

【例 1.1.9】 将 $(11101.1101)_2$ 转换成十六进制数。

解: 二进制数 = 0001 1101 .1101
十六进制数 = 1 D . D
转换结果为 $(11101.1101)_2 = (1D.D)_{16}$

若要将十六进制转换成二进制数,只要写出每十六进制数码对应的二进制数,依次排列即可。

【例 1.1.10】 将 $(AF.26)_{16}$ 转换成二进制数。

解: 十六进制数 = A F .2 6
二进制数 = 1010 1111.0010 0110
转换结果为 $(AF.26)_{16} = (10101111.00100110)_2$

表 1.1.2 列出了与十进制数对应的二进制、八进制、十六进制数。

表 1.1.2 与十进制对应的二进制、八进制、十六进制数

十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制	十进制	二进制	八进制	十六进制
0	0000	0	0	6	0110	6	6	12	1100	14	C
1	0001	1	1	7	0111	7	7	13	1101	15	D
2	0010	2	2	8	1000	10	8	14	1110	16	E
3	0011	3	3	9	1001	11	9	15	1111	17	F
4	0100	4	4	10	1010	12	A	16	10000	20	10
5	0101	5	5	11	1011	13	B				

1.1.3 编码

由于数字电路只能识别 0 和 1 两种不同状态,因此对需要处理的信息必须进行不同的编码,以区分不同的信息。编码就是用特定的二进制码来表示自然数、字母和符号的过程。这里必须特别指出的是:码和数的不同,码没有大小,只是一种代号而已,而数有大小。为了实际工程的需要会对信息采用各种复杂的编码方式,在这里仅介绍两种比较简单又常用的编码。

1. 二进制编码

二进制编码主要有自然二进制编码和格雷码,其 4 位二进制码的编码方式如表 1.1.3 所示。其中自然二进制编码是用 0000~1111 来表示十进制数的 0~15 共 16 种不同的信息,在表示 16 种不同信息的 4 位二进制代码中,权值由高到低分别为 8、4、2、1,所以也称自然二进制编码为 8421 码,这种每位二进制有确定权值的编码称为有权码。

表 1.1.3 两种 4 位二进制编码表

十进制数	自然二进制编码	二进制格雷码	十进制数	自然二进制编码	二进制格雷码
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

二进制格雷码(也被称为二进制循环码)是一种无权码,其特点是任何相邻的两个码字中仅有一位代码不同,其他代码是一样的,所以二进制格雷码又称单位距离码。当然 4 位二进制格雷码的编码方式并不是唯一的,表 1.1.3 列出了其中一种常用编码方式。从表 1.1.3 中可