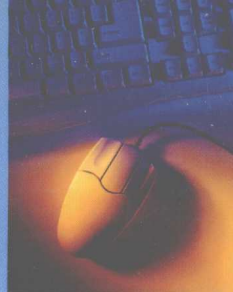




普通高等教育“十五”国家级规划教材



# 数字电路 与逻辑设计

(第二版)

胡锦 主编



高等教育出版社

TN79  
71  
2004

普通高等教育“十五”国家级规划教材

# 数字电路与逻辑设计

(第二版)

胡 锦 主编

高等教育出版社

## 内容提要

本书是普通高等教育“十五”国家级规划教材。

全书对数字电路与数字逻辑课程内容进行了整合优化,从应用角度出发介绍了数字电路的基本知识、逻辑分析与设计的基本方法及中大规模集成电路的应用。

本书主要内容包括:逻辑代数基础、集成逻辑门电路、组合逻辑电路、集成触发器、时序逻辑电路、脉冲波形的产生和整形、数模及模数转换器、大规模集成电路。附录部分的实验和实践环节介绍了与本教材相配套的常用仪器与设备的使用方法、数字电路实验及课程设计。

本书适合于高等职业学校、高等专科学校、成人高校、本科院校举办的二级职业技术学院,也可供示范性软件职业技术学院、继续教育学院、民办高校、技能型紧缺人才培养使用,还可供本科院校、计算机专业人员和爱好者参考。

## 图书在版编目(CIP)数据

数字电路与逻辑设计/胡锦主编. —2版. —北京:  
高等教育出版社, 2004. 12  
ISBN 7-04-015735-7

I. 数… II. 胡… III. 数字电路—逻辑设计—高等学校—教材 IV. TN79

中国版本图书馆 CIP 数据核字(2004)第 103945 号

策划编辑 冯 英 责任编辑 刘 洋 封面设计 李卫青 责任绘图 朱 静  
版式设计 胡志萍 责任校对 金 辉 责任印制 宋克学

---

出版发行	高等教育出版社	购书热线	010-64054588
社 址	北京市西城区德外大街 4 号	免费咨询	800-810-0598
邮政编码	100011	网 址	<a href="http://www.hep.edu.cn">http://www.hep.edu.cn</a>
总 机	010-58581000		<a href="http://www.hep.com.cn">http://www.hep.com.cn</a>
经 销	新华书店北京发行所		
印 刷	北京印刷集团有限责任公司印刷二厂		
		版 次	2002 年 8 月第 1 版
开 本	787×1092 1/16		2004 年 12 月第 2 版
印 张	20.25	印 次	2004 年 12 月第 1 次印刷
字 数	490 000	定 价	25.40 元

---

本书如有缺页、倒页、脱页等质量问题,请到所购图书销售部门联系调换。

版权所有 侵权必究

物料号:15735-00

## 出版说明

为加强高职高专教育的教材建设工作,2000年教育部高等教育司颁发了《关于加强高职高专教育教材建设的若干意见》(教高司[2000]19号),提出了“力争经过5年的努力,编写、出版500本左右高职高专教育规划教材”的目标,并将高职高专教育规划教材的建设工作分为两步实施:先用2至3年时间,在继承原有教材建设成果的基础上,充分汲取近年来高职高专院校在探索培养高等技术应用性专门人才和教材建设方面取得的成功经验,解决好高职高专教育教材的有无问题;然后,再用2至3年的时间,在实施《新世纪高职高专教育人才培养模式和教学内容体系改革与建设项目计划》立项研究的基础上,推出一批特色鲜明的高质量的高职高专教育教材。根据这一精神,有关院校和出版社从2000年秋季开始,积极组织编写和出版了一批“教育部高职高专规划教材”。这些高职高专规划教材是依据1999年教育部组织制定的《高职高专教育基础课程教学基本要求》(草案)和《高职高专教育专业人才培养目标及规格》(草案)编写的,随着这些教材的陆续出版,基本上解决了高职高专教材的有无问题,完成了教育部高职高专规划教材建设工作的第一步。

2002年教育部确定了普通高等教育“十五”国家级教材规划选题,将高职高专教育规划教材纳入其中。“十五”国家级规划教材的建设将以“实施精品战略,抓好重点规划”为指导方针,重点抓好公共基础课、专业基础课和专业主干课教材的建设,特别要注意选择一部分原来基础较好的优秀教材进行修订使其逐步形成精品教材;同时还要扩大教材品种,实现教材系列配套,并处理好教材的统一性与多样化、基本教材与辅助教材、文字教材与软件教材的关系,在此基础上形成特色鲜明、一纲多本、优化配套的高职高专教育教材体系。

普通高等教育“十五”国家级规划教材(高职高专教育)适用于高等职业学校、高等专科学校、成人高校及本科院校举办的二级职业技术学院、继续教育学院和民办高校使用。

教育部高等教育司

2002年11月30日

## 第二版前言

本书是普通高等教育“十五”国家级规划教材。全书对数字电路与数字逻辑课程内容进行了整合优化,从应用角度出发介绍了数字电路的基本知识、逻辑分析与设计的基本方法及中大规模集成电路的应用。

与第一版相比,本书在如下方面做了进一步的改进:每章前面增加了教学目标、重点与难点、教学要求等;增加了 MAX + plus II 开发工具、硬件描述语言等内容,并增加了频率计设计实例;在有关章节中进一步增加了有关新技术、新器件的介绍,如 PDP、OTPROM、Flash Memory 等;文字做了进一步简练,适当删减了冗余内容。

全书共分八章。理论教学 48 学时,参考学时分配为第 1 章逻辑代数基础 6 学时,第 2 章集成逻辑门电路 6 学时,第 3 章组合逻辑电路 8 学时,第 4 章集成触发器 4 学时,第 5 章时序逻辑电路 8 学时,第 6 章脉冲波形的产生和整形 4 学时,第 7 章数模、模数转换器 6 学时,第 8 章大规模集成电路 6 学时。附录部分的实验和实践环节介绍了与本教材相配套的常用仪器与设备的使用方法、数字电路实验、课程设计及 CPLD 开发应用实例,可根据自己实际情况确定实践教学学时。

本书充分体现高职高专教育的特点:以应用为宗旨,强调理论与实践的融合。编写原则是:由浅入深,通俗易懂,便于自学,力争做到“讲、学、做”统一协调,重点和难点采取阐述与比喻相结合、例题与习题相结合、实例与实验相结合。针对本课程实践性强的特点,增加了与本教材相应的实践环节教学内容。可作为高等职业学校、高等专科学校、成人高校及本科院校的二级职业技术学院和民办高校计算机专业、通信专业、电子类专业的教材,也可供有关专业技术人员参考使用,或作为自学用书。

本书是在教育部“高职高专教育电工课程教学内容体系改革、建设的研究与实践”课题组和高等教育出版社指导下编写完成的。由胡锦任主编,李中发、赵欢任副主编。其中,第 1、2 章及附录由李中发、周少华执笔,第 3 章至第 6 章由胡锦执笔,第 7 章由赵欢执笔,第 8 章由杨华、徐熙文执笔,胡锦负责全书的统稿。参加编写和程序调试工作的还有研究生凡金湘、曾宏博、龙晖、李湘春等同学。

湖南大学梁先宇教授担任本书主审。湖南大学及项目课题组院校对本书的编写给予了大力支持和指导,在此谨致衷心感谢。

由于我们水平有限,书中错漏和不妥之处在所难免,恳请读者批评指正。

(E-mail: hujin1187@126.com)

编者

2004 年 7 月于湖南大学



# 第一版前言

本书是教育部高职高专规划教材。全书在内容上对数字电路与数字逻辑课程内容进行了整合优化,从应用角度出发介绍了数字电路的基本知识、逻辑分析与设计的基本方法及中大规模集成电路的应用。

全书共分八章,第1章为逻辑代数基础,介绍数制与几种常用的编码,逻辑代数的基本概念、公式和有关规则,逻辑函数的表示方法及化简方法,是本书的理论基础。第2章为逻辑门电路,介绍晶体管、场效应管的开关特性,从应用角度出发分别介绍了分立元件门电路、TTL集成门电路、CMOS集成门电路及应用注意事项,是本课程的硬件基础。第3章为组合逻辑电路,在前两章的基础上主要介绍组合逻辑电路的分析与设计方法,译码器、编码器、全加器、比较器、数据选择器和数据分配器等常用组合逻辑电路及其用法。第4章为集成触发器,主要分析基本RS触发器和时钟触发器的逻辑功能,介绍了不同结构形式的触发器的原理、应用及其相互转换,是时序逻辑电路的基础。第5章为时序逻辑电路,主要介绍时序逻辑电路的分析方法,重点介绍计数器、寄存器、顺序脉冲发生器的工作原理及其应用,简要介绍时序逻辑电路的设计方法。第6章为脉冲波形的产生和整形电路,着重介绍了集成555定时器的应用。第7章为数模、模数转换器,介绍了数模、模数转换的基本原理及它们的应用。第8章为大规模集成数字电路,主要介绍了ROM、RAM、PLD的基本工作原理及应用。附录部分的实验和实践环节介绍了与本教材相配套的常用仪器与设备的使用方法、数字电路实验及课程设计。

本书充分体现了高职高专教育的特点,以应用为宗旨,强调理论与实践相结合。编写原则是:由浅入深,通俗易懂,便于自学,力争做到“讲、学、做”统一协调,重点和难点采取阐述与比喻相结合、例题与习题相结合、实例与实验相结合。针对本课程实践性强的特点,增加了与本教材相应的实践环节教学内容。

本书是在教育部“高职高专教育电工课程教学内容体系改革、建设的研究与实践”(项目编号Ⅲ31-1)课题组和高等教育出版社指导下编写完成的。全书由胡锦涛同志任主编,李中发同志、赵欢同志任副主编。其中,第1、2章及附录由李中发同志执笔,第3章至第6章由胡锦涛同志执笔,第7章由赵欢同志执笔,第8章由徐熙文同志执笔,胡锦涛同志负责全书的统稿。参加编写和录入工作的还有杨华、谭立安、蒋寿生等同志。

梁先宇教授担任本书主审;湖南计算机高等专科学校、南京电力高等专科学校、长沙电力学院、邵阳高等专科学校等项目课题组院校对本书的编写给予了大力支持和指导,在此一并表示衷心的感谢。

由于我们水平有限,书中错漏和不妥之处在所难免,恳请读者批评指正。

编者

2001年11月于岳麓山

# 目 录

绪论 .....	1	2.3.3 TTL 集成逻辑门的使用 .....	55
<b>第 1 章 逻辑代数基础</b> .....	<b>3</b>	<b>2.4 CMOS 集成门电路</b> .....	<b>56</b>
1.1 数制与编码 .....	3	2.4.1 CMOS 反相器 .....	56
1.1.1 数制 .....	3	2.4.2 其他类型的 CMOS 逻辑门电路 .....	57
1.1.2 数制转换 .....	4	2.4.3 CMOS 电路的特点和使用 .....	60
1.1.3 编码 .....	7	本章小结 .....	62
1.2 基本概念、公式和定理 .....	10	思考题与习题 .....	62
1.2.1 三种基本逻辑关系 .....	10	<b>第 3 章 组合逻辑电路</b> .....	<b>66</b>
1.2.2 基本公式、定理和常用规则 .....	14	3.1 概述 .....	66
1.3 逻辑函数的化简 .....	17	3.1.1 组合逻辑电路的分析 .....	66
1.3.1 逻辑函数的标准与或式和最简式 .....	17	3.1.2 组合逻辑电路的设计 .....	68
1.3.2 逻辑函数的公式化简法 .....	20	3.1.3 组合逻辑电路设计举例 .....	70
1.3.3 逻辑函数的图形化简法 .....	21	3.2 编码器和译码器 .....	74
1.3.4 具有无关项的逻辑函数的化简 .....	26	3.2.1 编码器 .....	74
1.4 逻辑函数的表示方法及相互转换 .....	29	3.2.2 编码器的用法 .....	79
1.4.1 几种逻辑函数的表示方法 .....	29	3.2.3 译码器 .....	80
1.4.2 逻辑函数几种表示方法之间的转换 .....	31	3.2.4 译码器的用法 .....	86
本章小结 .....	33	3.3 加法器和数值比较器 .....	89
思考题与习题 .....	34	3.3.1 加法器 .....	89
<b>第 2 章 集成逻辑门电路</b> .....	<b>38</b>	3.3.2 加法器的用法 .....	90
2.1 半导体器件的开关特性 .....	38	3.3.3 数值比较器 .....	93
2.1.1 二极管的开关特性 .....	38	3.3.4 数值比较器的用法 .....	94
2.1.2 三极管的开关特性 .....	40	3.4 数据选择器和数据分配器 .....	95
2.1.3 场效应管的开关特性 .....	42	3.4.1 数据选择器 .....	95
2.2 分立元器件门电路 .....	43	3.4.2 数据选择器的用法 .....	96
2.2.1 二极管门电路 .....	44	3.4.3 数据分配器 .....	98
2.2.2 三极管门电路 .....	45	3.4.4 数据分配器的用法 .....	99
2.2.3 正逻辑和负逻辑 .....	47	3.5 组合逻辑电路中的竞争冒险 .....	100
2.3 TTL 集成门电路 .....	48	3.5.1 竞争冒险的概念及产生的原因 .....	100
2.3.1 TTL 与非门 .....	48	3.5.2 竞争冒险的识别与消除方法 .....	101
2.3.2 其他类型的 TTL 门电路 .....	50	本章小结 .....	102
		思考题与习题 .....	102
		<b>第 4 章 集成触发器</b> .....	<b>105</b>

4.1 基本 RS 触发器 .....	105	5.5.2 移位型顺序脉冲发生器 .....	163
4.1.1 概述 .....	105	5.6 时序逻辑电路的设计方法 .....	164
4.1.2 基本 RS 触发器 .....	105	5.6.1 基本设计步骤 .....	164
4.1.3 集成基本触发器 .....	108	5.6.2 设计举例 .....	165
4.2 时钟触发器 .....	110	本章小结 .....	169
4.2.1 同步 RS 触发器 .....	111	思考题与习题 .....	169
4.2.2 主从 CMOS 边沿 D 触发器(CC4013) .....	113	<b>第 6 章 脉冲波形的产生和整形</b> .....	174
4.2.3 维持阻塞 D 触发器(74LS74) .....	115	6.1 概述 .....	174
4.2.4 负边沿 JK 触发器 .....	116	6.1.1 矩形脉冲的基本特性 .....	174
4.2.5 T 触发器和 T' 触发器 .....	118	6.1.2 555 定时器 .....	175
4.3 触发器逻辑功能分类及相互转换 .....	120	6.2 多谐振荡器 .....	176
4.3.1 触发器逻辑功能分类 .....	120	6.2.1 555 定时器构成的多谐振荡器 .....	176
4.3.2 不同类型时钟触发器间的转换 .....	120	6.2.2 其他多谐振荡器 .....	177
4.4 触发器的选用 .....	121	6.2.3 多谐振荡器的应用 .....	180
4.4.1 触发器的合理选用 .....	121	6.3 施密特触发器 .....	181
4.4.2 触发器的参数和指标 .....	122	6.3.1 555 定时器构成的施密特触发器 .....	182
4.4.3 触发器使用的注意事项 .....	122	6.3.2 集成施密特触发器 .....	183
本章小结 .....	123	6.3.3 施密特触发器的应用 .....	184
思考题与习题 .....	124	6.4 单稳态触发器 .....	185
<b>第 5 章 时序逻辑电路</b> .....	128	6.4.1 555 定时器构成的单稳态触发器 .....	185
5.1 概述 .....	128	6.4.2 集成单稳态触发器 .....	186
5.1.1 时序逻辑电路的特点 .....	128	6.4.3 单稳态触发器的应用 .....	187
5.1.2 时序电路逻辑功能表示方法 .....	129	本章小结 .....	188
5.2 时序逻辑电路的分析方法 .....	130	思考题与习题 .....	188
5.2.1 分析步骤 .....	130	<b>第 7 章 数模、模数转换器</b> .....	192
5.2.2 分析举例 .....	132	7.1 概述 .....	192
5.3 计数器 .....	134	7.2 D/A 转换器 .....	193
5.3.1 异步计数器 .....	134	7.2.1 权电阻网络型 D/A 转换器 .....	193
5.3.2 同步计数器 .....	141	7.2.2 T 形电阻网络型 D/A 转换器 .....	194
5.3.3 N 进制计数器 .....	147	7.2.3 D/A 转换器的主要技术指标 .....	196
5.3.4 计数器的应用 .....	150	7.3 A/D 转换器 .....	197
5.4 寄存器 .....	151	7.3.1 采样、保持、量化、编码 .....	197
5.4.1 基本寄存器 .....	152	7.3.2 计数器式 A/D 转换器 .....	199
5.4.2 移位寄存器 .....	153	7.3.3 逐次逼近式 A/D 转换器 .....	200
5.4.3 寄存器的应用 .....	156	7.3.4 双积分式 A/D 转换器 .....	201
5.5 顺序脉冲发生器 .....	161	7.3.5 并行比较式 A/D 转换器 .....	202
5.5.1 计数器型顺序脉冲发生器 .....	161	7.3.6 A/D 转换器的主要技术指标 .....	203
		7.4 D/A 转换器和 A/D 转换器应用	



举例 .....	204	F.2 数字电路设计的基础知识 .....	248
7.4.1 DAC0832 的应用 .....	204	F.2.1 数字电路一般设计方法 .....	248
7.4.2 ADC0809 的应用 .....	208	F.2.2 数字电路的调试 .....	252
本章小结 .....	210	F.2.3 电路故障的检测与排除 .....	256
思考题与习题 .....	211	F.2.4 数字电路设计举例 .....	259
<b>第 8 章 大规模集成电路</b> .....	212	<b>F.3 数字电路实验</b> .....	264
8.1 概述 .....	212	F.3.1 仪器使用和门电路测试 .....	264
8.1.1 大规模集成电路的发展 .....	212	F.3.2 组合逻辑电路的设计与调试 .....	266
8.1.2 大规模集成电路的分类 .....	212	F.3.3 加法器应用电路的设计与调试 .....	268
8.2 存储器及其应用 .....	213	F.3.4 编码器和译码器应用电路的 设计与调试 .....	269
8.2.1 固定只读存储器 ROM .....	213	F.3.5 数据选择器和数据分配器应用 电路的设计与调试 .....	271
8.2.2 ROM 的应用 .....	217	F.3.6 触发器逻辑功能测试及其简单应用 .....	272
8.2.3 随机存取存储器 RAM .....	221	F.3.7 时序逻辑电路的测试 .....	274
8.2.4 RAM 的应用 .....	222	F.3.8 时序逻辑电路的设计与测试 .....	276
8.3 可编程逻辑器件 PLD .....	224	F.3.9 $N$ 进制计数器的设计与测试 .....	277
8.3.1 PLD 的基本结构 .....	224	F.3.10 计数器应用电路的设计与测试 .....	279
8.3.2 PLD 的分类 .....	225	F.3.11 移位寄存器 .....	281
8.3.3 PLA 的应用 .....	226	F.3.12 555 定时器应用电路的设计与测试 .....	283
8.3.4 PLD 设计过程简介 .....	226	<b>F.4 数字电子技术课程设计</b> .....	285
8.4 CPLD/FPGA 开发环境 MAX + plus II 应用简介 .....	228	F.4.1 数字电子钟 .....	285
8.4.1 MAX + plus II 安装 .....	229	F.4.2 交通信号灯 .....	288
8.4.2 MAX + plus II 基本功能 .....	230	F.4.3 数字频率计 .....	292
8.4.3 HDL 设计特点 .....	242	F.4.4 智力竞赛抢答器 .....	296
本章小结 .....	244	<b>F.5 EWB 应用简介</b> .....	300
思考题与习题 .....	244	F.5.1 EWB 简介 .....	300
<b>附录 实验和实践环节</b> .....	245	F.5.2 EWB 应用举例 .....	303
F.1 常用仪器与设备的使用方法 .....	245	<b>F.6 基于 CPLD/FPGA 的频率计的         实现</b> .....	307
F.1.1 数字实验仪 .....	245	<b>参考文献</b> .....	312
F.1.2 数字万用表 .....	246		
F.1.3 逻辑笔 .....	247		
F.1.4 示波器 .....	247		

# 结 论

## 1. 数字电路和模拟电路

工程上把电信号分为模拟信号和数字信号两大类。模拟信号指在时间上和数值上都是连续变化的信号,如温度、压力、速度、磁场、电场等物理量通过传感器变成的电信号,模拟语音的音频信号和模拟图像的视频信号等。对模拟信号进行传输、处理的电子线路称为模拟电路,如放大器、滤波器、信号发生器等。另一类是时间和幅度都是离散的(不连续)信号,称为数字信号,如生产中自动记录零件个数的计数信号,由计算机键盘输入计算机的信号等。对数字信号进行传输、处理的电子线路称为数字电路,如数字钟、数字万用表等都是由数字电路组成的。

## 2. 数字电路的特点

由于数字电路的工作信号是不连续的数字信号,反映在电路上只有高电平和低电平两种状态,所以数字电路在结构、工作状态、研究内容和分析方法等方面都与模拟电路不同,它具有如下特点:

(1) 数字电路在稳态时,二极管和三极管处于开关状态。开关的接通和断开两种状态,用二极管或三极管的导通与截止来实现。这和二进制信号的要求是相对应的,因为导通和截止两种状态的外部表现正是电流的有、无,电压的高、低,这种有和无、高和低相对立的两种状态,分别用 **1** 和 **0** 两个数码来表示。

(2) 因为数字信号中的 **1** 和 **0** 没有任何数量的含义,只表示两种不同的状态,所以在数字电路的基本单元电路中,对元件的精度要求不高,允许有较大的误差,电路在工作时只要能可靠地区分开 **1** 和 **0** 两种状态就可以了。

(3) 对于数字电路,人们关心和研究的主要问题是输入信号的状态与输出信号的状态之间的逻辑关系。

(4) 因研究内容不同,数字电路中不能采用模拟电路的分析方法,而是以逻辑代数作为主要工具,利用真值表、逻辑表达式、波形图等来表示电路的逻辑功能,所以数字电路又称逻辑电路。

(5) 数字电路不仅具有逻辑运算能力,还具有逻辑推理和逻辑判断能力,因此,人们才能制造出各种数控装置、智能仪表以及数字电子计算机等现代化的科技产品,使其得到广泛的应用。

## 3. 数字电路的常用类型

最基本的数字电路是由二极管、三极管、电阻、电容等电子元器件组成。随着集成电路的飞速发展,已有小规模(SSI)、中规模(MSI)、大规模(LSI)和超大规模(VLSI)集成电路,目前已生产出功能块性质的集成电路。集成电路从应用的角度可分为通用型和专用型两大类,通用型是指已被定型的标准化、系列化的产品,适用于不同的数字设备;专用型是指为某种特殊用途专门设计,具有特定的复杂而完整功能的功能块型产品,只适用于专用的数字设备。数字电路根据所用器件制作工艺的不同,大致可分为双极型(TTL型)和单极型(MOS型)两类。

## 4. 数字逻辑电路的研究方法

数字逻辑电路的研究有两个主要任务:一是分析,二是设计。随着集成电路技术的飞跃发

展,数字逻辑电路的分析和设计方法在不断发生变化。但不管怎样变化,用逻辑代数作为基本理论的传统方法仍不失为逻辑电路分析和设计的基本方法。传统方法建立在小规模集成电路基础上,它以技术经济指标作为评价一个设计方案优劣的主要性能指标,设计时追求的是如何使一个电路中的逻辑门和连线数目最少。而在时序逻辑电路设计时,则通过状态化简和逻辑函数化简,尽可能使电路中的触发器、逻辑门和连线数最少。但是一个最简的方案不等于一个最佳的方案,最佳方案应满足全面的性能指标和实际应用要求。所以,在传统方法求出一个实现预定功能的最简结构之后,往往要根据实际情况进行相应调整。

尽管传统的分析和设计方法至今仍是一种最成熟、最基本的方法,但由于中、大规模集成电路的不断发展,使芯片内部容纳的逻辑器件越来越多,因而,实现某种逻辑功能所需要的门和触发器不再成为影响经济指标的突出问题。如何用各种廉价的中、大规模集成组件去构造满足各种功能的经济合理的电路,这无疑给设计应用人员提出了新的更高的要求。要适应这种要求就必须充分了解各种器件的逻辑结构和外部特性,做到合理选择器件,充分利用每一个已选器件的功能,用灵活多变的方法完成各类电路或功能模块的设计。此外,各类可编程逻辑器件(PLD)的出现,给逻辑设计带来了一种全新的方法。人们不再用常规硬线连接的方法去构造电路,而是借助丰富的计算机软件对器件进行编程烧录来实现各种逻辑功能,这给逻辑设计带来了极大的方便。

# 第 1 章 逻辑代数基础

**学习目标:**本章介绍数制与编码、逻辑代数的基本概念、公式和定理、逻辑函数的化简以及几种逻辑函数的表示方法与相互转化。逻辑代数是分析设计数字电路的基本工具,逻辑函数化简是数字电路分析设计的基础。

**重点与难点:**逻辑函数的公式化简法与图形化简法,学习时注意逻辑代数与普通代数的异同。

**学习要求:**掌握数制、数制间转换、逻辑代数基础、逻辑函数标准表达式、逻辑函数化简,熟悉逻辑函数之间的相互转换。

## 1.1 数制与编码

### 1.1.1 数制

在日常生活中,人们离不开计数,如时钟“秒”“分”的六十进制和“时”的十二或二十四进制,“一打”为十二进制,“一双”为二进制等,然而,用得最多的也是人们最习惯的是十进制数。数字电路中经常遇到计数问题,在数字电路中由于只有高、低电平两个状态,正好与二进制中的 1、0 对应,故一般采用二进制数,有时也采用八进制数和十六进制数。对于任何一个数,可以用不同的进位制来表示。

#### 1. 十进制数

十进制数有 10 个数字符号,即 0、1、2、3、4、5、6、7、8、9。任何一个数都可以用这 10 个数字符号按一定规律并列在一起来表示,由低位向高位进位是“逢十进一”,这就是十进制的特点。

某种进位制所具有的数字符号的个数称为该进位制的基数,某种进位制的数中不同位置上数字的单位数值称为该进位制的位权或权。十进制的基数为 10,十进制数中第  $i$  位上数字的权为  $10^i$ 。基数和权是进位制的两个要素,利用基数和权,可以将任何一个数表示成多项式的形式。例如,十进制的 603.85 可以表示成

$$603.85 = 6 \times 10^2 + 0 \times 10^1 + 3 \times 10^0 + 8 \times 10^{-1} + 5 \times 10^{-2}$$

一般地,任何一个十进制数  $N$  可以表示为

$$(N)_{10} = (a_{n-1} a_{n-2} \cdots a_1 a_0 . a_{-1} a_{-2} \cdots a_{-m})_{10}$$

这种表示方法称为并列表示法。

或表示为

$$(N)_{10} = \sum_{i=-m}^{n-1} K_i \times 10^i$$

式中, $n$  表示整数部分的位数、 $m$  表示小数部分的位数,10 表示基数, $10^i$  为第  $i$  位的权, $K_i$  表示各个数字符号。

这种表示方法称为多项式表示法或按权展开式。

## 2. 二进制数

在数字电路中,常用二进制来表示数和进行运算。采用二进制具有以下优点:

- (1) 二进制的基数为2,只有0和1两个数字符号,容易用物理状态来表示。
- (2) 二进制运算规则简单,其进位规则是“逢二进一”,便于进行算术运算。
- (3) 采用二进制来表示数可以节省设备,其运算逻辑电路的设计也比较方便。

任何一个二进制数  $N$  可以表示为

$$(N)_2 = \sum_{i=-m}^{n-1} K_i \times 2^i$$

利用上式可以将任何一个二进制数转换为十进制数。

**[例 1.1.1]** 将二进制数 **10101.01** 转换为十进制数。

$$\begin{aligned} \text{解: } (10101.01)_2 &= (1 \times 2^4 + 0 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2})_{10} \\ &= (21.25)_{10} \end{aligned}$$

## 3. 八进制数

二进制数的缺点是当位数很多时不便于书写和记忆,容易出错。因此,在数字电子计算机的资料中通常采用二进制的缩写形式:八进制数和十六进制数。

八进制的基数为8,采用的8个数字符号为0、1、2、3、4、5、6、7,进位规则为“逢八进一”。任何一个八进制数  $N$  可以表示为

$$(N)_8 = \sum_{i=-m}^{n-1} K_i \times 8^i$$

利用上式可以将任何一个八进制数转换为十进制数。

**[例 1.1.2]** 将八进制数 **735.4** 转化为十进制数。

$$\text{解: } (735.4)_8 = (7 \times 8^2 + 3 \times 8^1 + 5 \times 8^0 + 4 \times 8^{-1})_{10} = (477.5)_{10}$$

## 4. 十六进制数

十六进制的基数为16,采用的16个数字符号为0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F,其中,字母A、B、C、D、E、F分别代表十进制数10、11、12、13、14、15,进位规则为“逢十六进一”。任何一个十六进制数  $N$  可以表示为

$$(N)_{16} = \sum_{i=-m}^{n-1} K_i \times 16^i$$

利用上式可以将任何一个十六进制数转换为十进制数。

**[例 1.1.3]** 将十六进制数 **5DF.8** 转化为十进制数。

$$\text{解: } (5DF.8)_{16} = (5 \times 16^2 + 13 \times 16^1 + 15 \times 16^0 + 8 \times 16^{-1})_{10} = (1\ 503.5)_{10}$$

### 1.1.2 数制转换

#### 1. 二进制数与八进制数之间的相互转换

由于1位八进制的8个数字符号正好相应于3位二进制数的8种不同组合,所以八进制与二进制之间有简单的对应关系

八进制	0	1	2	3	4	5	6	7
二进制	000	001	010	011	100	101	110	111

利用这种对应关系,可以很方便地在八进制与二进制之间进行数的转换。

由二进制转换为八进制的方法是:以小数点为界,将二进制数的整数部分从低位开始,小数部分从高位开始,每3位分成一组,头尾不足3位的补0,然后将每组的3位二进制数转换为1位八进制数。

[例 1.1.4] 将二进制数  $11101110.0101$  转换为八进制。

解:

$$\begin{array}{cccc} \underline{011} & \underline{101} & \underline{110} & \cdot & \underline{010} & \underline{100} \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 3 & 5 & 6 & \cdot & 2 & 4 \end{array}$$

所以,  $(11101110.0101)_2 = (356.24)_8$

将八进制转换为二进制,只要将每1位八进制数用3位二进制数表示即可。

[例 1.1.5] 将八进制数  $251.36$  转换为二进制。

解:

$$\begin{array}{cccc} & 2 & 5 & 1 & \cdot & 3 & 6 \\ & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ \underline{010} & \underline{101} & \underline{001} & \cdot & \underline{011} & \underline{110} \end{array}$$

所以,  $(251.36)_8 = (10101001.0111)_2$

### 2. 二进制数与十六进制数之间的相互转换

由于1位十六进制的16个数字符号正好相应于4位二进制数的16种不同组合,所以十六进制与二进制之间有简单的对应关系。利用这种对应关系,可以很方便地在十六进制与二进制之间进行数的转换。

[例 1.1.6] 将二进制数  $1101101101.0100101$  转换为十六进制数。

解:

$$\begin{array}{cccc} \underline{0011} & \underline{0110} & \underline{1101} & \cdot & \underline{0100} & \underline{1010} \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 3 & 6 & D & \cdot & 4 & A \end{array}$$

所以,  $(1101101101.0100101)_2 = (36D.4A)_{16}$

[例 1.1.7] 将十六进制数  $4FA.C6$  转换为二进制数。

解:

$$\begin{array}{cccc} & 4 & F & A & \cdot & C & 6 \\ & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ \underline{0100} & \underline{1111} & \underline{1010} & \cdot & \underline{1100} & \underline{0110} \end{array}$$

所以,  $(4FA.C6)_{16} = (1001111010.1100011)_2$

### 3. 其他进制数转换为十进制数

将二进制、八进制、十六进制数转换为十进制数的方法如前所述,这里不再重复。

### 4. 十进制数转换为其他进制数

将十进制整数转换为其他进制数一般采用基数除法,也称为除基取余法。设将十进制整数转换为  $N$  进制数,其方法是将十进制整数连续除以  $N$  进制的基数  $N$ ,求得各次的余数,然后将各余数换成  $N$  进制中的数字符号,最后按照并列表示法将先得到的余数列在低位、后得到的余数列在高位即得  $N$  进制的整数。

[例 1.1.8] 将十进制整数 44 分别转换为二进制、八进制和十六进制数。

解:

2	44	余数	↑	低位
2	22	$0 = K_0$		
2	11	$0 = K_1$		
2	5	$1 = K_2$		
2	2	$1 = K_3$		
2	1	$0 = K_4$		
0		$1 = K_5$		高位

所以,  $(44)_{10} = (101100)_2$ 

8	44	余数	↑	低位
8	5	$4 = K_0$		
0		$5 = K_1$		高位

所以,  $(44)_{10} = (54)_8$ 

16	44	余数	↑	低位
16	2	$12 = K_0$		
0		$2 = K_1$		高位

由于  $(12)_{10} = (C)_{16}$ , 所以,  $(44)_{10} = (2C)_{16}$ 

将十进制小数转换为其他进制数一般采用基数乘法,也称为乘基取整法。例如,将十进制小数转换为  $N$  进制数,其方法是将十进制小数连续乘以  $N$  进制的基数  $N$ ,求得各次乘积的整数部分,然后将各整数换成  $N$  进制中的数字符号,最后按照并列表示法将先得到的整数列在高位、后得到的整数列在低位即得  $N$  进制的小数。

[例 1.1.9] 将十进制小数 0.6875 分别转换为二进制、八进制和十六进制数。

解:

0.6875			↑	高位
× 2	1.3750	整数		
		$1 = K_{-1}$		
0.3750				
× 2	0.7500	$0 = K_{-2}$		
0.7500				
× 2	1.5000	$1 = K_{-3}$		
0.5000				
× 2	1.0000	$1 = K_{-4}$	↓	低位

所以,  $(0.6875)_{10} = (0.1011)_2$



$$\begin{array}{r}
 0.6875 \\
 \times 8 \\
 \hline
 5.5000 \\
 0.5000 \\
 \times 8 \\
 \hline
 4.0000
 \end{array}
 \begin{array}{l}
 \text{整数} \\
 5 = K_{-1} \\
 \\
 4 = K_{-2}
 \end{array}
 \begin{array}{l}
 \downarrow \\
 \text{高位} \\
 \\
 \text{低位}
 \end{array}$$

所以,  $(0.6875)_{10} = (0.54)_8$

$$\begin{array}{r}
 0.6875 \\
 \times 16 \\
 \hline
 11.0000
 \end{array}
 \begin{array}{l}
 \text{整数} \\
 11 = K_{-1}
 \end{array}$$

由于  $(11)_{10} = (B)_{16}$ , 所以,  $(0.6875)_{10} = (0.B)_{16}$

### 1.1.3 编码

数字电路中处理的信息除了数值信息外,还有文字、符号以及一些特定的操作(例如表示确认的回车操作)等。为了处理这些信息,必须将这些信息也用二进制的数字符号来表示。这些特定的二进制数字符号称为这些信息的代码,这些代码的编制过程称为编码。实现编码操作的电路将在第3章中介绍。

#### 1. 二-十进制编码(BCD码)

在数字电子计算机中,十进制数除了转换成二进制数参加运算外,还可以直接用十进制数进行输入和运算。其方法是将十进制的10个数字符号分别用4位二进制代码来表示,这种编码称为二-十进制编码,也称BCD码。BCD码有很多种形式,常用的有8421码、余3码、2421码、5421码等,如表1-1-1所示。

表 1-1-1 常用 BCD 码

十进制数	8421 码	余 3 码	2421 码	5421 码
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0010
3	0011	0110	0011	0011
4	0100	0111	0100	0100
5	0101	1000	1011	1000
6	0110	1001	1100	1001
7	0111	1010	1101	1010
8	1000	1011	1110	1011
9	1001	1100	1111	1100
权	8421		2421	5421

#### (1) 8421码

在8421码中,10个十进制数字符号与自然二进制数一一对应,即用二进制数的0000~1001来分别表示十进制数的0~9。8421码是一种有权码,各位的权从左到右分别为8、4、2、1,所以根据代码的组成便可知道代码所代表的值。设8421码的各位为 $a_3a_2a_1a_0$ ,则它所代表的值为

$$N = 8a_3 + 4a_2 + 2a_1 + 1a_0$$

8421 码与十进制数之间的转换只要直接按位转换即可。例如：

$$(901.73)_{10} = (1001 \ 0000 \ 0001.0111 \ 0011)_{\text{BCD}}$$

$$(0110 \ 0101 \ 1000.0100 \ 0010)_{\text{BCD}} = (658.42)_{10}$$

8421 码只利用了 4 位二进制数的 16 种组合 **0000 ~ 1111** 中的前 10 种组合 **0000 ~ 1001**，其余 6 种组合 **1010 ~ 1111** 是无效的。由从 16 种组合中选取 10 种组合方式的不同，可以得到其他二 - 十进制码，如 2421 码、5421 码、余 3 码等。

### (2) 2421 码

2421 码也是一种有权码，各位的权从左到右分别为 2、4、2、1。设 2421 码的各位为  $a_3 a_2 a_1 a_0$ ，则它所代表的值为

$$N = 2a_3 + 4a_2 + 2a_1 + 1a_0$$

需要指出的是，2421 码的编码方案不止一种，表 1-1-2 中给出的只是其中的一种方案。

### (3) 余 3 码

余 3 码由 8421 码加 3 (**0011**) 得来的，这是一种无权码。一个十进制数用余 3 码表示时，只要按位表示成余 3 码即可。例如：

$$(83.06)_{10} = (1011 \ 0110.0011 \ 1001)_{\text{余3码}}$$

## 2. 可靠性编码

代码在形成和传输过程中，难免因干扰的存在而发生错误。为了尽可能减少错误的发生，或者在错误发生后能及时发现和纠正，在工程应用中普遍采用可靠性编码技术。格雷码、奇偶校验码是常用的简单可靠性编码。

### (1) 格雷码 (Gray)

格雷码有多种编码形式，但所有的格雷码都有一个共同的特点：从一个代码变为相邻的另一个代码时只有 1 位发生变化。表 1-1-2 所示给出了一种典型格雷码与十进制码及二进制码的对应关系。

表 1-1-2 典型格雷码与十进制码及二进制码的对应关系

十进制码	二进制码	格雷码
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000