

数字系统的 VHDL设计

江国强 等编著



机械工业出版社
China Machine Press

21
世纪

高等院校电子信息类本科规划教材

TN790.2VH

186

12

数字系统的 VHDL设计

江国强 等编著



机械工业出版社
China Machine Press

全书共 12 章, 包括数制与编码、逻辑代数与 VHDL 基础、门电路、组合逻辑电路、触发器、时序逻辑电路、存储器、数模与模数转换、数字系统设计、可编程逻辑器件、VHDL 仿真和 VHDL 综合, 各章后附有思考题和习题。

本书涵盖了数字电子技术的基本理论和基本概念, 并以硬件描述语言(VHDL)为工具, 介绍了数字电路及系统的设计方法。书中列举了大量的基于 VHDL 的门电路、触发器、组合逻辑电路、时序逻辑电路、存储器和数字系统设计的实例, 供读者参考。每个设计实例都经过了电子设计自动化(EDA)软件的编译和仿真, 确保无误。

本教材图文并茂、通俗易懂, 可作为高等院校工科电子、信息、通信、自动化类专业的数字电子技术、EDA 技术、硬件描述语言等基础课教材和相关工程技术人员的参考资料。

版权所有, 侵权必究。

本书法律顾问 北京市展达律师事务所

图书在版编目(CIP)数据

数字系统的 VHDL 设计/江国强等编著. —北京: 机械工业出版社, 2008. 10
(21 世纪高等院校电子信息类本科规划教材)

ISBN 978-7-111-25130-9

I. 数… II. 江… III. ①数字系统—系统设计—高等学校—教材 ②硬件描述语言, VHDL—高等学校—教材 IV. TP271, TP312

中国版本图书馆 CIP 数据核字(2008)第 143146 号

机械工业出版社(北京市西城区百万庄大街 22 号 邮政编码 100037)

责任编辑: 曾 珊

北京慧美印刷有限公司印刷·新华书店北京发行所发行

2009 年 1 月第 1 版第 1 次印刷

184mm×260mm·18.75 印张

标准书号: ISBN 978-7-111-25130-9

定价: 35.00 元

凡购本书, 如有倒页、脱页、缺页, 由本社发行部调换

本社购书热线: (010) 68326294

教师服务登记表

尊敬的老师：

您好！感谢您购买我们出版的 _____ 教材。

机械工业出版社华章公司本着为服务高等教育的出版原则，为进一步加强与高校教师的联系与沟通，更好地为高校教师服务，特制此表，请您填妥后发回给我们，我们将定期向您寄送华章公司最新的图书出版信息。为您的教材、论著或译著的出版提供可能的帮助。欢迎您对我们的教材和服务提出宝贵的意见，感谢您的大力支持与帮助！

个人资料（请用正楷完整填写）

教师姓名	☐ 先生 ☐ 女士		出生年月	职务	职称： ☐ 教授 ☐ 副教授 ☐ 讲师 ☐ 助教 ☐ 其他	
学校				学院	系别	
联系电话	办公： 宅电： 移动：			联系地址及邮编		
				E-mail		
学历		毕业院校			国外进修及讲学经历	
研究领域						
主讲课程		现用教材名		作者及出版社	共同授课教师	教材满意度
课程： ☐ 专 ☐ 本 ☐ 研 人数： 学期： ☐ 春 ☐ 秋						☐ 满意 ☐ 一般 ☐ 不满意 ☐ 希望更换
课程： ☐ 专 ☐ 本 ☐ 研 人数： 学期： ☐ 春 ☐ 秋						☐ 满意 ☐ 一般 ☐ 不满意 ☐ 希望更换
样书申请						
已出版著作				已出版译作		
是否愿意从事翻译/著作工作 ☐ 是 ☐ 否				方向		
意见和建议						

填妥后请选择以下任何一种方式将此表返回：（如方便请赐名片）

地址：北京市西城区百万庄南街1号 华章公司营销中心 邮编：100037

电话：(010) 68353079 88378995 传真：(010)68995260

E-mail:hzedu@hzbook.com marketing@hzbook.com 图书详情可登录<http://www.hzbook.com>网站查询

前言

在 20 世纪 90 年代,国际上在电子和计算机技术领域比较先进的国家,一直在积极探索新的电子电路设计方法,在设计方法、工具等方面进行了彻底的变革,并取得巨大成功。在电子设计技术领域,可编程逻辑器件(PLD)已得到很好地普及,这些器件为数字系统的设计带来极大的灵活性。由于该器件可以通过软件编程对其硬件结构和工作方式进行重构,使得硬件的设计可以如同软件设计那样方便快捷,极大地改变了传统的数字系统设计方法、设计过程和设计观念。随着可编程逻辑器件集成规模不断扩大、自身功能不断完善,以及计算机辅助设计技术的提高,使现代电子系统设计领域的电子设计自动化(Electronic Design Automation, EDA)技术得到快速发展。

目前,EDA 技术已经成为很多高等工科院校本科学生的必修课程,但在此之前同学们还必须修数字电子技术课程。然而这两门课程的内容是互相支持的,关系是十分紧密的。讲授数字电子技术时免不了要涉及 EDA 技术,但讲授 EDA 技术前还必须先修数字电子技术。为了解决这个矛盾,《数字系统的 VHDL 设计》教材的构思应运而生。教材把两门课程的内容紧密地融合为一体,教学中把数字电子技术和 EDA 技术合并为一门课程,在此课程学习的基础上,增加一门 EDA 实训课程,使学生们在 EDA 技术的学习中,既学到了理论,又得到实际设计的锻炼。

本教材是基于硬件描述语言(Hardware Description Language, HDL)而编写的。目前,国际最流行的、并成为 IEEE 标准的两种硬件描述语言是 VHDL 和 Verilog HDL,两种 HDL 各具特色。作者已完成了《数字系统的 Verilog HDL 设计》(机械工业出版社 2007 年 8 月出版)一书的编写,本书将介绍作为数字电路与系统设计工具的 VHDL,以满足不同读者的需要。

VHDL 是超高速集成电路硬件描述语言(Very High Speed Integrated Circuit Hardware Description Language)的缩写,于 1985 年在美国国防部的支持下正式推出,是目前标准化程度最高的硬件描述语言。IEEE(The Institute of Electrical and Electronics Engineers)于 1987 年将 VHDL 采纳为 IEEE STD 1076-1987(即 VHDL-87)标准,并于 1993 年升级为 IEEE STD 1076-1993(即 VHDL-93)版本标准。VHDL 经过 20 多年的发展、应用和完善,以其强大的系统描述能力、规范的程序设计结构、灵活的语言表达风格和多层次的仿真测试手段,在电子设计领域受到了普遍认同和广泛接受,成为现代 EDA 领域的首选硬件描述语言。目前流行的 EDA 工具软件全部支持 VHDL,它在 EDA 领域的学术交流、电子设计的存档、专用集成电路(ASIC)设计等方面,担任着不可缺少的角色。专家认为,VHDL 与 Verilog VHD 语言将承担起几乎全部的数字系统设计任务,VHDL 是现代电子设计师必须掌握的硬件设计计算机语言。

为了保持数字电路及系统内容的完整性和理论的系统性,本书讲述了数制与编码、逻辑代数与 VHDL 基础、门电路、组合逻辑电路、触发器、时序逻辑电路、存储器、数模与模数转换、数字系统电路、可编程逻辑器件、VHDL 仿真和 VHDL 综合共 12 部分内容。每章的开始都给出了教学要点和教学参考时数,全部内容可安排 64~72 学时完成。

第1章:数制与编码,介绍脉冲信号和数字信号的特点、数制及其转换、二-十进制编码和字符编码,还介绍了现代数字系统的设计方法。

第2章:逻辑代数和VHDL基础,介绍分析和设计数字逻辑电路功能的数学方法。首先介绍逻辑代数的基本概念、逻辑函数及其表示方法、基本公式、常用公式和重要定理,然后介绍VHDL硬件描述语言的基本知识,作为数字系统的设计基础。

第3章:门电路,门电路是构成数字系统的基本单元,本章介绍各种类型(TTL、CMOS等)门电路的结构、逻辑功能和电气特性,为实际使用这些器件打下基础。

第4章:组合逻辑电路,介绍组合逻辑电路的特点、组合逻辑电路的分析方法和设计方法,以及加法器、编码器、译码器、数据选择器、数据比较器、奇偶校验器等常用组合逻辑电路的电路结构、工作原理和使用方法。通过组合逻辑电路分析方法的介绍,让读者了解一些常用组合逻辑部件的功能及用途。在组合逻辑电路设计内容中,主要介绍基于VHDL的设计方法。最后介绍组合逻辑电路中的竞争——冒险。

第5章:触发器,介绍触发器的类型、电路结构和功能的表示方法,并介绍基于VHDL的触发器设计,为时序逻辑电路的学习打下基础。

第6章:时序逻辑电路,介绍时序逻辑电路的结构及特点、常用集成时序逻辑部件的功能及使用方法、时序逻辑电路的分析方法和基于VHDL的时序逻辑电路的设计方法。在时序逻辑电路设计内容中,介绍了数码锁存器、移位寄存器、同步计数器、异步计数器、序列信号发生器、序列信号检测器等电路的设计。

第7章:半导体存储器,介绍半导体存储器的结构、工作原理和使用方法,并介绍基于VHDL的半导体存储器的设计,最后介绍存储器的应用。

第8章:数模和模数转换,介绍A/D转换器和D/A转换器的原理、电路结构和主要技术指标,并以集成A/D转换器和D/A转换器为例,介绍A/D转换器和D/A转换器的应用。

第9章:数字系统设计,介绍基于VHDL的数字系统电路的设计,包括在电子、信息、通信、计算机、自动控制等技术领域的设计实例。

第10章:可编程逻辑器件,介绍可编程逻辑器件的分类、结构和编程方法,为这类器件的使用打下基础。

第11章:VHDL仿真,介绍VHDL的仿真语句、仿真测试软件的设计方法和基于Model-Sim(EDA)工具的仿真的方法。

第12章:VHDL综合与优化,介绍综合的概念、VHDL综合工具、数字电路与系统设计的硬件实现方法和设计优化。

书中列举了大量的基于VHDL门电路、触发器、组合逻辑电路、时序逻辑电路、存储器和数字系统设计的实例,供读者参考。每个设计实例都经过了EDA工具软件的编译和仿真,确保无误。全书逻辑电路图尽可能地采用国标GB4728.12-85符号,为了与国际教材和EDA软件接轨,也提供了国际IEEE标准符号。

本书主要由桂林电子科技大学的江国强编著,马峻同志参加了第11、12章的编写,对于书中的错误和不足之处,恳请读者指正,联系方式如下:

E-mail: hmjqg@guet.edu.cn

地址:桂林电子科技大学(541004)

电话:(0773)5601095

目 录

前言

第 1 章 数制与编码	1
1.1 概述	1
1.1.1 模拟电子技术和数字电子技术	1
1.1.2 脉冲信号和数字信号	1
1.1.3 数字电路的特点	2
1.2 数制	2
1.2.1 四种数制	2
1.2.2 数制之间的转换	3
1.3 编码	5
1.3.1 二—十进制编码	6
1.3.2 字符编码	6
1.4 现代数字系统的设计方法	7
本章小结	8
思考题和习题	9
第 2 章 逻辑代数和 VHDL 基础	10
2.1 逻辑代数基本概念	10
2.1.1 逻辑常量和逻辑变量	10
2.1.2 基本逻辑和复合逻辑	10
2.1.3 逻辑函数的表示方法	14
2.1.4 逻辑函数的相等	16
2.2 逻辑代数的运算法则	17
2.2.1 逻辑代数的基本公式	17
2.2.2 逻辑代数的基本定理	17
2.2.3 逻辑代数的常用公式	19
2.2.4 异或运算公式	20
2.3 逻辑函数的表达式	20
2.3.1 逻辑函数的常用表达式	20
2.3.2 逻辑函数的标准表达式	21
2.3.3 约束及其表示方法	23
2.4 逻辑函数的公式简化法	24
2.4.1 逻辑函数简化的意义	24

2.4.2 逻辑函数的公式简化法	25
2.5 VHDL 基础	26
2.5.1 VHDL 设计实体的基本结构	26
2.5.2 VHDL 语言要素	28
2.5.3 VHDL 的顺序语句	38
2.5.4 并行语句	43
本章小结	46
思考题和习题	47
第 3 章 门电路	49
3.1 概述	49
3.2 TTL 集成门	50
3.2.1 TTL 集成与非门	50
3.2.2 TTL 与非门的外部特性	51
3.2.3 TTL 与非门的主要参数	55
3.2.4 TTL 与非门的改进电路	55
3.2.5 TTL 集成电路多余输入端的处理	57
3.2.6 TTL 其他类型的集成电路	57
3.2.7 TTL 电路的系列产品	59
3.3 其他类型的双极型集成电路	60
3.3.1 ECL 电路	60
3.3.2 I^2L 电路	60
3.4 MOS 集成门	60
3.4.1 MOS 管	60
3.4.2 MOS 管开关的电路结构和工作原理	62
3.4.3 MOS 非门	63
3.4.4 MOS 门	64
3.4.5 CMOS 门的外部特性	68
3.5 基于 VHDL 的门电路设计	69
本章小结	71
习题	71

第4章 组合逻辑电路	73	5.4.1 边沿 JK 触发器	121
4.1 概述	73	5.4.2 维持-阻塞结构集成触 发器	122
4.1.1 组合逻辑电路的结构和 特点	73	5.5 触发器之间的转换	123
4.1.2 组合逻辑电路的分析 方法	73	5.5.1 用 JK 触发器实现其他类型 触发器	123
4.1.3 组合逻辑电路的设计 方法	74	5.5.2 用 D 触发器实现其他类型 触发器的转换	124
4.2 若干常用的组合逻辑电路	77	5.6 基于 VHDL 的触发器设计	125
4.2.1 算术运算电路	78	5.6.1 基本 RS 触发器的设计	125
4.2.2 编码器	80	5.6.2 D 锁存器的设计	127
4.2.3 译码器	83	5.6.3 D 触发器的设计	128
4.2.4 数据选择器	87	5.6.4 JK 触发器的设计	128
4.2.5 数值比较器	90	本章小结	130
4.2.6 奇偶校验器	92	习题	130
4.3 基于 VHDL 的组合逻辑电路设计	94	第6章 时序逻辑电路	133
4.3.1 加法器的设计	94	6.1 概述	133
4.3.2 编码器的设计	96	6.1.1 时序逻辑电路功能的描述 方法	133
4.3.3 译码器的设计	99	6.1.2 时序逻辑电路的分析 方法	134
4.3.4 数据选择器的设计	101	6.1.3 同步时序逻辑电路和异步 时序逻辑电路	136
4.3.5 数值比较器的设计	103	6.2 寄存器和移位寄存器	136
4.3.6 奇偶校验器的设计	104	6.2.1 数码寄存器	136
4.4 组合逻辑电路的竞争——冒险 现象	106	6.2.2 移位寄存器	137
本章小结	108	6.2.3 集成移位寄存器	138
习题	109	6.3 计数器	140
第5章 触发器	112	6.3.1 同步计数器的分析	140
5.1 概述	112	6.3.2 异步计数器	143
5.2 基本 RS 触发器	112	6.3.3 集成计数器	146
5.2.1 由与非门构成的基本 RS 触发器	113	6.4 同步时序逻辑电路的设计	149
5.2.2 由或非门构成的基本 RS 触发器	115	6.4.1 数码寄存器的设计	149
5.3 钟控触发器	116	6.4.2 移位寄存器的设计	152
5.3.1 钟控 RS 触发器	116	6.4.3 同步计数器的设计	153
5.3.2 钟控 D 型触发器	118	6.4.4 顺序脉冲发生器的设计	159
5.3.3 钟控 JK 触发器	119	6.4.5 序列信号发生器的设计	160
5.3.4 钟控 T 型触发器	120	6.4.6 序列信号检测器的设计	163
5.3.5 钟控 T' 触发器	121	6.4.7 一般同步时序逻辑电路的 设计	164
5.4 集成触发器	121	6.5 异步时序逻辑电路的设计	169
		本章小结	171

习题	171	9.1.2 设计七段显示译码器	205
第7章 半导体存储器	174	dec7s	205
7.1 概述	174	9.1.3 计数译码显示系统电路的设计	206
7.1.1 半导体存储器的结构	174	9.2 系统设计实例	209
7.1.2 半导体存储器的分类	175	9.2.1 8位频率计的设计	209
7.2 随机存储器	176	9.2.2 交通灯控制电路的设计	213
7.2.1 静态随机存储器	176	9.2.3 数字电压表的设计	217
7.2.2 动态随机存储器	177	9.2.4 信号发生器的设计	220
7.2.3 随机存储器的典型芯片	178	本章小结	225
7.3 只读存储器	179	习题	226
7.3.1 固定只读存储器	179	第10章 可编程逻辑器件	227
7.3.2 可编程只读存储器	180	10.1 PLD的基本原理	227
7.3.3 可擦除可编程只读存储器	180	10.1.1 PLD的分类	227
7.4 半导体存储器的应用	181	10.1.2 阵列型PLD	230
7.5 基于VHDL的存储器设计	182	10.1.3 现场可编程门阵列	233
7.5.1 RAM的设计	182	10.1.4 基于查找表的结构	236
7.5.2 ROM的设计	184	10.2 PLD的设计技术	238
本章小结	185	10.2.1 PLD的设计方法	239
习题	185	10.2.2 PLD的设计流程	239
第8章 数模和模数转换	186	10.2.3 在系统可编程技术	239
8.1 概述	186	10.2.4 边界扫描技术	242
8.2 数模转换	187	10.3 PLD的编程与配置	243
8.2.1 D/A转换器的结构	187	10.3.1 CPLD的ISP方式编程	243
8.2.2 D/A转换器的主要技术指标	190	10.3.2 使用PC机的并口配置FPGA	244
8.2.3 集成D/A转换器	190	本章小结	245
8.3 模数转换	192	习题	246
8.3.1 A/D转换器的基本原理	192	第11章 VHDL仿真	247
8.3.2 A/D转换器的类型	194	11.1 VHDL仿真支持语句	247
8.3.3 A/D转换器的主要技术指标	199	11.1.1 文件操作	247
8.3.4 集成ADC芯片	200	11.1.2 文件操作实例	248
本章小结	201	11.2 VHDL的仿真方法	249
习题	202	11.2.1 ModelSim的命令式仿真	250
第9章 数字系统设计	203	11.2.2 ModelSim的波形仿真	252
9.1 数字系统的设计方法	203	11.2.3 ModelSim交互命令方式仿真	256
9.1.1 4位二进制计数器的设计	204	11.2.4 ModelSim批处理工作方式	257

11.3 VHDL 测试平台软件的设计	257
11.3.1 组合逻辑电路测试平台软件的设计	258
11.3.2 时序逻辑电路测试平台软件的设计	260
11.3.3 数字系统电路测试平台软件的设计	261
本章小结	263
习题	264

第 12 章 VHDL 综合与优化

12.1 综合的概念	265
12.2 VHDL 设计的硬件实现	266
12.2.1 编辑设计文件	266
12.2.2 编译设计文件	269

12.2.3 仿真设计文件	270
12.2.4 编程下载设计文件	275
12.3 设计优化	278
12.3.1 面积与速度的优化	279
12.3.2 时序约束与选项设置	280
12.3.3 Fitter 设置	280
12.4 Quartus II 的 RTL 阅读器	281
本章小结	282
习题	282

附录 A 国产半导体集成电路型号

命名法 (GB3430—82)	284
-----------------------	-----

附录 B Altera DE2 开发板使用方法

参考文献	291
------------	-----

第1章 数制与编码

◇ 知识要点

脉冲信号和数字信号的特点

数制及其转换

二—十进制编码和字符编码

现代数字系统的设计方法

◇ 教学安排

本章教学安排 2 学时

1.1 概述

1.1.1 模拟电子技术和数字电子技术

电子技术分为模拟电子技术和数字电子技术。模拟电子技术是分析和处理模拟信号的技术,模拟信号具有在数值上和时间上都是连续的特点,正弦波是模拟信号的典型代表。在模拟电路中,使用的主要器件是晶体管,控制晶体管工作在线性区(即放大区),构成信号的放大和正弦振荡电路。

数字电子技术是分析和处理数字信号的技术。数字信号具有在数值上和时间上都不连续的特点,矩形波是数字信号的典型代表。在数字电路中,使用的主要器件也是晶体管,但控制晶体管工作在非线性区(即截止区和饱和区),构成信号的开关电路。

1.1.2 脉冲信号和数字信号

从狭义上讲,脉冲信号是指在短时间内突然作用的信号,如图 1-1a 所示。从广义上讲,除了正弦波或若干个正弦波合成的信号以外的信号都可以称为脉冲信号(如图 1-1a~f 所示)。由图 1-1 可见,脉冲波形是不连续的,但一般都有周期性。



图 1-1 各种脉冲信号波形

数字信号是指由高低两种电平构成的矩形波,通常用“1”表示高电平,用“0”表示低电平。把矩形波按周期划分,就可以得到由 0 和 1 构成的符号组合,如图 1-2 所示。



图 1-2 数字信号波形

图中的符号组合是“110100011”，它可以代表二进制数字，所以把矩形波称为数字信号。数字信号也是一种脉冲信号。

1.1.3 数字电路的特点

数字电路具有以下4个特点：

1) 数字电路只有“与”、“或”、“非”3种基本电路，这些电路对元件的精度要求不高，允许有较大误差，只要在工作时能可靠地区分高、低两种电平状态就可以了，因此电路简单，而且容易实现。

2) 数字电路容易实现集成化，数字集成电路具有体积小、功耗低、可靠性高等特点。

3) 数字电路用“0”和“1”两种状态来表示信息，便于信息的存储、传输和处理。因此，许多现代技术都向着数字技术发展，如数字电话、数字电视等。

4) 数字电路能够对输入的数字信号进行各种算术运算和逻辑运算。所谓逻辑运算，就是按照人们设计好的规则，进行逻辑推理和逻辑判断，得出相应的输出结果。因此，数字电路具有逻辑思维能力，它是计算机及智能控制电路的基本电路。

由于具有这些显著的特点，数字电路已广泛地应用在计算机、数字通信、智能仪器仪表、自动控制、汽车电子、家用电器、航天航空等领域中。

1.2 数制

在数字电路和计算机中，只用“0”和“1”两种符号来表示信息，参与运算的数也是由“0”和“1”构成的，称为二进制数。考虑到人类计数习惯，在计算机操作时，一般都要把输入的十进制数转换为二进制数后再让计算机处理；而计算机处理的二进制结果也需要转换为便于人类识别的十进制数后显示出来。因此，我们需要学习不同的数制及其转换方法。

1.2.1 四种数制

用数字量表示物理量的大小时，仅用一位数码往往不够用，因此经常需要用进位的方法组成多位数码来记录数的量。多位数码中每一位的构成方法以及从低位到高位进位的规则称为数制，常用的数制有十进制、二进制、八进制和十六进制。

1. 十进制

十进制用0~9十个符号来表示数，计数的基数是10(即使用的符号个数)。超过9的数必须用多位数表示，其中低位和相邻高位之间的关系是“逢十进一”或“借一当十”，故称为十进制。任意一个十进制数 D 均可展开为

$$(D)_{10} = \sum_{i=-m}^{n-1} k_i \times 10^i \quad (1-1)$$

其中， k_i 是第 i 位的系数，它可以是0~9这十个数码中的任何一个。若整数部分的位数是 n ，小数部分的位数是 m ，则 i 包含从 $n-1$ 到0的所有正整数和从 -1 到 $-m$ 的所有负整数。 10^i 称为第 i 位的权值(即基数的幂次)。例如，按权展开十进制数：

$$(125.625)_{10} = 1 \times 10^2 + 2 \times 10^1 + 5 \times 10^0 + 6 \times 10^{-1} + 2 \times 10^{-2} + 5 \times 10^{-3}$$

若以 N 取代式(1-1)中的10，即可得到任意进制(N 进制)数展开式的普遍形式：

$$(D)_N = \sum_{i=-m}^{n-1} k_i \times N^i \quad (1-2)$$

2. 二进制

二进制用 0 和 1 两个符号来表示数,计数的基数是 2,权值为 2^i 。低位和相邻高位之间的关系是“逢二进一”或“借一当二”,故称为二进制。

根据式(1-2)的规则,任意一个二进制数 D 均可展开为:

$$(D)_2 = \sum_{i=-m}^{n-1} k_i \times 2^i \quad (1-3)$$

并可计算出它所表示的十进制数的大小。例如:

$$(1101.101)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 1 \times 2^{-1} + 0 \times 2^{-2} + 1 \times 2^{-3} = (13.625)_{10}$$

3. 八进制

八进制是用 0~7 八个符号来表示数,计数的基数是 8,权值为 8^i 。低位和相邻高位之间的关系是“逢八进一”或“借一当八”,故称为八进制。

任意一个八进制数 D 均可展开为:

$$(D)_8 = \sum_{i=-m}^{n-1} k_i \times 8^i \quad (1-4)$$

并可计算出它所表示的十进制数的大小。例如:

$$(376.65)_8 = 3 \times 8^2 + 7 \times 8^1 + 6 \times 8^0 + 6 \times 8^{-1} + 5 \times 8^{-2} = (254.828125)_{10}$$

4. 十六进制数

十六进制是用 0~9 和 A~F 十六个符号来表示数,计数的基数是 16,权值为 16^i 。低位和相邻高位之间的关系是“逢十六进一”或“借一当十六”,故称为十六进制。

任意一个十六进制数 D 均可展开为:

$$(D)_{16} = \sum_{i=-m}^{n-1} k_i \times 16^i \quad (1-5)$$

并可计算出它所表示的十进制数的大小。例如:

$$(1FD.6C)_{16} = 1 \times 16^2 + 15 \times 16^1 + 13 \times 16^0 + 6 \times 16^{-1} + 12 \times 16^{-2} = (509.421875)_{10}$$

在数字电路中,为了区别不同数制表示的数,可以用括弧加数制基数下标的方式,但在计算机的编程语言中不能使用这种方式,而是使用加数制后缀或数字前缀的方式来表示不同的数制数。数制表示方式随计算机的编程语言的不同而不同,例如在 VHDL 中,用在数的前面加前缀的方式来区别不同数制数,其中,二进制数的前缀为 B(Binary)或 b,八进制数的前缀为 O(Octonary)或 o,十六进制数的前缀为 X(Hexadecimal)或 x。例如:

$$(25)_{10} = 25 \quad (\text{十进制数不需要前缀})$$

$$(1101.101)_2 = \text{B} "1101.101"$$

$$(76.56)_8 = \text{O} "76.56"$$

$$(1FD.6C)_{16} = \text{X} "1FD.6"$$

都是不同数制的表示形式。

1.2.2 数制之间的转换

把一种数制数转换为另一种数制数的过程称为数制之间的转换。十进制与二进制数之间

的转换是最常用的转换。为了方便表示二进制数,有时也需要在二进制数与八进制或二进制数与十六进制数之间转换。

1. 十进制数到 N 进制数的转换

十进制数的整数和小数部分到 N 进制数的转换方法是不同的,整数部分按除以 N 看余数的方法进行,小数部分按乘以 N 看向整数的进位进行。下面以十进制数转换为二进制数为例来讨论这个问题。

假定十进制整数为 $(D)_{10}$, 等值的二进制数为 $(k_{n-1}k_{n-2}\cdots k_0)_2$, 依式(1-3)可知

$$\begin{aligned}(D)_{10} &= k_{n-1}2^{n-1} + k_{n-2}2^{n-2} + \cdots + k_12^1 + k_02^0 \\ &= 2(k_{n-1}2^{n-2} + k_{n-2}2^{n-3} + \cdots + k_1) + k_0\end{aligned}\quad (1-6)$$

上式表明,若将 $(D)_{10}$ 除以 2, 则得到的商为 $k_{n-1}2^{n-2} + k_{n-2}2^{n-3} + \cdots + k_1$, 而余数即 k_0 , 得到转换后的二进制数的最低位。

同理,将式(1-6)中的商除以 2 得到新的商,可写成

$$k_{n-1}2^{n-2} + k_{n-2}2^{n-3} + \cdots + k_1 = 2(k_{n-1}2^{n-3} + k_{n-2}2^{n-4} + \cdots + k_2) + k_1\quad (1-7)$$

由式(1-7)可以看出,若将 $(D)_{10}$ 除以 2 的商再次除以 2, 则所得的余数即 k_1 。

依此类推,反复将每次得到的商再除以 2, 就可以得到二进制数的每一位了。当 $(S)_{10}$ 被除到 0 时,得到的最后一个余数是 k_{n-1} , 即为转换后的二进制数的最高位(MSB)。

例如,将 $(62)_{10}$ 转换为二进制数可按照如下方法进行:

2	62	...	余数=0= k_0 (LSB)
2	31	...	余数=1= k_1
2	15	...	余数=1= k_2
2	7	...	余数=1= k_3
2	3	...	余数=1= k_4
2	1	...	余数=1= k_5 (MSB)
	0		

故 $(62)_{10} = (111110)_2$ 。

其次,讨论小数的转换。若 $(D)_{10}$ 是一个十进制数的小数,对应的二进制数为 $(0.k_{-1}k_{-2}\cdots k_{-m})_2$, 依式(1-3)可知

$$(D)_{10} = k_{-1}2^{-1} + k_{-2}2^{-2} + \cdots + k_{-m}2^{-m}$$

将上式两边同乘以 2 得到

$$2(D)_{10} = k_{-1} + (k_{-2}2^{-1} + k_{-3}2^{-2} + \cdots + k_{-m}2^{-m+1})\quad (1-8)$$

上式说明,将小数 $(D)_{10}$ 乘以 2 所得乘积的整数部分即 k_{-1} , 这是转换后的二进制小数的最高位。

同理,将乘积的小数部分再乘以 2 又可得到

$$2(k_{-2}2^{-1} + k_{-3}2^{-2} + \cdots + k_{-m}2^{-m+1}) = k_{-2} + (k_{-3}2^{-1} + k_{-4}2^{-2} + \cdots + k_{-m}2^{-m+2})\quad (1-9)$$

即,乘积的整数部分就是 k_{-2} 。

依此类推,将每次乘 2 后所得乘积的小数部分再乘以 2, 便可求出二进制小数的每一位。

例如,将 $(0.625)_{10}$ 转换为二进制数时可按照如下方法进行:

0.625		
× 2		
1.250		 整数部分=1=k ₋₁
× 2		
0.500		 整数部分=0=k ₋₂
× 2		
1.000		 整数部分=1=k ₋₃

故 $(0.625)_{10} = (0.101)_2$ 。

请读者注意,按除以2看余数的方法,将十进制数的整数部分转换为二进制数时,任何十进制整数经过若干次除以2的运算后,最终结果都可以达到0,因此十进制整数转换成二进制整数的结果是精确的。而十进制小数部分按乘以2看整数的进位方法转换为二进制小数时,若经过若干次乘以2的运算后,其小数部分变为0时结束转换,则这些十进制小数转换成二进制小数的结果也是精确的。但是,大部分十进制小数(例如0.66)不断乘以2后,其小数部分结果将永远不会为0,因此这部分十进制小数转换为二进制小数的结果是不精确的。在这种情况下,可以按照转换精度的要求,进行若干次乘以2的运算后结束转换。

2. N进制数转换为十进制数

将N进制数按权展开后即可转换为十进制数。例如

$$(1101.011)_2 = 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2} + 1 \times 2^{-3}$$

$$= 8 + 4 + 0 + 1 + 0.0 + 0.25 + 0.125 = (13.375)_{10}$$

$$(376.65)_8 = 3 \times 8^2 + 7 \times 8^1 + 6 \times 8^0 + 6 \times 8^{-1} + 5 \times 8^{-2} = (254.828125)_{10}$$

$$(1FD.6C)_{16} = 1 \times 16^2 + 15 \times 16^1 + 13 \times 16^0 + 6 \times 16^{-1} + 12 \times 16^{-2} = (509.421875)_{10}$$

3. 二进制数与八进制数之间的转换

因为 $2^3 = 8$,所以3位二进制数与1位八进制数有直接对应关系,即3位二进制数直接可写为1位八进制数,而1位八进制数也可直接写为3位二进制数。例如

$$(11010011.1101101)_2 = (323.664)_8$$

$$(174.536)_8 = (1111100.10101111)_2$$

4. 二进制数与十六进制数的转换

因为 $2^4 = 16$,所以4位二进制数与1位十六进制数有直接对应关系,即4位二进制数直接可写为1位十六进制数,而1位十六进制数也可直接写为4位二进制数。例如

$$(11010011.1101101)_2 = (D3.DA)_{16}$$

$$(17C.5F)_{16} = (101111100.01011111)_2$$

十进制数到八进制数(或十六进制数)的转换,可以用整数部分按除8(或除16)看余数,小数部分按乘8(或乘16)看整数进位的方法进行,但采用这种转换方法时运算比较繁琐。一般采用把十进制数首先转换为二进制数后,再将二进制数写为八进制数或十六进制数方法比较简单。例如

$$(62.625)_{10} = (111110.101)_2 = (76.5)_8 = (3E.A)_{16}$$

1.3 编码

在数字电路和计算机中,“0”和“1”两个二进制符号除了可以表示二进制数以外,还可

以表示十进制数(符号)、英文字母和一些特殊符号。用二进制符号表示特定信息的过程叫做二进制编码。

1.3.1 二-十进制编码

用4位二进制符号表示1位十进制数的方法叫做二-十进制编码,也称为BCD(Binary Coded Decimal)代码。表1-1中列出了几种常见的BCD代码,根据编码规则的不同,可分为有权码和无权码两类。

表 1-1 几种常用的 BCD 代码

十进制数	8421 码	2421 码	4221 码	5421 码	余 3 码
0	0000	0000	0000	0000	0011
1	0001	0001	0001	0001	0100
2	0010	0010	0010	0010	0101
3	0011	0011	0011	0011	0110
4	0100	0100	1000	0100	0111
5	0101	0101	1001	1000	1000
6	0110	0110	1010	1001	1001
7	0111	0111	1011	1010	1010
8	1000	1110	1110	1011	1011
9	1001	1111	1111	1100	1100
权值	8421	2421	4221	5421	无

1. 有权码

在有权码的编码方式中,每个代码中的“1”都代表一个固定的十进制数值,称为这一位的权值。把每一位的“1”代表的十进制数值加起来,得到的结果就是它所代表的十进制数值。例如在8421代码中,从左到右每一位“1”的权值分别为8、4、2、1,所以这种代码称为8421码。此外,还有2421码、4221码和5421码等,它们都是有权限码。

2. 无权限码

在无权限码的编码方式中,每个代码中的“1”都不代表固定数值,因此不能按照有权码的方法找到每个代码代表的十进制数值。一般无权限码都有一定的编码规则,例如,余3码是由每个8421码加上3后得到。

1.3.2 字符编码

用若干位二进制符号表示数字、英文字母、命令以及特殊符号叫做字符编码,常用的字符编码是美国国家信息交换标准码,简称ASCII(American Standard Code for Information Interchange)码。ASCII码用7位二进制符号 $a_7a_6a_5a_4a_3a_2a_1$ 来表示字符和命令。

ASCII编码表如表1-2所示,表中列出了各种命令、数字、字母(含大小写)和一些特殊符号的ASCII编码。例如,数字字符‘0’(字符要用单引号括起来)的ASCII码是0110000或h“30”;‘9’是0111001或h“39”;大写字母字符‘A’是1000001或h“41”;小写字母字符‘a’是1100001或h“61”。ASCII码是目前大部分计算机与外部设备交换信息的字符编码。例如,

键盘将按键的字符用 ASCII 码表示送入计算机，而计算机将处理好的数据也是用 ASCII 码传送到显示器或打印机，因此称为信息交换标准码。

表 1-2 ASCII 编码表

$\begin{matrix} a_7 a_6 a_5 \rightarrow \\ \downarrow a_4 a_3 a_2 a_1 \end{matrix}$	000	001	010	011	100	101	110	111
0000	NUL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(	8	H	X	h	x
1001	HT	EM	)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[	k	
1100	FF	FS	,	<	L	\	l	l
1101	CR	GS	-	=	M	]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	-	o	DEL

另外，ASCII 码是一组数字组合，因此 ASCII 码有大小之分。例如，‘0’的 ASCII 码(h“30”)小于‘1’(h“31”)、‘A’(h“41”)小于‘B’(h“42”)等。在计算机编程中，利用 ASCII 码的大小特征，可以对一些符号组合(例如国家名)进行排序。

1.4 现代数字系统的设计方法

现代数字系统的设计是基于电子设计自动化(Electronic Design Automation, 简称 EDA)的，它与传统设计方法有很大的区别。现代数字系统设计的大部分工作是在 EDA 软件工作平台上进行的，因此称为 EDA 设计。EDA 设计流程如图 1-3 所示。EDA 设计流程包括设计准备、设计输入、设计处理和器件编程 4 个步骤以及相应的功能仿真、时序仿真和器件测试 3 个设计验证过程。

1. 设计准备

设计准备是指设计者在进行设计之前，依据任务要求，确定系统所要完成的功能及复杂程度，器

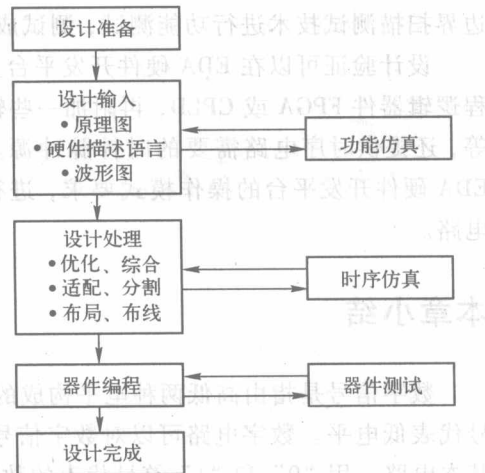


图 1-3 EDA 设计流程