

无线通信设备电路设计系列丛书



锁相环与频率合成器 电路设计

计

■黄智伟 编著



西安电子科技大学出版社
<http://www.xduph.com>

无线通信设备电路设计系列丛书

不 微 零 内

锁相环与频率合成器电路设计

黄智伟 编著

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

锁相环(CPL)日版图注并图

西安电子科技大学出版社

2008

内 容 简 介

本书共7章,介绍了锁相环与频率合成器电路的分析方法、电路结构、工作原理等相关知识,以及采用锁相环与频率合成器集成电路构成的锁相环(PLL)、压控振荡器(VCO)、前置分频器、直接数字频率合成器(DDS)和时钟发生器电路实例的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围从零至几吉赫兹,其电原理图、印制电路板图和元器件参数等可以直接在工程设计中应用。

本书突出了“先进性、工程性、实用性”的特点,可以作为从事无线通信、移动通信、无线数据采集与传输系统、无线遥控和遥测系统、无线网络、无线安全防范系统等应用研究的工程技术人员的参考书或工具书,也可以作为高等院校通信、电子等相关专业本科生和研究生的专业教材或教学参考书。

图书在版编目(CIP)数据

锁相环与频率合成器电路设计/黄智伟编著. —西安:西安电子科技大学出版社,2008.10
(无线通信设备电路设计系列丛书)

ISBN 978-7-5606-2037-4

I. 锁… II. 黄… III. ① 环路锁相—电路设计 ② 频率合成器—电路设计
IV. TN911.8 TN740.2

中国版本图书馆 CIP 数据核字(2008)第 058268 号

策 划 云立实

责任编辑 南 景 云立实

出版发行 西安电子科技大学出版社(西安市太白南路2号)

电 话 (029)88242885 88201467 邮 编 710071

http://www.xduph.com E-mail: xdupfb001@163.com

经 销 新华书店

印刷单位 西安文化彩印厂

版 次 2008年10月第1版 2008年10月第1次印刷

开 本 787毫米×1092毫米 1/16 印张 38.875

字 数 920千字

印 数 1~4000册

定 价 58.00元

ISBN 978-7-5606-2037-4/TN·0423

XDUP 2329001-1

*** 如有印装问题可调换***

本社图书封面为激光防伪覆膜,谨防盗版。

前 言

本书是无线通信设备电路设计系列丛书之一,该系列丛书包含有《射频小信号放大器电路设计》、《射频功率放大器电路设计》、《混频器电路设计》、《调制器与解调器电路设计》、《锁相环与频率合成器电路设计》和《单片无线发射与接收电路设计》。

锁相环与频率合成器电路是无线收发系统的重要组成部分,为适应无线通信技术的进步,近年来发展十分迅速。本书共7章,介绍了锁相环与频率合成器电路的分析方法、电路结构、工作原理等相关知识,以及采用锁相环与频率合成器集成电路构成的电路实例的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围从零至几吉赫兹,其电原理图、印制电路板图和元器件参数等可以直接在工程设计中应用。

第1章介绍了频率合成的基本方法和主要技术指标,锁相环路、数字锁相环和全数字锁相环的基本结构与工作原理,DDS的结构与工作原理、技术特点、输出信号频谱特性和调制特性;单环型数字锁相式、前置分频型单环数字锁相式、下变频型单环数字锁相式;变模前置分频型数字锁相式、小数分频型数字锁相式、多环型数字锁相式、环外插入混频器的DDS+PLL、环内插入混频器的DDS+PLL和DDS激励PLL等频率合成器电路的结构形式与工作原理。

第2章介绍了反馈型正弦波振荡器的基本原理和组成,自激振荡的平衡条件、起振条件和振荡器的稳定条件;三点式振荡器电路的基本结构,改进的电容三点式振荡器电路,石英晶体振荡器、温度补偿晶体振荡器(TCXO)、恒温晶体振荡器(OCXO)的基本电路结构与工作原理;压控振荡器的主要技术指标,变容二极管压控振荡器、射极耦合多谐振荡器构成的VCO和环形振荡器结构的VCO的基本电路结构与工作原理;振荡器频率和幅度的稳定,寄生振荡的表现形式、产生原因及其防止或消除方法。

第3章介绍了ADF4106等41种PLL集成电路组成的PLL频率合成器电路的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围为5 MHz~4.4 GHz。

第4章介绍了ISL3183等19种压控振荡器(VCO)集成电路组成的VCO电路和VCO输出缓冲电路的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围为10 MHz~10.85 GHz。

第5章介绍了PE3501/PE83501等11种前置分频器集成电路组成的前置分频器电路的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围为DC~3.5 GHz。

第6章介绍了AD9830等24种直接数字频率合成器(DDS)集成电路组成的DDS电路的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围为DC~2.7 GHz。

第7章介绍了AD9510等8种时钟发生器集成电路组成的时钟发生器电路的主要技术性能、引脚端封装形式、内部结构、工作原理、电原理图、印制电路板图和元器件参数等内容,频率范围为50 MHz~1.6 GHz。

本书内容突出了“先进性、工程性、实用性”的特点,可以作为从事无线通信、移动通信、无线数据采集与传输系统、无线遥控和遥测系统、无线网络、无线安全防范系统等应用研究的工程技术人员的参考书或工具书,也可以作为高等院校通信、电子等相关专业本科生和研究生的专业教材或教学参考书。

本书在编写过程中,参考了大量的国内外著作和资料,得到了许多专家和学者的大力支持,听取了多方面的宝贵意见和建议。李富英高级工程师对本书进行了审阅。参加本书编写的还有王彦、朱卫华、陈文光、李圣、王新辉、刘辉、邓月明、张鹏举、肖凯、简远鸣、钟鸣晓、林杰文、余丽、张清明、申政琴、王凤玲、熊卓、贺康政、黄松、王怀涛、张海军、刘宏、蒋成军、胡乡城、曾力、潘策荣、刘晓闽、苏道文、何吉强、曹佳、田婷、李琳、陈媚、丁子琴、王晶晶、曹小静、赵鹏、潘天君等。

由于各公司生产的器件和集成电路芯片类型繁多,限于篇幅,本书仅精选了其中的很少部分,“抛砖引玉”,读者可根据电路设计实例举一反三,利用在参考文献中给出的大量的公司网址,查询更多的电路设计应用资料。

由于作者水平有限,错误和不足在所难免,敬请各位读者批评斧正。

黄智伟

2008年4月于南华大学

目 录

第 1 章 锁相环与频率合成器电路基础	1
1.1 频率合成的基本方法和指标	1
1.1.1 频率合成的基本方法	1
1.1.2 频率合成器的主要技术指标	2
1.2 锁相环路(PLL)电路基础	4
1.2.1 锁相环路的基本结构与工作原理	4
1.2.2 数字锁相式频率合成器的基本结构与工作原理	7
1.2.3 全数字锁相环的基本结构与工作原理	8
1.3 直接数字式频率合成器(DDS)基础	14
1.3.1 DDS 的结构与工作原理	14
1.3.2 DDS 的技术特点	19
1.3.3 DDS 的输出信号频谱特性	21
1.3.4 DDS 的调制特性	23
1.4 频率合成器电路结构	23
1.4.1 单环数字锁相式频率合成器电路	23
1.4.2 前置分频型单环数字锁相式频率合成器电路	25
1.4.3 下变频型单环数字锁相式频率合成器电路	26
1.4.4 变模前置分频型数字锁相式频率合成器电路	26
1.4.5 小数分频型数字锁相式频率合成器电路	28
1.4.6 多环数字锁相式频率合成器电路	29
1.4.7 环外插入混频器的 DDS+PLL 频率合成器电路	31
1.4.8 环内插入混频器的 DDS+PLL 频率合成器电路	32
1.4.9 DDS 激励 PLL 的频率合成器电路	33
第 2 章 正弦波振荡器电路基础	35
2.1 反馈型正弦波振荡器的基本原理	35
2.1.1 反馈型正弦波振荡器的组成	35
2.1.2 自激振荡的平衡条件	36
2.1.3 自激振荡的起振条件	36
2.1.4 振荡器的稳定条件	37
2.2 LC 振荡器	40
2.2.1 三点式振荡器电路的基本结构	40
2.2.2 改进的电容三点式振荡器电路	42
2.2.3 几种三点式振荡器电路的比较	44
2.3 石英晶体振荡器电路	45

2.3.1	石英晶体谐振器	45
2.3.2	石英晶体振荡器基本电路结构	47
2.3.3	普通晶体振荡器	48
2.3.4	温度补偿晶体振荡器	49
2.3.5	恒温晶体振荡器	51
2.4	压控振荡器电路	53
2.4.1	压控振荡器的主要技术指标	53
2.4.2	变容二极管压控振荡器	54
2.4.3	射极耦合多谐振荡器构成的 VCO	56
2.4.4	环形振荡器结构的 VCO	57
2.5	振荡器频率和振幅的稳定	58
2.5.1	振荡器频率的稳定	58
2.5.2	振荡器振幅的稳定	61
2.6	寄生振荡	63
2.6.1	寄生振荡的表现形式	63
2.6.2	寄生振荡的产生原因及其防止或消除方法	64
第 3 章	PLL 频率合成器电路设计	68
3.1	ADF4106 500~600 MHz PLL 频率合成器电路	68
3.1.1	ADF4106 的主要技术特性	68
3.1.2	ADF4106 的芯片封装与引脚功能	69
3.1.3	ADF4106 的内部结构与工作原理	70
3.1.4	ADF4106 的应用电路设计	77
3.2	ADF4110~4113 0.55~4.0 GHz PLL 频率合成器电路	79
3.2.1	ADF4110~4113 的主要技术特性	79
3.2.2	ADF4110~4113 芯片封装和引脚功能	79
3.2.3	ADF4110~4113 内部结构和工作原理	81
3.2.4	ADF4110~4113 应用电路设计	88
3.3	ADF4116~4118 0.55~3.0 GHz PLL 频率合成器电路	92
3.3.1	ADF4116~4118 主要技术特性	92
3.3.2	ADF4116~4118 芯片封装和引脚功能	92
3.3.3	ADF4116~4118 内部结构和工作原理	94
3.3.4	ADF4116~4118 应用电路设计	95
3.4	ADF4153 4 GHz PLL 频率合成器电路	97
3.4.1	ADF4153 主要性能指标	97
3.4.2	ADF4153 引脚功能与内部结构	97
3.4.3	ADF4153 应用电路设计	104
3.5	ADF4154 500 MHz~4 GHz PLL 频率合成器电路	105
3.5.1	ADF4154 主要性能指标	105
3.5.2	ADF4154 引脚功能与内部结构	105
3.5.3	ADF4154 应用电路设计	105
3.6	ADF4193 3.5 GHz PLL 频率合成器电路	106
3.6.1	ADF4193 主要技术特性	106
3.6.2	ADF4193 芯片封装和引脚功能	106

3.6.3	ADF4193 内部结构和工作原理	108
3.6.4	ADF4193 应用电路设计	109
3.7	ADF4212L 双频 2.4 GHz/1.0 GHz PLL 频率合成器电路	110
3.7.1	ADF4212L 主要技术特性	110
3.7.2	ADF4212L 芯片封装和引脚功能	111
3.7.3	ADF4212L 内部结构和工作原理	112
3.7.4	ADF4212L 应用电路设计	117
3.8	ADF4217L~4219L 双频 PLL 频率合成器电路	118
3.8.1	ADF4217L/ADF4218L/ADF4219L 主要技术特性	118
3.8.2	ADF4217L/ADF4218L/ADF4219L 芯片封装和引脚功能	119
3.8.3	ADF4217L/ADF4218L/ADF4219L 内部结构和工作原理	120
3.8.4	ADF4217L/ADF4218L/ADF4219L 应用电路设计	122
3.9	CX7925 300 MHz/350 MHz 锁相环频率合成器电路	124
3.9.1	CX7925 主要技术特性	124
3.9.2	CX7925 封装形式与引脚功能	124
3.9.3	CX7925 内部结构与工作原理	125
3.9.4	CX7925 应用电路设计	127
3.10	CXA3106AQ LCD 监视器/放映机用 PLL 电路	128
3.10.1	CXA3106AQ 主要技术特性	128
3.10.2	CXA3106AQ 封装形式与引脚功能	128
3.10.3	CXA3106AQ 内部结构与工作原理	129
3.10.4	CXA3106AQ 应用电路设计	132
3.11	CXA3266Q LCD 监视器/放映机用 PLL 电路	135
3.11.1	CXA3266Q 主要技术特性	135
3.11.2	CXA3266Q 封装形式与引脚功能	135
3.11.3	CXA3266Q 内部结构与工作原理	135
3.11.4	CXA3266Q 应用电路设计	135
3.12	FS8108E 40~100 MHz PLL 频率合成器电路	140
3.12.1	FS8108E 的主要技术特性	140
3.12.2	FS8108E 的封装形式与引脚功能	140
3.12.3	FS8108E 的内部结构与工作原理	141
3.12.4	FS8108E 的应用电路设计	144
3.13	HPLL-8001 4~160 MHz PLL 频率合成器电路	144
3.13.1	HPLL-8001 的主要技术特性	145
3.13.2	HPLL-8001 的芯片封装与引脚功能	145
3.13.3	HPLL-8001 的内部结构与工作原理	146
3.13.4	HPLL-8001 的应用电路设计	150
3.14	LMX2306U/LMX2316U/LMX2326U 550 MHz/1.2 GHz/2.8 GHz 频率合成器电路	152
3.14.1	LMX2306U/LMX2316U/LMX2326U 主要技术特性	152
3.14.2	LMX2306/16/26 芯片封装和引脚功能	152
3.14.3	LMX2306/16/26 的内部结构和工作原理	153
3.14.4	LMX2306 的应用电路设计	160
3.15	LMX2310/1/2/3U 2.5 GHz/2.0 GHz/1.2 GHz/600 MHz 频率合成器电路	161

3.15.1	LMX2310/1/2/3U 主要技术特性	161
3.15.2	LMX2310/1/2/3U 芯片封装和引脚功能	161
3.15.3	LMX2310/1/2/3U 的内部结构和工作原理	163
3.15.4	LMX2310/1/2/3U 的应用电路设计	166
3.16	LMX233xU 2.5 GHz/600 MHz, 2.0 GHz/600 MHz, 1.2 GHz/600 MHz 双频率合成器电路	168
3.16.1	LMX233xU 主要技术特性	168
3.16.2	LMX233xU 芯片封装和引脚功能	168
3.16.3	LMX233xU 的内部结构和工作原理	170
3.16.4	LMX233xU 的应用电路设计	171
3.17	LMX2346/LMX2347 0.2~2.5 GHz PLL 电路	173
3.17.1	LMX2346/LMX2347 的主要技术特性	173
3.17.2	LMX2346/LMX2347 的封装形式与引脚功能	174
3.17.3	LMX2346/LMX2347 的内部结构与工作原理	175
3.17.4	LMX2346/LMX2347 的应用电路设计	178
3.18	LMX2350/LMX2352 小数 N 分频 RF/整数 N 分频 IF 的双频率合成器电路	183
3.18.1	LMX2350/LMX2352 主要技术特性	183
3.18.2	LMX2350/LMX2352 封装形式和引脚功能	183
3.18.3	LMX2350/LMX2352 的内部结构和工作原理	185
3.18.4	LMX2350/LMX2352 的应用电路设计	187
3.19	LMX243x 3.0/0.8 GHz, 3.6/1.7 GHz, 5.0/2.5 GHz 双频率合成器电路	187
3.19.1	LMX243x 主要技术特性	187
3.19.2	LMX243x 引脚封装、引脚功能与内部结构	188
3.19.3	LMX243x 的应用电路设计	190
3.20	LMX2502/LMX2512 带有集成压控振荡器的频率合成器电路	194
3.20.1	LMX2502/LMX2512 主要技术特性	194
3.20.2	LMX2502/LMX2512 芯片封装和引脚功能	194
3.20.3	LMX2502/LMX2512 的内部结构和工作原理	195
3.20.4	LMX2502/LMX2512 应用电路设计	197
3.21	LMX2525 带有集成压控振荡器的双频率合成器电路	201
3.21.1	LMX2525 主要技术特性	201
3.21.2	LMX2525 封装形式与引脚功能	201
3.21.3	LMX2525 的内部结构和工作原理	202
3.21.4	LMX2525 的应用电路设计	204
3.22	LMX2542 带有 VCO 的蜂窝电话和 GPS 的频率合成器电路	208
3.22.1	LMX2542 主要技术特性	208
3.22.2	LMX2542 的芯片封装及引脚功能	208
3.22.3	LMX2542 的内部结构及工作原理	210
3.22.4	LMX2542 的应用电路设计	210
3.23	MB1504 串行输入 PLL 频率合成器电路	214
3.23.1	MB1504 封装形式与引脚功能	214
3.23.2	MB1504 内部结构与工作原理	215
3.23.3	MB1504 应用电路设计	218

3.24	MC145106 4~12 MHz PLL 频率合成器电路	218
3.24.1	MC145106 主要技术特点	218
3.24.2	MC145106 封装形式与引脚功能	218
3.24.3	MC145106 的内部结构和工作原理	220
3.24.4	MC145106 的应用电路设计	221
3.25	MC145170-2 使用串行接口的 PLL 频率合成器电路	223
3.25.1	MC145170-2 主要技术特性	223
3.25.2	MC145170-2 的芯片封装和引脚功能	223
3.25.3	MC145170-2 芯片内部结构和工作原理	223
3.25.4	MC145170-2 的应用电路设计	224
3.26	PE3291 1200 MHz/550 MHz 双频 PLL 频率合成器电路	228
3.26.1	PE3291 主要技术特性	228
3.26.2	PE3291 的封装形式与引脚功能	228
3.26.3	PE3291 的内部结构及工作原理	230
3.26.4	PE3291 的应用电路设计	233
3.27	PE3342 0.3~2.7 GHz 带 EEPROM 的 PLL 电路	235
3.27.1	PE3342 主要技术特性	235
3.27.2	PE3342 的芯片封装与引脚功能	235
3.27.3	PE3342 的内部结构与工作原理	237
3.27.4	PE3342 的应用电路设计	242
3.28	PMB2347 2.8 GHz/500 MHz 双频 PLL 频率合成器电路	242
3.28.1	PMB2347 主要技术特性	243
3.28.2	PMB2347 的封装形式与引脚功能	243
3.28.3	PMB2347 的内部结构和工作原理	244
3.28.4	PMB2347 应用电路设计	248
3.29	SA8026 350~2500 MHz PLL 频率合成器电路	253
3.29.1	SA8026 的主要技术特性	254
3.29.2	SA8026 封装形式与引脚功能	254
3.29.3	SA8026 内部结构与工作原理	255
3.29.4	SA8026 的应用电路设计	260
3.30	SA8027 0.5~2.5 GHz 小数 N 分频频率合成器电路	262
3.30.1	SA8027 主要技术特性	262
3.30.2	SA8027 引脚功能与内部结构	263
3.30.3	SA8027 应用电路设计	264
3.31	SP5748 80 MHz~2.4 GHz PLL 频率合成器电路	267
3.31.1	SP5748 的主要技术性能与特点	267
3.31.2	SP5748 封装形式与引脚功能	267
3.31.3	SP5748 内部结构与工作原理	268
3.31.4	SP5748 的应用电路设计	270
3.32	SP5769 3 GHz I ² C 总线频率合成器电路	274
3.32.1	SP5769 的主要技术特性	274
3.32.2	SP5769 芯片封装与引脚功能	275
3.32.3	SP5769 内部结构与工作原理	275

3.32.4	SP5769 的应用电路设计	279
3.33	SP8853A/B 1.3 GHz PLL 频率合成器电路	283
3.33.1	SP8853A/B 的主要技术特性	283
3.33.2	SP8853A/B 芯片封装与引脚功能	283
3.33.3	SP8853A/B 内部结构与工作原理	284
3.33.4	SP8853A/B 的应用电路设计	288
3.34	SP8854E 2.7 GHz PLL 频率合成器电路	294
3.34.1	SP8854E 的主要技术性能与特点	294
3.34.2	SP8854E 芯片封装与引脚功能	295
3.34.3	SP8854E 内部结构与工作原理	296
3.34.4	SP8854E 的应用电路设计	298
3.35	STW81100 0.82~4.4 GHz 多频带 PLL 频率合成器电路	303
3.35.1	STW81100 主要技术特性	303
3.35.2	STW81100 的芯片封装与引脚功能	303
3.35.3	STW81100 内部结构与工作原理	304
3.35.4	STW81100 的应用电路设计	312
3.36	STW81101 0.82~4.4 GHz 多频带 PLL 频率合成器电路	314
3.36.1	STW81101 主要技术特性	314
3.36.2	STW81101 的芯片封装与引脚功能	314
3.36.3	STW81101 内部结构与工作原理	316
3.36.4	STW81101 的应用电路设计	318
3.37	STW81102 0.75~4.6 GHz 多频带频率合成器电路	319
3.37.1	STW81102 主要技术特性	319
3.37.2	STW81102 引脚功能、内部结构与工作原理	320
3.37.3	STW81102 的应用电路设计	320
3.38	TRF1112/TRF1212 用于 IF 下变频器的双 VCO/PLL 合成器电路	320
3.38.1	TRF1112/TRF1212 主要技术特性	320
3.38.2	TRF1112/TRF1212 引脚功能与内部结构	321
3.38.3	TRF1112/TRF1212 应用电路设计	324
3.39	TRF1121/TRF1221 用于 IF 上变频器的双 VCO/PLL 合成器电路	326
3.39.1	TRF1121/TRF1221 主要技术特性	326
3.39.2	TRF1121/TRF1221 引脚功能与内部结构	326
3.39.3	TRF1121/TRF1221 应用电路设计	328
3.40	U2786B 800~1000 MHz PLL 频率合成器电路	330
3.40.1	U2786B 的主要技术特性	330
3.40.2	U2786B 封装形式与引脚功能	330
3.40.3	U2786B 内部结构与工作原理	331
3.40.4	U2786B 的应用电路设计	333
3.41	UMA1014 50~1100 MHz 低功耗 PLL 频率合成器电路	334
3.41.1	UMA1014 的主要技术特性	334
3.41.2	UMA1014 封装形式与引脚功能	334
3.41.3	UMA1014 内部结构与工作原理	335
3.41.4	UMA1014 的应用电路设计	339

第 4 章 压控振荡器(VCO)电路设计	347
4.1 ISL3183 748 MHz VCO 电路	347
4.1.1 ISL3183 的主要技术特性	347
4.1.2 ISL3183 引脚功能与内部结构	347
4.1.3 ISL3183 应用电路设计	348
4.2 MAX2605~MAX2609 45~650 MHz 差分输出 IF 压控振荡器电路	350
4.2.1 MAX2605~MAX2609 主要技术特性	350
4.2.2 MAX2605~MAX2609 引脚功能与内部结构	350
4.2.3 MAX2605~MAX2609 系列芯片应用电路设计	351
4.3 MAX2620 10~1050 MHz RF 振荡器电路	353
4.3.1 MAX2620 主要技术特性	353
4.3.2 MAX2620 引脚功能与内部结构	353
4.4 MAX2622/MAX2623/MAX2624 855~998 MHz VCO 电路	356
4.4.1 MAX2622/MAX2623/MAX2624 主要技术性能	356
4.4.2 MAX2622/MAX2623/MAX2624 芯片封装与引脚功能	356
4.4.3 MAX2622/MAX2623/MAX2624 应用电路设计	357
4.5 MAX2750/MAX2751/MAX2752 2.4 GHz VCO 电路	358
4.5.1 MAX2750/MAX2751/MAX2752 主要技术特性	358
4.5.2 MAX2750/MAX2751/MAX2752 封装形式与引脚功能	359
4.5.3 MAX2750/MAX2751/MAX2752 芯片应用电路设计	359
4.6 MAX2753 2.4GHz VCO 电路	360
4.6.1 MAX2753 的主要技术特性	360
4.6.2 MAX2753 封装形式与引脚功能	361
4.6.3 MAX2753 的应用电路设计	361
4.7 MAX2754 1.2 GHz VCO 电路	363
4.7.1 MAX2754 的主要技术特性	363
4.7.2 MAX2754 引脚功能与内部结构	363
4.7.3 MAX2754 的应用电路设计	365
4.8 MC1648 225 MHz VCO 电路	366
4.8.1 MC1648 主要技术特性	366
4.8.2 MC1648 引脚功能与内部结构	366
4.8.3 MC1648 的应用电路设计	367
4.9 MC12148 1100 MHz 低功耗 VCO 电路	369
4.9.1 MC12148 芯片主要技术性能	369
4.9.2 MC12148 引脚功能与内部结构	369
4.9.3 MC12148 芯片应用电路设计	369
4.10 Si550 10 MHz~1.4 GHz VCXO 电路	370
4.10.1 Si550 主要技术特性	370
4.10.2 Si550 引脚功能与内部结构	370
4.10.3 Si550 应用电路设计	371
4.11 VTO-8000 系列 600 MHz~10.85 GHz VCO 电路	371
4.11.1 VTO-8000 系列 VCO 主要技术特性	371
4.11.2 VTO-8000 系列 VCO 的封装形式与引脚功能	372

4.11.3	VTO-8000 系列 VCO 的内部结构	372
4.11.4	VTO-8000 系列 VCO 的应用电路设计	373
4.12	VTO-9000 系列 320 MHz~2.3 GHz VCO 电路	373
4.12.1	VTO-9000 系列 VCO 主要技术特性	373
4.12.2	VTO-9000 系列 VCO 引脚功能与内部结构	374
4.12.3	VTO-9000 系列 VCO 应用电路设计	374
4.13	Si530/531 10 MHz~1.4 GHz 晶体振荡器	374
4.13.1	Si530/531 主要技术特性	374
4.13.2	Si530/531 引脚功能与内部结构	374
4.13.3	Si530/531 的应用电路设计	375
4.14	MAX2472/MAX2473 0.5~2.5 GHz VCO 缓冲放大器电路	376
4.14.1	MAX2472/MAX2473 主要技术特性	376
4.14.2	MAX2472/MAX2473 封装形式与引脚结构	377
4.14.3	MAX2472/MAX2473 内部结构	377
4.14.4	MAX2472/MAX2473 应用电路设计	378
4.15	MAX2470/MAX2471 10~500 MHz VCO 输出缓冲电路	380
4.15.1	MAX2470/MAX2471 的主要技术特性	380
4.15.2	MAX2470/MAX2471 引脚功能与内部结构	381
4.15.3	MAX2470/MAX2471 的应用电路设计	382
4.16	MAX9987/MAX9988 LO 缓冲器/功率分配器电路	384
4.16.1	MAX9987/MAX9988 主要技术特性	384
4.16.2	MAX9987/MAX9988 引脚功能与内部结构	384
4.16.3	MAX9987/MAX9988 应用电路设计	385
4.17	MAX9989/MAX9990 LO 缓冲器/功率分配器电路	387
4.17.1	MAX9989/MAX9990 主要技术特性	387
4.17.2	MAX9989/MAX9990 引脚功能与内部结构	387
4.17.3	MAX9989/MAX9990 应用电路设计	387
4.18	RF2301 300~2500 MHz 高隔离的缓冲放大器	389
4.18.1	RF2301 的主要技术特性	389
4.18.2	RF2301 引脚功能与内部结构	389
4.18.3	RF2301 的应用电路设计	390
4.19	μ PG2304TK 720 MHz/1320 MHz VCO 缓冲器电路	391
4.19.1	μ PG2304TK 主要技术特性	391
4.19.2	μ PG2304TK 引脚功能与内部结构	391
4.19.3	μ PG2304TK 应用电路设计	392
第 5 章 前置分频器电路设计		393
5.1	PE3501/PE83501 0.4~3.5 GHz 2 分频前置分频器电路	393
5.1.1	PE3501/PE83501 主要技术特性	393
5.1.2	PE3501/PE83501 引脚功能与内部结构	393
5.1.3	PE3501/PE83501 芯片应用电路设计	394
5.2	PE3502/PE83502 1.5~3.5 GHz 4 分频前置分频器电路	396
5.2.1	PE3502/PE83502 主要技术特性	396
5.2.2	PE3502/PE83502 引脚功能与内部结构	396

5.2.3	PE3502/PE83502 芯片应用电路设计	396
5.3	PE3503/PE83503 1.5~3.5 GHz 8 分频前置分频器电路	396
5.3.1	PE3503/PE83503 主要技术特性	396
5.3.2	PE3503/PE83503 引脚功能与内部结构	396
5.3.3	PE3503/PE83503 芯片应用电路设计	397
5.4	PE3511 DC~1500 MHz 2 分频前置分频器电路	397
5.4.1	PE3511 主要技术特性	397
5.4.2	PE3511 引脚功能与内部结构	397
5.4.3	PE3511 芯片应用电路设计	398
5.5	PE3512 DC~1500 MHz 4 分频前置分频器电路	399
5.5.1	PE3512 主要技术特性	399
5.5.2	PE3512 引脚功能与内部结构	399
5.5.3	PE3512 芯片应用电路设计	400
5.6	PE3513 DC~1500 MHz 8 分频前置分频器电路	400
5.6.1	PE3513 主要技术特性	400
5.6.2	PE3513 引脚功能与内部结构	400
5.6.3	PE3513 芯片应用电路设计	400
5.7	PE83511 DC~1500 MHz 2 分频前置分频器电路	401
5.7.1	PE83511 主要技术特性	401
5.7.2	PE83511 引脚功能与内部结构	401
5.7.3	PE83511 芯片应用电路设计	402
5.8	PE83512 DC~1500 MHz 4 分频前置分频器电路	402
5.8.1	PE83512 主要技术特性	402
5.8.2	PE83512 引脚功能与内部结构	402
5.8.3	PE83512 芯片应用电路设计	403
5.9	PE83513 DC~1500 MHz 8 分频前置分频器电路	403
5.9.1	PE83513 主要技术特性	403
5.9.2	PE83513 引脚功能与内部结构	403
5.9.3	PE83513 芯片应用电路设计	404
5.10	PMB2313/PMB2314 1.1/2.1 GHz 前置分频器电路	404
5.10.1	PMB2313/PMB2314 主要技术特性	404
5.10.2	PMB2313/PMB2314 引脚功能与内部结构	404
5.10.3	PMB2313/PMB2314 应用电路设计	405
5.11	μ PB1509GV 1 GHz 前置分频器电路	407
5.11.1	μ PB1509GV 的主要技术特性	407
5.11.2	μ PB1509GV 引脚功能与内部结构	407
5.11.3	μ PB1509GV 的应用电路设计	408
第 6 章 DDS(直接数字频率合成器)电路设计		410
6.1	DDS 系列芯片简介	410
6.2	AD9830 50 MHz CMOS DDS 电路	412
6.2.1	AD9830 主要技术特性	412
6.2.2	AD9830 引脚功能与内部结构	412
6.2.3	AD9830 的应用电路	414

6.3	AD9831 25 MHz CMOS DDS 电路	416
6.3.1	AD9831 主要技术特性	416
6.3.2	AD9831 引脚功能与内部结构	416
6.3.3	AD9831 的应用电路	419
6.4	AD9832 25 MHz CMOS DDS 电路	421
6.4.1	AD9832 主要技术特性	421
6.4.2	AD9832 引脚功能与内部结构	422
6.4.3	AD9832 的应用电路	423
6.5	AD9833 0~12.5 MHz 可编程波形发生器电路	426
6.5.1	AD9833 主要技术特性	426
6.5.2	AD9833 引脚功能与内部结构	426
6.5.3	AD9833 的应用电路	427
6.6	AD9834 50 MHz DDS 电路	429
6.6.1	AD9834 的主要技术特性	429
6.6.2	AD9834 引脚功能、内部结构与工作原理	429
6.6.3	AD9834 的应用电路	440
6.7	AD9835 50 MHz CMOS DDS 电路	442
6.7.1	AD9835 主要技术特性	442
6.7.2	AD9835 引脚功能与内部结构	442
6.7.3	AD9835 的应用电路	443
6.8	AD9850 125 MHz CMOS DDS 电路	445
6.8.1	AD9850 主要技术特性	445
6.8.2	AD9850 引脚功能与内部结构	446
6.8.3	AD9850 应用电路	447
6.9	AD9851 180 MHz CMOS DDS/DAC 电路	450
6.9.1	AD9851 主要技术特性	450
6.9.2	AD9851 引脚功能与内部结构	450
6.9.3	AD9851 应用电路	450
6.10	AD9852 300 MSPS CMOS DDS 电路	456
6.10.1	AD9852 的主要技术特性	456
6.10.2	AD9852 引脚功能与内部结构	456
6.10.3	AD9852 的应用电路	468
6.11	AD9854 300 MSPS CMOS 正交 DDS 电路	472
6.11.1	AD9854 主要技术特性	472
6.11.2	AD9854 引脚功能与内部结构	473
6.11.3	AD9854 应用电路	473
6.12	AD9858 1GSPS DDS 电路	477
6.12.1	AD9858 的主要技术特性	477
6.12.2	AD9858 引脚功能与内部结构	478
6.12.3	AD9858 的应用电路	494
6.13	AD9859 400MSPS 1.8 V CMOS DDS 电路	498
6.13.1	AD9859 主要技术特性	498
6.13.2	AD9859 引脚功能与内部结构	498

6.13.3	AD9859 应用电路	501
6.14	AD9910 1GSPS 3.3 V 14 位 DDS 电路	501
6.14.1	AD9910 主要技术特性	501
6.14.2	AD9910 引脚功能与内部结构	502
6.14.3	AD9910 应用电路	505
6.15	AD9912 1GSPS 3.3 V 14 位 DDS 电路	508
6.15.1	AD9912 主要技术特性	508
6.15.2	AD9912 引脚功能与内部结构	508
6.15.3	AD9912 应用电路	510
6.16	AD9951 400MSPS 1.8 V 14 位 CMOS DDS 电路	515
6.16.1	AD9951 主要技术特性	515
6.16.2	AD9951 引脚功能与内部结构	515
6.16.3	AD9951 应用电路	515
6.17	AD9952 400MSPS 1.8 V 14 位 CMOS DDS 电路	515
6.17.1	AD9952 主要技术特性	515
6.17.2	AD9952 引脚功能与内部结构	516
6.17.3	AD9952 应用电路	518
6.18	AD9953 400MSPS 1.8 V 14 位 CMOS DDS 电路	519
6.18.1	AD9953 主要技术特性	519
6.18.2	AD9953 引脚功能与内部结构	519
6.18.3	AD9953 应用电路	522
6.19	AD9954 400MSPS 1.8V CMOS DDS 电路	522
6.19.1	AD9954 主要技术特性	522
6.19.2	AD9954 引脚功能与内部结构	523
6.19.3	AD9954 应用电路	525
6.20	AD9956 基于 2.7 GHz DDS 的 AgileRF™ 合成器电路	528
6.20.1	AD9956 主要技术特性	528
6.20.2	AD9956 内部结构、芯片封装与功能引脚	528
6.20.3	AD9956 应用电路	530
6.21	AD9958 双通道 500 MSPS DDS 电路	535
6.21.1	AD9958 主要技术特性	535
6.21.2	AD9958 引脚功能与内部结构	535
6.21.3	AD9958 的应用电路	538
6.22	AD9959 500MSPS 4 通道 DDS 电路	539
6.22.1	AD9959 主要技术特性	539
6.22.2	AD9959 引脚功能与内部结构	540
6.22.3	AD9959 应用电路	543
6.23	ISL5314 125MSPS 14 位 DDS 电路	548
6.23.1	ISL5314 的主要技术特性	548
6.23.2	ISL5314 引脚功能与内部结构	548
6.23.3	ISL5314 的应用电路	555
6.24	Xilinx DDS v5.0	558
6.24.1	DDS v5.0 主要技术特性	558

6.24.2	DDS 引脚端符号与定义	558
6.24.3	DDS 基本结构与工作原理	559
6.24.4	DDS 参数设置	561
第 7 章 时钟发生器电路设计		564
7.1	AD9510 1.2 GHz PLL 内核 8 输出的时钟发生器电路	564
7.1.1	AD9510 主要技术特性	564
7.1.2	AD9510 引脚功能与内部结构	564
7.1.3	AD9510 的应用电路设计	567
7.2	AD9511 1.2 GHz PLL 内核 5 输出的时钟发生器电路	567
7.2.1	AD9511 主要技术特性	567
7.2.2	AD9511 引脚功能与内部结构	567
7.2.3	AD9511 的应用电路设计	569
7.3	AD9512 1.6 GHz 输入/1.2 GHz 5 输出的时钟发生器电路	570
7.3.1	AD9512 主要技术特性	570
7.3.2	AD9512 引脚功能与内部结构	570
7.3.3	AD9512 的应用电路设计	574
7.4	AD9540 655 MHz 低抖动时钟发生器电路	576
7.4.1	AD9540 主要技术特性	576
7.4.2	AD9540 引脚功能与内部结构	576
7.4.3	AD9540 的应用电路设计	579
7.5	ADF4001 200 MHz 锁相环时钟发生器电路	580
7.5.1	ADF4001 主要技术特性	580
7.5.2	ADF4001 的引脚功能与内部结构	580
7.5.3	ADF4001 的应用电路设计	581
7.6	MC12439 50~800 MHz PLL 时钟发生器电路	584
7.6.1	MC12439 主要技术特性	584
7.6.2	MC12439 的封装形式与引脚功能	584
7.6.3	MC12439 的应用电路设计	587
7.7	MPC9229 400 MHz 低电压时钟发生器电路	588
7.7.1	MPC9229 芯片主要技术特性	588
7.7.2	MPC9229 引脚功能与内部结构	589
7.7.3	MPC9229 应用电路设计	592
7.8	MPC9992 400 MHz PLL 时钟发生器电路	594
7.8.1	MPC9992 主要技术特性	594
7.8.2	MPC9992 引脚功能与内部结构	595
7.8.3	MPC9992 应用电路	596
参考文献		598