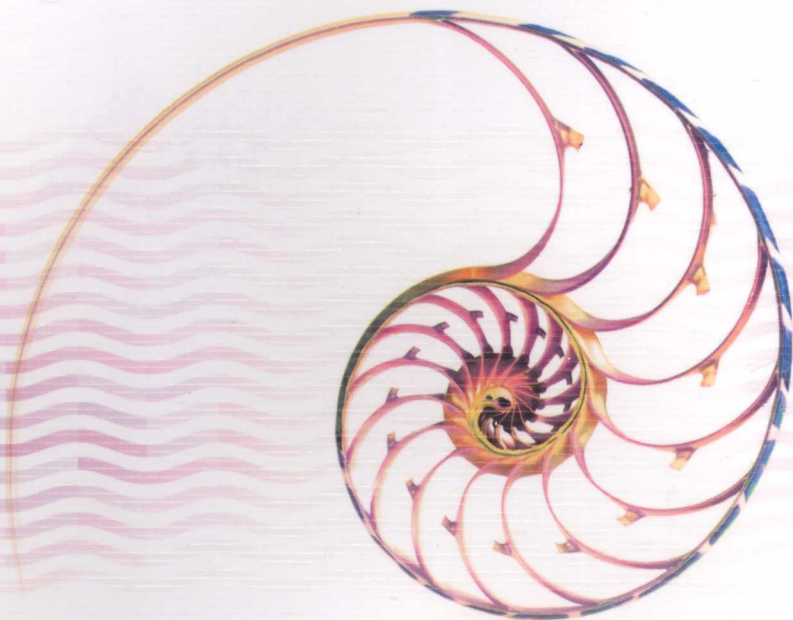


工业和信息化部电子第五研究所 组编



电子电器产品电磁兼容 质量控制及设计

◎ 朱文立 陈 燕 郭远东 编著

2



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

电子电器产品电磁兼容 质量控制及设计

工业和信息化部电子第五研究所 组编

朱文立 陈 燕 郭远东 编著



电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书是一本关于电子电器产品电磁兼容设计与整改对策分析的工具书,从元器件选择、电路设计、印制电路板设计、接地、屏蔽、滤波、产品内部结构布局、电缆分类敷设等方面,对电磁兼容设计进行了比较系统的介绍;对传导骚扰、辐射骚扰、谐波电流、静电放电、电快速瞬变脉冲群、雷击浪涌、传导抗扰度、辐射抗扰度等方面的电磁兼容问题进行了介绍,对整改对策进行了重点的分析和讲解,并通过实际工作中积累的大量整改实例,介绍并分析具体的整改过程及整改思路,同时为便于产品设计人员的使用及保持知识的连贯性,在本书的开头对与电磁兼容设计和整改相关的电磁兼容基础理论和测量方面的知识做了简要介绍。

本书可供从事电磁兼容设计、测量和对策的工程技术人员参考使用,也可作为电磁兼容设计人员职业培训的参考教材。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有,侵权必究。

图书在版编目(CIP)数据

电子电器产品电磁兼容质量控制及设计/朱文立,陈燕,郭远东编著;工业和信息化部电子第五研究所组编. —北京:电子工业出版社,2015.10

ISBN 978-7-121-27250-9

I. ①电… II. ①朱… ②陈… ③郭… ④工… III. ①电子器件-电磁兼容性-质量控制②日用电气器具-电磁兼容性-质量控制③电子器件-电磁兼容性-设计④日用电气器具-电磁兼容性-设计 IV. ①TN103②TM925

中国版本图书馆 CIP 数据核字 (2015) 第 226349 号

策划编辑:张 榕

责任编辑:靳 平

印 刷:三河市鑫金马印装有限公司

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路 173 信箱 邮编:100036

开 本:720×1000 1/16 印张:31 字数:643 千字

版 次:2015 年 10 月第 1 版

印 次:2015 年 10 月第 1 次印刷

印 数:3 500 册 定价:88.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010) 88254888。

质量投诉请发邮件至 zllts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010) 88258888。

前言

《《《《 PREFACE

本书是一本介绍电磁兼容理论、设计与问题对策的工具书。本书首先介绍了电子电器产品的电磁兼容基础理论、测量标准和测量方法；在此基础上，从元器件选择、电路设计、PCB 设计、接地设计、屏蔽设计、滤波设计、设备内部布局、线缆连接等方面，重点探讨了电磁兼容的各种设计方法及其设计要点，并就开关电源和时钟电路的设计展开了重点分析；接着从传导骚扰、辐射骚扰和骚扰功率、谐波电流和电压闪烁、静电放电、电快速瞬变脉冲群、雷击浪涌、传导抗扰度、辐射抗扰度、工频磁场抗扰度、电压跌落短时中断和电压变化抗扰度等方面，分项目讨论了电磁兼容测试出现的可能不合格情况及相应的对策；并结合实际工作经验，提供了大量电磁兼容整改对策的实例。

本书来自编著者多年来的电磁兼容测量、设计、分析和培训工作的经验与教训的积累和总结。编著者通过对多年来发表在各类专业杂志上的技术论文和各个专业研讨会上交流出版的技术论文的重新整理，并在此基础上结合实际工作中的大量技术实例编写完成了此书。

本书第 1 版发行过程中得到广大读者的大力支持和厚爱，并提出了不少反馈意见。此次再版过程中，编著者认真吸纳了第 1 版发行以来新的专业技术发展内容；补充了军品 EMC 检测的相关知识；并根据读者的反馈意见和编著者经验积累，修订和完善了电磁兼容设计和整改对策的内容；同时增加了部分新的电磁兼容整改及对策和案例。

改版过程中，朱文立负责全书的整体策划和设计，陈燕女士负责本书第 1 章“电磁兼容基础知识”部分的修订；朱文立负责本书的第 2 ~ 23 章的修订工作，包括除第 1 章外的第一篇及第二篇，补充和完善了电磁兼容设计和整改对策部分的内容；郭远东先生结合自己的电磁兼容实际设计工作和整改经验，补充和完善了第三篇及附录部分的内容。本次修订是在三位作者的共同努力下完成的，没有大家的通

力合作就没有此书。

本书可供从事电磁兼容设计、测量和对策的工程技术人员参考使用，也可作为电磁兼容设计人员职业培训的参考教材。

本书修订过程中得到了电子工业出版社张榕女士和靳平女士的大力支持、指导和帮助，在此表示衷心的感谢。由于编者水平有限，不当之处，欢迎批评、指正。

为了成书的技术连贯性和完整性，本书在编著过程中也吸纳了部分电磁兼容专家的技术论文和成果，在此对这些文章的作者表示衷心感谢！

编 著 者

2015 年 4 月于广州

目录

CONTENTS

第一篇 电子产品的电磁兼容设计

第 1 章 电磁兼容基础知识	3
1.1 电磁兼容的定义和研究领域	3
1.1.1 电磁兼容的定义	3
1.1.2 电磁兼容的研究领域	4
1.2 实施电磁兼容规范的目的	5
1.2.1 电磁干扰及其危害	5
1.2.2 国内外电磁兼容技术法规	5
1.3 电磁兼容起源及发展	6
1.4 世界主要国家、地区的电磁兼容管理及实施情况	8
1.5 国内电磁兼容的发展与 3C 认证的电磁兼容要求	10
1.6 电磁兼容基本名词术语和常用单位	13
1.6.1 基本名词术语	13
1.6.2 电磁兼容测试中常用单位	16
1.7 电磁兼容标准构成及相应要求	18
1.7.1 国际标准——IEC/CISPR 标准	19
1.7.2 欧盟标准——EN 标准	19
1.7.3 美国 FCC 法规	19
1.7.4 中国国家标准——GB、GB/T 及 GB/Z 标准	19
1.7.5 标准类别	20
1.7.6 电磁兼容标准要求的主要检测项目	21
1.8 电磁兼容测试设备和场地	22
1.8.1 测量接收机	22
1.8.2 人工电源网络 (AMN)	25
1.8.3 电流探头	26

1.8.4	电压探头	27
1.8.5	天线	28
1.8.6	电磁屏蔽室	30
1.8.7	电波暗室	32
1.9	电磁骚扰检测原理及方法	34
1.9.1	骚扰限值的含义	34
1.9.2	被测样品 (EUT) 工作状态的选择	34
1.9.3	EUT 的配置	35
1.9.4	传导骚扰电压测量	36
1.9.5	骚扰功率测量	39
1.9.6	辐射骚扰场强测量	40
1.10	电磁抗扰度测量的基本原理和方法	42
1.10.1	性能降低客观评价方法	43
1.10.2	性能降低主观评价方法	44
1.10.3	限值测量法	44
1.10.4	抗扰性能降低分类及试验结果判别	45
1.11	本章小结	46
第2章	EMC 设计概述	47
2.1	EMC 设计方法	47
2.2	EMC 设计的费效比	48
2.3	电磁干扰形成的三要素	49
2.3.1	电磁骚扰源	49
2.3.2	电磁骚扰的耦合途径	49
2.3.3	电磁骚扰敏感设备	50
2.3.4	端口	50
2.4	电磁骚扰源的特性	51
2.4.1	电磁骚扰 (EMI) 的定义	51
2.4.2	电磁骚扰源的分类	51
2.4.3	电磁骚扰的频谱	51
2.4.4	电磁骚扰的幅度 (电平)	52
2.4.5	电磁骚扰的波形	52
2.4.6	电磁骚扰的出现率	53
2.5	电磁骚扰传播特性	54
2.5.1	电磁骚扰传播途径	54
2.5.2	公共阻抗耦合	54

2.5.3	电源耦合	56
2.5.4	辐射耦合	57
2.6	EMC 设计要点	59
2.6.1	抑制电磁骚扰源	60
2.6.2	抑制干扰耦合	60
2.6.3	提高敏感设备的抗扰能力	60
2.6.4	一般原则	61
2.7	本章小结	63
第3章	元器件的选择	64
3.1	无源器件的选择	64
3.1.1	电阻的选择	65
3.1.2	电容的选择	65
3.1.3	二极管的选择	71
3.2	模拟与逻辑有源器件的选择	73
3.2.1	模拟器件的选择	73
3.2.2	逻辑器件的选择	73
3.2.3	IC 插座的选择	74
3.2.4	散热片的处理	75
3.3	磁性元器件的选择	75
3.3.1	共模扼流圈的选择	77
3.3.2	铁氧体磁珠和铁氧体磁环、磁夹的选择	80
3.3.3	其他磁性元器件的选择	82
3.4	开关元器件的选择	83
3.5	连接器的选择	84
3.6	元器件选择的一般规则	85
3.7	本章小结	86
第4章	电路的选择和设计	87
4.1	单元电路设计	87
4.1.1	放大电路设计	87
4.1.2	RAM 电路设计	87
4.1.3	A/D、D/A 电路设计	88
4.1.4	电源电路设计	88
4.1.5	集成电路的线路设计	88
4.1.6	一般屏蔽盒设计	89

4.1.7	时钟电路设计及频谱扩展技术	90
4.2	模拟电路设计	91
4.3	逻辑电路设计	93
4.4	微控制器电路设计	94
4.4.1	I/O 引脚	94
4.4.2	IRQ 引脚	95
4.4.3	复位引脚	95
4.5	电子线路设计的一般规则	96
4.5.1	电源电路设计规则	96
4.5.2	控制单元电路设计规则	97
4.5.3	放大器电路设计规则	97
4.5.4	数字电路设计规则	98
4.5.5	其他设计规则	99
4.6	本章小结	100
第5章	印制电路板 (PCB) 的设计	101
5.1	PCB 布局	101
5.1.1	电路板板层的规划原则	102
5.1.2	元器件布局原则	102
5.1.3	电路的功能模块布局原则	104
5.2	PCB 的叠层设计	107
5.2.1	单面 PCB 的设计	107
5.2.2	双面 PCB 的设计	108
5.2.3	多层 PCB 的布线设计	108
5.3	PCB 设计的一般考虑因素	108
5.3.1	电路板走线的阻抗	108
5.3.2	PCB 布线	109
5.3.3	PCB 设计的带宽	110
5.3.4	PCB 的 EMC 设计电路	110
5.3.5	PCB 的旁路电容与去耦电容的设计	110
5.3.6	时钟电路的 PCB 走线设计	111
5.4	磁通量最小化、镜像平面	111
5.4.1	磁通量最小化	111
5.4.2	镜像平面	113
5.5	PCB 布线	114
5.5.1	PCB 与元器件的高频特性	115

5.5.2	功能分割	116
5.5.3	电源线、地线设计	117
5.5.4	布线分离、分流线路和保护线路	118
5.5.5	局部电源和 IC 间的去耦	118
5.5.6	布线技术	119
5.5.7	布线策略	122
5.6	PCB 的地线设计	125
5.6.1	PCB 接地的一般要求	125
5.6.2	PCB 几种地线布线的分析	128
5.7	模拟—数字混合线路板的设计	131
5.8	高速电路设计	133
5.8.1	高速信号的确定	133
5.8.2	边沿速率问题	134
5.8.3	传输线效应	134
5.8.4	传输线效应的解决方法	136
5.9	PCB 终端匹配方法	138
5.9.1	串联终端	139
5.9.2	并联终端	140
5.9.3	戴维南终端	140
5.9.4	RC 网络终端	141
5.9.5	二极管网络终端	142
5.10	印制电路设计的一般规则	143
5.10.1	PCB 布局	143
5.10.2	PCB 布线	143
5.10.3	PCB 设计时的电路措施	144
5.11	本章小结	147
第 6 章	接地和搭接设计	148
6.1	接地的基本概念	148
6.1.1	对接地平面的要求	148
6.1.2	地线的阻抗	148
6.1.3	接地的目的	149
6.1.4	安全接地	149
6.1.5	EMC 接地	150
6.2	接地的基本方法	150
6.2.1	浮地	151

6.2.2	单点接地	151
6.2.3	多点接地	152
6.2.4	混合接地	153
6.2.5	大系统接地	154
6.3	信号接地方式及其比较	154
6.3.1	共用地线串联单点接地	155
6.3.2	独立地线并联单点接地	155
6.3.3	独立地线并联多点接地	155
6.3.4	电路系统的分组接地	156
6.3.5	混合接地	157
6.3.6	对接地系统的评价	157
6.4	接地点的选择	158
6.5	地线环路干扰及其抑制	158
6.6	公共阻抗干扰及其抑制	162
6.6.1	公共阻抗耦合的形成	162
6.6.2	消除公共阻抗耦合	163
6.7	设备接大地	163
6.7.1	设备接大地的目的	163
6.7.2	接大地的方法与接地电阻	164
6.8	搭接	164
6.8.1	搭接电阻的要求	165
6.8.2	搭接的类型	165
6.8.3	搭接面的处理	165
6.9	接地和搭接设计的一般规则	166
6.9.1	接地设计的一般规则	166
6.9.2	搭接设计的一般规则	168
6.10	本章小结	168
第7章	屏蔽技术应用	169
7.1	屏蔽的基本概念	169
7.2	屏蔽效能的设计	170
7.2.1	屏蔽效能的确定	170
7.2.2	屏蔽性能预测	170
7.2.3	屏蔽罩的屏蔽效能	170
7.3	屏蔽原理	171
7.3.1	电场屏蔽	171

7.3.2	磁场屏蔽	173
7.3.3	电磁屏蔽	174
7.3.4	多层屏蔽	175
7.3.5	屏蔽体的孔缝对屏蔽的影响	176
7.4	屏蔽机箱的设计	176
7.5	设备孔、缝的屏蔽设计	178
7.5.1	设计难点	181
7.5.2	衬垫及附件装配	181
7.5.3	穿透和开口	182
7.5.4	结论	184
7.6	电磁屏蔽材料的选用	185
7.6.1	电磁密封衬垫	185
7.6.2	常用的电磁密封衬垫类型	187
7.6.3	导电化合物	188
7.6.4	截止波导通风板	188
7.6.5	导电玻璃和导电膜片	189
7.6.6	导电镀膜	190
7.6.7	金属丝网与穿孔金属板	191
7.7	屏蔽设计的一般规则	191
7.7.1	屏蔽	191
7.7.2	结构材料	192
7.7.3	缝隙	193
7.8	本章小结	193
第8章	滤波技术应用	194
8.1	滤波器的分类	194
8.1.1	滤波器的分类方式	196
8.1.2	信号线滤波器	198
8.1.3	电源线滤波器	198
8.1.4	PCB 滤波器	199
8.2	滤波器的主要参数	201
8.2.1	滤波器的主要技术指标	201
8.2.2	滤波器的衰减特性	201
8.3	滤波电路的设计	202
8.4	滤波器的选择	206
8.5	滤波器的安装	207

8.6	滤波器的使用场合	208
8.7	本章小结	209
第9章	产品或设备内部布置	210
9.1	产品或设备内部布局	210
9.2	产品或设备内部布线	213
9.3	本章小结	215
第10章	导线的分类和敷设	216
10.1	屏蔽电缆的分类	216
10.1.1	常用的电缆	216
10.1.2	电缆连接线的屏蔽效果比较	220
10.2	导线和电缆的布线设计	225
10.2.1	电缆布线原则	225
10.2.2	电缆上干扰的处理	226
10.2.3	贯穿导体的处理	227
10.2.4	其他处理方法	228
10.3	电缆的连接	228
10.4	导线分类及成束	230
10.5	电缆连接设计原则	230
10.6	本章小结	231
第11章	产品 EMC 设计举例	232
11.1	开关电源的 EMC 设计	232
11.1.1	开关电源的工作原理及电磁骚扰的来源	232
11.1.2	开关电源电磁骚扰的抑制措施	235
11.2	时钟电路的设计	240
11.2.1	通过信号滤波降低电磁干扰	240
11.2.2	通过控制上升/下降时间抑制电磁干扰	241
11.2.3	通过使用扩频时钟 (SSC) 减少电磁干扰	241
11.2.4	扩展频谱法实际应用	245
11.2.5	减少时钟脉冲干扰的其他措施	248
11.3	USB2.0 接口电路的 EMI 和 ESD 设计	249
11.3.1	EMC 设计	249
11.3.2	ESD 防护设计	249
11.3.3	PCB 布线设计	250
11.4	本章小结	251

第二篇 电磁兼容整改措施及对策

第 12 章 电磁兼容整改和对策概述	255
12.1 什么时候需要电磁兼容整改及对策	255
12.2 常见的电磁兼容整改措施	255
12.3 电子、电气产品内的主要电磁骚扰源	256
12.4 骚扰源定位	257
12.5 本章小结	258
第 13 章 传导发射超标问题对策	259
13.1 传导骚扰形成机理	259
13.2 各类传导骚扰的特点及抑制对策	259
13.2.1 电源输入端骚扰电压	260
13.2.2 电源输入端断续骚扰	263
13.2.3 电源输出端、信号端、控制端传导骚扰测量	265
13.3 本章小结	266
第 14 章 辐射骚扰场强和骚扰功率超标问题对策	267
14.1 辐射骚扰形成机理	267
14.2 辐射骚扰的特点及抑制对策	268
14.2.1 辐射骚扰场强测试超标时问题部位的确定	268
14.2.2 辐射骚扰场强超标的原因分析	271
14.2.3 抑制辐射骚扰的措施	273
14.3 骚扰功率的特点及抑制对策	278
14.4 本章小结	279
第 15 章 谐波电流和电压闪烁超标问题对策	280
15.1 谐波电流测量标准介绍	280
15.1.1 标准的适用范围	281
15.1.2 设备的分类	281
15.1.3 谐波电流限值	281
15.1.4 谐波电流测量仪器	283
15.1.5 试验条件	283
15.2 谐波电流发射的基本对策	284
15.2.1 主动式功率因数校正	284
15.2.2 被动式功率因数校正	284

15.2.3	其他解决措施	285
15.3	谐波电流测试超标解决方案	285
15.3.1	电感储能电流泵式解决方案	285
15.3.2	低频谐波电流抑制滤波解决方案	286
15.3.3	主动式 PFC 解决方案	286
15.3.4	谐波问题的其他对策	288
15.4	电压闪烁的产生及危害	289
15.5	电压闪烁测量标准介绍	290
15.6	电压波动和闪烁的问题对策	291
15.6.1	静止无功补偿器 (SVR)	292
15.6.2	无源滤波装置	293
15.6.3	有源滤波器 (APF)	294
15.6.4	动态电压恢复器 (DVR)	295
15.7	本章小结	295
第 16 章	静电放电抗扰度测试问题对策	297
16.1	静电放电形成的机理及对电子产品的危害	297
16.2	电子产品的静电放电测试及相关要求	299
16.3	电子产品的静电放电对策及设计要点	303
16.3.1	结构设计	304
16.3.2	外壳设计	305
16.3.3	接地设计	305
16.3.4	电缆设计	306
16.3.5	键盘和面板	309
16.3.6	电路设计	309
16.3.7	印制电路板设计	311
16.3.8	软件	315
16.3.9	操作者及其环境	315
16.3.10	USB 端口的静电放电 (ESD) 防护	316
16.4	本章小结	317
第 17 章	辐射抗扰度测试问题对策	318
17.1	射频辐射干扰形成机理分析	318
17.2	射频连续波辐射抗扰度 (RS) 测试及相关要求	319
17.2.1	试验波形和试验设备	319
17.2.2	试验等级及其选择	320

17.2.3	试验布置及实施	321
17.3	射频辐射抗扰度试验失败原因分析	321
17.3.1	射频干扰 (RFI) 传输途径	322
17.3.2	RFI 对 EUT 的影响表现形式	323
17.3.3	RFI 频率与传输途径的关系	324
17.3.4	EUT 测试失败原因的判断和定位	324
17.4	电子产品通过射频辐射抗扰度试验的对策	326
17.4.1	隔离 EUT 连接电缆的 RFI 感应	326
17.4.2	加强 EUT 外壳的屏蔽	327
17.4.3	提高 EUT 内部电路的抗扰性	329
17.5	本章小结	331
第 18 章	电快速瞬变脉冲群抗扰度测试问题对策	332
18.1	电快速瞬变脉冲群干扰机理	332
18.2	电快速瞬变脉冲群测试及相关要求	333
18.2.1	适用对象及试验目的	333
18.2.2	试验发生器和试验波形	333
18.2.3	试验等级及其选择	334
18.2.4	试验布置	334
18.2.5	试验方法及实施	335
18.3	电快速瞬变脉冲群试验失败原因分析	335
18.3.1	从干扰施加方式分析	335
18.3.2	从干扰传输方式分析	336
18.3.3	根据 EFT 干扰造成设备失效的机理分析	336
18.3.4	从 EFT 耦合单元参数分析	336
18.3.5	从 EFT 干扰的幅度分析	337
18.3.6	从 EFT 干扰传输途径分析	337
18.4	电子产品通过电快速瞬变脉冲试验测试的对策	338
18.4.1	抑制 EFT 干扰的一般对策	338
18.4.2	EFT 干扰传输环路	339
18.4.3	电源线 EFT 干扰抑制措施	339
18.4.4	信号和控制线 EFT 干扰抑制措施	341
18.4.5	其他端口的防护措施	343
18.4.6	其他 EFT 干扰抑制措施	343
18.5	本章小结	344

第 19 章 浪涌（冲击）抗扰度测试问题对策	345
19.1 电子产品的浪涌（冲击）损坏机理	346
19.1.1 浪涌（冲击）的机理	346
19.1.2 电子产品的浪涌（冲击）损坏机理	347
19.2 电子产品的浪涌（冲击）抗扰度标准及测试	347
19.2.1 常用的防雷标准及其适用范围	347
19.2.2 GB/T 17626.5 标准测试要求	347
19.2.3 YD/T 993 标准测试要求简述	350
19.2.4 GB 3482 和 GB 3483 标准测试要求简述	351
19.2.5 其他电磁兼容标准的浪涌抗扰度要求	353
19.3 常见的浪涌抑制器件特点及应用	353
19.3.1 金属氧化物压敏电阻（MOV）	354
19.3.2 硅瞬变电压吸收二极管（TVS）	355
19.3.3 气体放电管（GDT）	356
19.3.4 其他浪涌吸收器件	356
19.3.5 气体放电管和压敏电阻的串联使用	357
19.3.6 浪涌抑制器件的正确运用	358
19.4 电子产品浪涌防护设计	362
19.4.1 电源端口的浪涌抑制	362
19.4.2 通信端口的浪涌抑制	364
19.4.3 天线端口的浪涌抑制	364
19.4.4 其他信号和控制端口的浪涌抑制	365
19.4.5 地线反弹的抑制	366
19.5 本章小结	366
第 20 章 传导抗扰度测试问题对策	367
20.1 射频传导骚扰形成机理	367
20.2 射频场感应的传导骚扰抗扰度（CS）测试及相关要求	368
20.2.1 试验波形和试验设备	368
20.2.2 试验等级及其选择	369
20.2.3 试验布置及实施	369
20.3 传导抗扰度试验失败原因分析	369
20.3.1 射频干扰（RFI）传输途径	370
20.3.2 RFI 对 EUT 的影响表现形式	370
20.3.3 RFI 频率与传输途径的关系	371