



陕西省高技能人才培养工程教材

# 集成电路芯片封装

## 技术基础

康福桂 主编



陕西师范大学出版总社



陕西省高技能人才培养工程教材

# 集成电路芯片封装 技术基础

主编 康福桂

编者 袁建民 马党库 赵 辉

宋 群 李文柱

主审 何晓宁

陕西师范大学出版总社

图书代号 JC15N0433

图书在版编目(CIP)数据

集成电路芯片封装技术基础 / 康福桂主编. —西安: 陕西  
师范大学出版总社有限公司, 2015. 8

ISBN 978-7-5613-8203-5

I. ①集… II. ①康… III. ①集成电路—芯片—封装  
工艺—技工学校—教材 IV. ①TN405

中国版本图书馆 CIP 数据核字(2015)第 158600 号

**集成电路芯片封装技术基础**

JICHENG DIANLU XINPIAN FENGZHUANG JISHU JICHI

康福桂 主编

---

责任编辑 / 田均利  
责任校对 / 田均利  
封面设计 / 金定华  
出版发行 / 陕西师范大学出版总社  
(西安市长安南路 199 号 邮编 710062)  
网 址 / <http://www.snupg.com>  
经 销 / 新华书店  
印 刷 / 兴平市博闻印务有限公司  
开 本 / 787mm×1092mm 1/16  
印 张 / 10.25  
字 数 / 201 千  
版 次 / 2015 年 8 月第 1 版  
印 次 / 2015 年 8 月第 1 次印刷  
书 号 / ISBN 978-7-5613-8203-5  
定 价 / 26.00 元

---

读者购书、书店添货或发现印刷装订问题, 请与本社高教出版分社联系。

电 话: (029)85303622(传真) 85307864

# 陕西省高技能人才培养工程教材

## 审定委员会

主任 翟四虎

委员 雷宝岐 李 田 王鹏民 雷耀堂  
史新喜 王晓驰 刘会民 张虎成  
李 军 叶利朝 余洪生

## 审定委员会办公室

主任 雷宝岐(兼)

委员 李西安 李长江 李 涛 梁文侠  
车 勇 王海宇 王政委 杜建忠  
王 坚 项文阁 张明军 黄武全  
白军会 伊逊智 王振峰 刘 琨  
周士超



集成电路产业的高速发展，在全球已逐渐形成了集成电路设计、制造和封装测试三大产业群，成为半导体产业的三大支柱。在集成电路设计、制造和封装测试三个相对独立的集成电路产业中，集成电路封装测试与前二者相比属于高新技术劳动密集型产业，每年需要大批中、高级技术人才。鉴于此，我们汇同西安地区集成电路研发机构、集成电路封装企业和有关技术院校编写了本教材，供高职、高专和职业院校选用。

本教材分为 6 章，第 1 章“集成电路芯片封装技术概述”，第 2 章“封装材料”，第 3 章“封装工艺流程和设备”，第 4 章“集成电路测试”，第 5 章“可靠性与失效性分析”，第 6 章“半导体封装过程中的安全防护”。本教材的教学参考时数为 80 学时，第 3 章为本教材的重点，建议教学时理论联系实际，到有关企业多走走，多看看，以增强学生的感性认识，提高学生的学习兴趣。

本教材在编写过程中，得到了很多单位的大力支持。华天科技（西安）有限公司生产总监马勉之先生在百忙中多次审阅教材，提出了许多很好的建议；西安集成电路发展中心何晓宁主任亲自过问并主持审稿工作；西安理工技师学院王坚院长自始至终关心教材的编写，在此一并表示感谢！

当前，集成电路封装技术发展很快，可谓“瞬息万变”，在编写过程中，虽然我们多方努力，但由于知识所限，教材中难免有不足之处。敬请业界人士和广大读者不吝赐教，我们不胜感激。

编 者  
2015 年 6 月

# Mulu

# 目录

## 第1章 集成电路芯片封装技术概述

1.1 封装的概念	1
1.2 封装的内容	2
1.3 封装的作用	2
1.4 封装的层次	2
1.5 常用封装类型及特点介绍	3
1.6 封装产业发展状况	8
1.7 封装产业发展趋势	13

## 第2章 封装材料

2.1 基板与芯片贴装	15
2.2 焊接材料	19
2.3 互连线的电性能	26
2.4 气密性封装材料	30

## 第3章 封装工艺流程和设备

3.1 概述	33
3.2 晶圆基础知识	34
3.3 前段操作	36
3.4 后段操作	77

## 第4章 集成电路测试

4.1 概念 .....	95
4.2 集成电路测试的种类 .....	95
4.3 测试设备 .....	97
4.4 测试程序、目的及方法 .....	105

## 第5章 可靠性与失效性分析

5.1 封装的可靠性 .....	111
5.2 封装失效机理 .....	113
5.3 失效图例 .....	121

## 第6章 半导体封装过程中的安全防护

6.1 安全用电 .....	124
6.2 化学品安全与预防 .....	131
6.3 质量与环境标准 .....	134

附录 .....	138
----------	-----

参考文献 .....	155
------------	-----

# 第①章

## 集成电路芯片封装 技术概述

集成电路产业是信息技术产业的核心,是支撑经济社会发展和保障国家安全的战略性、基础性和先导性产业,其技术水平和发展规模已成为衡量一个国家竞争力和国力的重要标志之一。集成电路产业的高速发展,在全球已逐渐形成了集成电路设计、制造和封装测试三大产业群,成为半导体产业的三大支柱。在集成电路设计、制造和封装测试三个相对独立的集成电路产业中,集成电路封装测试与前三者相比属于高新技术劳动密集型产业,每年需要大批中、高级技术人才,所以我们有必要搞清封装与测试的有关概念,这对学好封装技术至为重要。

### 1.1 封装的概念

集成电路芯片封装是指将集成电路设计和微电子制造的裸芯片组装为电子器件、电路模块和电子整机的制造过程,或将微元件再加工及组合构成满足工作环境要求的整机系统的制造技术。

美国佐治亚理工学院编写的《微电子封装手册》中对封装的描述为:将具有特定功能的器件芯片放置在一个与其相容的外部容器中,给芯片提供一个稳定可靠的工作环境。

从以上概念中我们不难看出:集成电路芯片封装不仅起着安装、固定、密封、保护芯片和增强电热性能的作用,而且还是芯片内部通道与外部通道的桥梁——芯片上的焊区用引线连接到封装外壳的引脚上,这些引脚又通过印刷电路板上的导线与其他器件建立连接,为集成电路芯片提供一个稳定可靠的工作环境,对集成电路芯片起到机械或环境保护作用,从而使集成电路发挥正常的功能,并保证其具有高稳定性和可靠性。集成电路封装具有机械支撑、电气连接、物理保护、外场屏蔽、应力缓和、散热防潮、尺寸过渡和标准化等多种功能,封装技术的好坏,直接影响芯片自身性能的发挥和与之连接的PCB(印刷电路板)的设计和制造。对于很多集成电路产品而言,封装技术的好坏是非常关键的一环。

## 1.2 封装的内容

集成电路封装是集成电路三大产业之一,它的生产包含以下内容。

### 1. 封装材料

- ①基板材料:主要用于芯片的固定。
- ②键合材料:例如提供电路连接和芯片固定作用的引线框架所用的铜或铜-银等。
- ③焊接材料:焊接用的99.99%金线、铜线、合金线。
- ④厚/薄膜导体材料。
- ⑤塑封材料(环氧树脂)。

### 2. 封装工艺

常见的封装工艺主要包括塑料封装工艺、陶瓷封装工艺、金属封装工艺等。

### 3. 封装设备

包括封装工艺流程中所用到的各种设备,例如用于减薄晶圆的减薄机,用于焊接用的超声波金丝焊线机等。

### 4. 封装的可靠性

包括封装后产品的失效分析以及分析用到的仪器等。

## 1.3 封装的作用

集成电路芯片封装是集成电路制造的后道工序,封装具有以下作用。

- ①对芯片起到保护作用,封装后使芯片不受外界因素的影响而损坏,不因外部条件变化而影响芯片的正常工作。
- ②封装后的芯片通过引出线(或管脚)与外部系统有方便和可靠的电连接。
- ③将芯片在工作中产生的热能通过封装外壳散发出去,从而保证芯片温度保持在最高额度之下。
- ④能使芯片与外部系统实现可靠的信号传输,保持信号的完整性。

## 1.4 封装的层次

在集成电路封装产业中,一般按封装功能的不同,将封装全过程分解为不同的层次,如

图 1-1 所示。

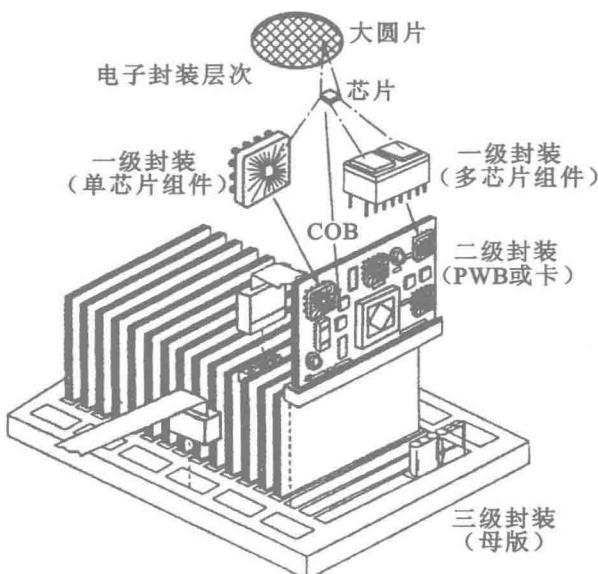


图 1-1 封装的层次

层次 1: 芯片以及半导体集成电路元件的连接。

层次 2: 单芯片封装以及多芯片组装。单芯片封装是对单个芯片进行封装;多芯片组装是将多个裸芯片装载在陶瓷等多层基板上,进行气密性封装。

层次 3: 板或卡的装配。将多层次单芯片或多芯片实装在 PCB 板等多层基板上,基板周边设有插接端子,用于与母板和其他板或卡的电气连接。

层次 4: 单元组装。将经过层次 3 装配的板或卡,通过其上的插接端子,搭载在大型 PCB 板(母板)上,构成单元组件。

层次 5: 多个单元搭装成架,单元与单元间经布线或电缆相连接。

层次 6: 总装。将多个架排列,架与架之间经布线或电缆相连接,构成大规模电子设备。

从电子封装工程的角度看,按习惯,一般称层次 1 为零级封装,层次 2 为一级封装,层次 3 为二级封装,层次 4、5、6 为三级封装。

## 1.5 常用封装类型及特点介绍

### 1.5.1 DIP 双列直插式封装

DIP(Dual In-line Package)是指采用双列直插形式封装的集成电路芯片,绝大多数中小规模集成电路(Integratrrl circuit, IC)均采用这种封装形式,其引脚数一般不超过 100 个(图 1-2)。采用 DIP 封装的 CPU 芯片有两排引脚,需要插入到具有 DIP 结构的芯片插座上。当然,也可以直接插在有相同焊孔数和几何排列的电路板上进行焊接。DIP 封装的芯片在从

芯片插座上插拔时应特别小心,以免损坏引脚。

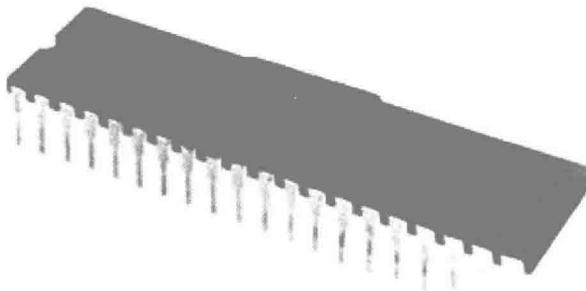


图 1-2 DIP 双列直插式封装

DIP 封装具有以下特点:

- ①适合在 PCB 上穿孔焊接,操作方便。
- ②芯片面积与封装面积之间的比值较大,故体积也较大。

Intel 系列 CPU 中 8088 就采用这种封装形式,缓存(Cache)和早期的内存芯片也是这种封装形式。

### 1.5.2 PQFP 塑料方形扁平式封装和 PFP 塑料扁平组件式封装

PQFP(Plastic Quad Flat Package)封装的芯片引脚之间距离很小,管脚很细,一般大规模或超大型集成电路都采用这种封装形式,其引脚数一般在 100 个以上(图 1-3)。用这种形式封装的芯片必须采用 SMD(表面安装设备技术)将芯片与主板焊接起来。采用 SMD 安装的芯片不必在主板上打孔,一般在主板表面上有设计好的相应管脚的焊点。将芯片各脚对准相应的焊点,即可实现与主板的焊接。用这种方法焊上去的芯片,如果不用专用工具是很难拆卸下来的。

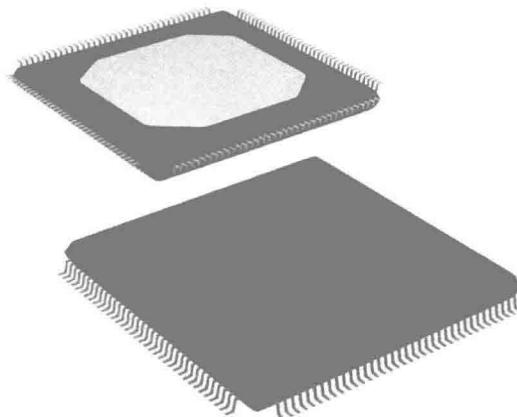


图 1-3 扁平式封装

PFP( Plastic Flat Package)方式封装的芯片与 PQFP 方式基本相同。唯一的区别是 PQFP 一般为正方形,而 PFP 既可以是正方形,也可以是长方形。

PQFP/PFP 封装具有以下特点:

- ①适用于 SMD 表面安装技术在 PCB 电路板上安装备线。
- ②适合高频使用。
- ③制作方便,可靠性高。
- ④芯片面积与封装面积之间的比值较小。

Intel 系列 CPU 中 80286、80386 和某些 80486 主板采用这种封装形式。

### 1.5.3 PGA 插针网格阵列封装

PGA(Pin Grid Array Package)芯片封装形式在芯片的内外有多个方阵形的插针,每个方阵形插针沿芯片的四周间隔一定距离排列(图 1-4)。根据引脚数目的多少,可以围成 2~5 圈。安装时,将芯片插入专门的 PGA 插座。为使 CPU 能够更方便地安装和拆卸,从 80486 芯片开始,出现一种名为 ZIF 的 CPU 插座,专门用来满足 PGA 封装的 CPU 在安装和拆卸上的要求。

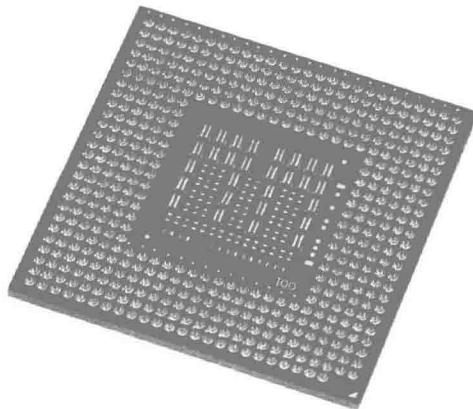


图 1-4 PGA 插针网格阵列封装

ZIF(Zero Insertion Force Socket)是指零插拔力的插座。把这种插座上的扳手轻轻抬起,CPU 就可很容易、轻松地插入插座中。然后将扳手压回原处,利用插座本身的特殊结构生成的挤压力,将 CPU 的引脚与插座牢牢地接触,绝对不存在接触不良的问题。而拆卸 CPU 芯片时,将插座的扳手轻轻抬起,则压力解除,CPU 芯片即可轻松取出。

PGA 封装具有以下特点:

- ①插拔操作更方便,可靠性高。
- ②可适应更高的频率。

Intel 系列 CPU 中,80486 和 Pentium、Pentium Pro 均采用这种封装形式。

### 1.5.4 BGA 球栅阵列封装

随着集成电路技术的发展,对集成电路的封装要求更加严格。这是因为封装技术关系到产品的功能性,当 IC 的频率超过 100 MHz 时,传统封装方式可能会产生所谓的串扰(Cross talk)现象,而且当 IC 的针脚数大于 208 Pin 时,传统的封装方式有其难度。因此,除使用 QFP(Quad Flat Package)封装方式外,现今大多数的高脚数芯片皆转而使用 BGA(Ball Grid Array Package)封装技术(如图 1-5)。BGA一出现便成为 CPU、主板上南/北桥芯片等高密度、高性能、多引脚封装的最佳选择。

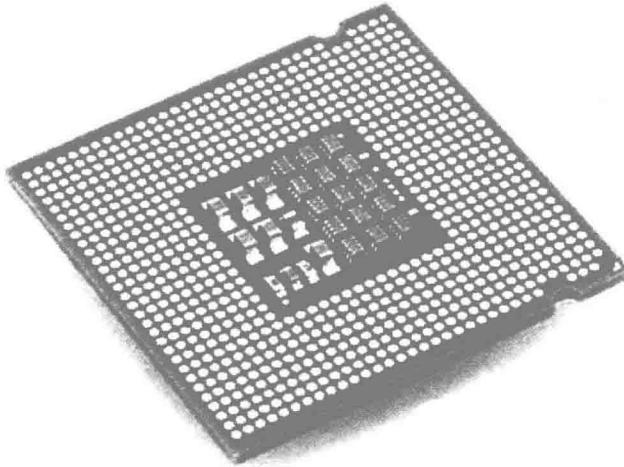


图 1-5 BGA 球栅阵列封装

BGA 封装技术又可详分为五大类:

①PBGA(Plasric BGA)基板:一般为 2~4 层有机材料构成的多层板。Intel 系列 CPU 中,Pentium II、III、IV 处理器均采用这种封装形式。

②CBGA(Ceramic BGA)基板:即陶瓷基板,芯片与基板间的电气连接通常采用倒装芯片(Flip Chip,简称 FC)的安装方式。Intel 系列 CPU 中,Pentium I、II、Pentium Pro 处理器均采用过这种封装形式。

③FCBGA(Filp Chip BGA)基板:硬质多层基板。

④TBGA(Tape BGA)基板:基板为带状软质的 1~2 层 PCB 电路板。

⑤CDPBGA(Carity Down PBGA)基板:指封装中央有方形低陷的芯片区(又称空腔区)。

BGA 封装具有以下特点:

①I/O 引脚数虽然增多,但引脚之间的距离远大于 QFP 封装方式,提高了成品率。

②虽然 BGA 的功耗增加,但由于采用的是可控塌陷芯片法焊接,从而可以改善电热性能。

③信号传输延迟小,适应频率大大提高。

④组装可用共面焊接,可靠性大大提高。

BGA 封装方式经过十多年的发展已经进入实用化阶段。1987 年,西铁城(Citizen)公司

开始着手研制塑封球栅面阵列封装的芯片(即 BGA)。而后,摩托罗拉、康柏等公司也随即加入到开发 BGA 的行列。1993 年,摩托罗拉率先将 BGA 应用于移动电话。同年,康柏公司也在工作站、PC 电脑上加以应用。直到 1996 年前后,Intel 公司在电脑 CPU 中(即奔腾 II、奔腾 III、奔腾 IV 等)以及芯片组(如 i850)中开始使用 BGA,这对 BGA 应用领域扩展发挥了推波助澜的作用。目前,BGA 已成为极其热门的 IC 封装技术。

### 1.5.5 CSP 芯片尺寸封装

随着全球电子产品个性化、轻巧化的需求蔚然成风,封装技术已进步到 CSP(Chip Size Package)(图 1-6)。它减小了芯片封装外形的尺寸,做到裸芯片尺寸有多大,封装尺寸就有多大。即封装后的 IC 尺寸边长不大于芯片的 1.2 倍,IC 面积只比晶粒(Die)大不超过 1.4 倍。

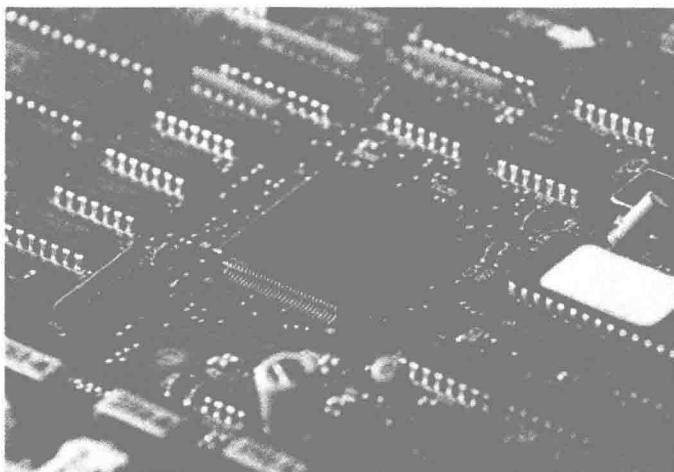


图 1-6 CSP 芯片尺寸封装

CSP 封装又可分为四类:

①Lead Frame Type(传统导线架型):代表厂商有富士通、日立、Rohm、高士达(Goldstar)等。

②Rigid Interposer Type(硬质内插板型):代表厂商有摩托罗拉、索尼、东芝、松下等。

③Flexible Interposer Type(软质内插板型):其中最有名的是 Tessera 公司的 microBGA,CTS 的 sim-BGA 也采用相同的原理。其他代表厂商包括通用电气(GE)和 NEC。

④Wafer Level Package(晶圆尺寸封装):有别于传统的单一芯片封装方式,WLCSP 是将整片晶圆切割为一颗颗的单一芯片,它号称是封装技术的未来主流,已投入研发的厂商包括 FCT、Aptos、卡西欧、EPIC、富士通、三菱电子等。

CSP 封装具有以下特点:

①满足了芯片 I/O 引脚不断增加的需要。

②芯片面积与封装面积之间的比值很小。

③极大地缩短延迟时间。

CSP 封装适用于脚数少的 IC, 如内存条和便携电子产品。目前已大量应用于信息家电 (IA)、数字电视 (DTV)、电子书 (E-Book)、无线网络 WLAN/GigabitEthemet、ADSL/手机芯片、蓝牙 (Bluetooth) 等新兴产品中。

### 1.5.6 MCM 多芯片模块

为解决单一芯片集成度低和功能不够完善的问题, 把多个高集成度、高性能、高可靠性的芯片, 在高密度多层互联基板上用 SMD 技术组成多种多样的电子模块系统, 从而出现 MCM (Multi Chip Model) 多芯片模块系统, 如图 1-7 所示。

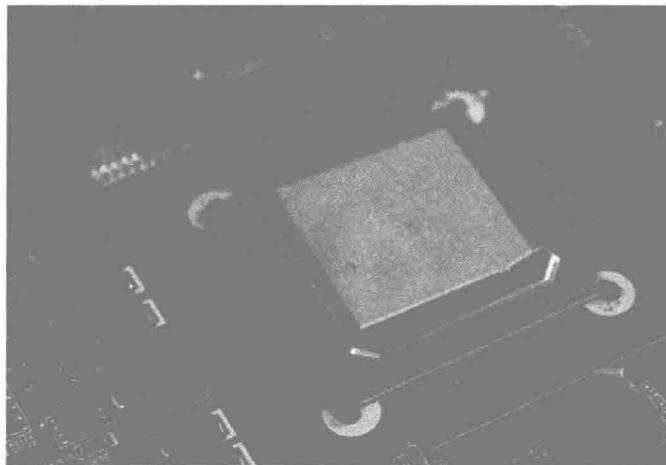


图 1-7 MCM 多芯片模块封装

MCM 具有以下特点:

- ① 封装延迟时间缩小, 易于实现模块高速化。
- ② 缩小整机/模块的封装尺寸和重量。
- ③ 系统可靠性大大提高。

## 1.6 封装产业发展状况

### 1.6.1 集成电路 IC 的发展历史

1947 年, 美国电话公司贝尔实验室的三位科学家巴丁、布赖顿和肖克莱发明了晶体管, 开创了微电子学的历史。

1958 年 9 月 12 日, 在美国得克萨斯州达拉斯市德州仪器公司的实验室里, 工程师基尔比成功地实现了把电子器件集成在一块半导体材料上的构想。这一天, 被视为集成电路的诞生日, 而这枚小小的芯片, 也成为集成电路技术历史的新纪元。

在基尔比之后, 美国仙童公司联合创始人罗伯特·诺伊斯提出了一种“半导体设备与铅

结构”的模型。1960年,仙童公司制造出了第一块可以实际使用的单片集成电路。诺伊斯的方案最终成为集成电路大规模生产中的实用技术,基尔比和诺伊斯的方案都被授予“美国国家科学奖章”。此后,集成电路得到了飞速的发展。20世纪50年代至今,芯片发展已经经历了几代变迁。在这个过程中,我们可以看到,芯片封装技术的发展,是伴随着芯片的发展而发展的,芯片封装发展的历史也就是芯片发展的历史。

按芯片与基板的连接方式,可以将集成电路封装技术分为以下几个阶段。

第一阶段,通孔直插式封装技术阶段(THD阶段)。这个阶段的特点就是通过插孔直接把元件安装在PCB板上,通孔直插式阶段以TO型封装和双列直插封装为代表,IC的功能数不高,引脚数小于64,封装可由人工用手插入PCB板的通孔中,其脚间距固定,封装的最大安装密度为10引脚/cm<sup>2</sup>。

第二阶段是表面贴装技术阶段(SMD阶段)。这个阶段是小外形封装(SOP)和四边引脚扁平封装(QFP)。

1968—1969年,飞利浦公司开发出了小外形封装(SOP)、薄小外形封装(TSOP)、甚小外形封装(VSOP)、缩小型SOP封装(SSOP)、薄体紧缩型SOP封装(TSSOP)及小外形集成电路(SOIC)等。这种IC的塑封壳有两类:方形扁平型和小型外壳型。方形扁平型用于多引脚电路,小型外壳型用于少引脚电路。

20世纪80年代中期开发出了四侧引脚扁平封装(QFP),当时有凸缘QFP(BQFP)和公制QFP(MQFP)两种。但很快MQFP以其明显的优点取代了BQFP。其后相继出现了改进型QFP(TQFP)、细引脚节距QFP(VQFP)、缩小型QFP(SQFP)、塑料QFP(PQFP)、金属QFP、载带QFP等,这些QFP均适合表面贴装。

从以上封装形式来看,这个阶段封装的主要特点是大大提高了引脚数和组装密度。

第三个阶段是球栅阵列封装(BGA)和芯片尺寸封装(CSP),这个阶段的特点是焊球代替管脚和引线,比较典型的是当前广泛用于CPU上的BGA封装技术。

阵列式封装最早是插针网格阵列(PGA),将引脚形状变通为球形凸点即有球栅阵列BGA,球改为柱式就是柱栅阵列(CGA),后来更有载带BGA(TBGA)、金属封装BGA(MB-GA)、陶瓷BGA(CBGA)、倒装焊BGA(PBGA)、塑料BGA(PBGA)等,BGA的引脚节距主要有1.5mm和1.27mm,两种封装的安装密度大约是40~60引脚/cm<sup>2</sup>。

CSP作为新一代的芯片封装技术,在BGA、TSOP的基础上,CSP的性能又有了很大的提升。

CSP封装可以让芯片面积与封装面积之比不超过1:1.4以及1:1的理想情况,绝对尺寸也仅有32mm<sup>2</sup>,约为普通BGA的1/3,仅仅相当于TSOP芯片面积的1/6,与BGA封装相比,同等空间下CSP封装可以将储存量提高三倍。

CSP的电性能和可靠性也比BGA、TSOP有相当大的提高。相同面积的情况下CSP所能达到的引脚数明显要比TSOP、BGA的引脚多得多。(TSOP最多304根,BGA以600根为限,CSP原则上可以制造1000根),这样它的I/O端口的数目就增加了很多。此外,CSP封装内

存芯片的中心引脚形式有效地缩短了信号的传导距离,这也使得 CSP 的存取时间比 BGA 改善 15% ~ 20%。

第四阶段是 20 世纪 90 年代末的 3D 封装阶段。3D 封装是指在不改变封装体尺寸的前提下,在同一封装体内垂直方向叠放两个以上芯片的封装技术,它起源于快闪存储器(NoR/NaNa)及 SDRAM(同步动态随机存储器)的叠层封装。与传统封装相比,3D 封装更有效地利用了硅片的有效区域,与 2D 封装技术相比,3D 技术的硅片效率为 100%。

3D 封装主要有三种类型:埋置型 3D 封装、有源基板型 3D 封装和叠层型 3D 封装。

从封装技术的发展阶段来看,封装发展的历程包含了很多封装名称,总体可以概括为从大到小,使封装面积和芯片面积趋近相同,从平面到立体,背后的实质是适应摩尔定律,追求技术进步,使封装工艺适应终端产品的薄型化和小型化。

## 1.6.2 国内封装产业发展状况

1956 年,周恩来总理主持制定的十二年科学技术规划,把发展半导体技术列为国家重点项目之一,从此揭开了我国半导体工业发展的序幕。

1956 年 11 月,我国第一只锗晶体管诞生,标志着我国集成电路产业正式开始。

1968 年,我国筹建国内第一家集成电路专业化研究所——四川固体电路研究所和第一家集成电路专业化生产厂——北京东光电子厂。

1989 年以后,国家又重点建设了华晶集团公司、华越微电子有限公司、上海贝岭微电子制造公司、上海飞利浦半导体公司、首钢日电电子有限公司等五个集成电路骨干企业。

1990 年 8 月,机电部提出了发展集成电路 908 工程项目方案。包括一条 0.8 ~ 1  $\mu\text{m}$ 、6 英寸生产线,一批 IC 设计公司、集成电路封装、掩膜版、关键专用设备及仪器等项目。

1998 年 1 月 18 日,908 工程项目——华晶项目投产,成为国内第一条从事芯片加工业务的 Foundry 线。

2000 年开始,中国国内集成电路产业进入一个快速发展的新时期,随着国家鼓励集成电路产业发展的优惠政策和相应措施的出台,我国集成电路进入了政策引导、改善环境、多方吸引资金和广泛吸引人才的发展期。2000—2007 年间,我国集成电路产量和销售收入年平均增长速度超过 30%。2011 年我国集成电路产业实现销售收入达 1572.21 亿元,同比增长 9.2%。2012 年我国集成电路产业销售规模为 2158.5 亿元,同比增长 11.6%,2013 年销售额为 2508.51 亿元,同比增长 16.2%。

封装测试业是我国集成电路的重要组成部分,相对于集成电路设计、芯片制造业而言,集成电路封装项目具有投资相对较少,技术起点较低,并能明显带动劳动就业的特点,我国封装测试业得到了长足地发展,现我国具有一定规模的集成电路封测企业共 80 余家。其中外商独资企业 10 余家,台资企业 20 余家,本土企业及内资控股企业 50 家。

外商独资封测企业,如英特尔、英飞凌、美光、威讯联合、瑞萨等,这些企业主营 IDM 母公