

历时四年，累计1000多页的通信IC设计著作，内容覆盖通信理论、设计方法及产品实现。

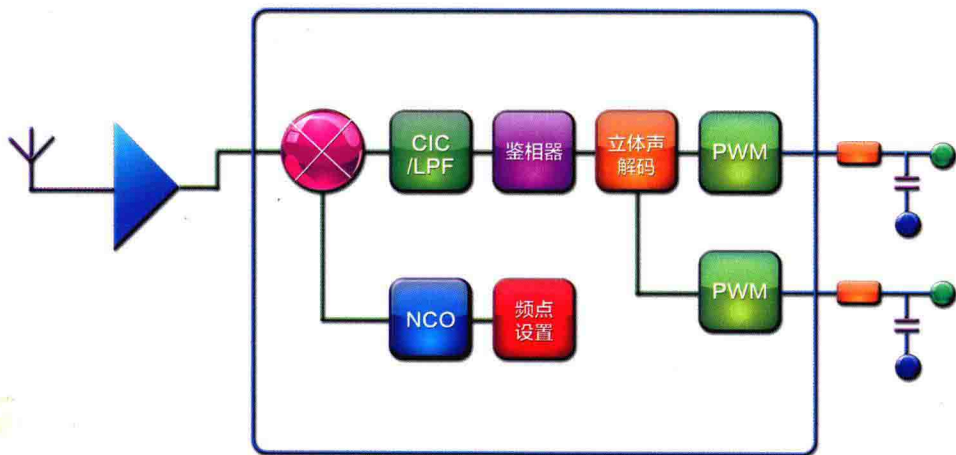
配套多个芯片设计代码和完整的验证环境，内容包含WiFi、DVB-S、LTE的核心算法，可操作性极强。

本书由浅入深，全新演绎了Verilog的设计思想与设计流程，并将数字信号处理的精髓融入每章内容。



EDA与IC设计

上册



通信IC设计

李庆华 著

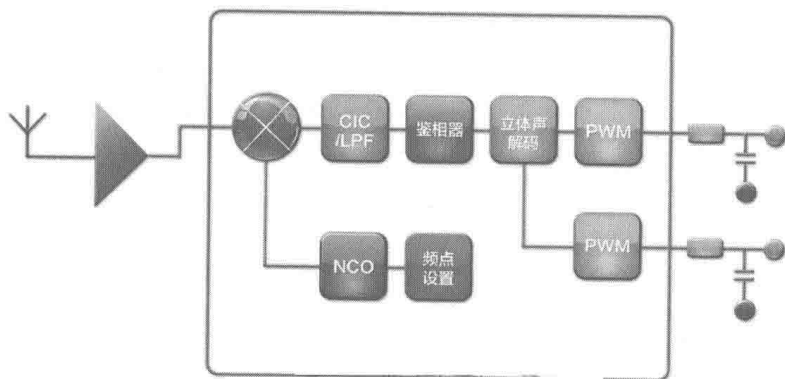


机械工业出版社
China Machine Press



EDA与IC设计

上册



通信IC设计

李庆华 著



机械工业出版社
China Machine Press

图书在版编目 (CIP) 数据

通信 IC 设计 / 李庆华著. —北京: 机械工业出版社, 2015.12
(电子与嵌入式系统设计丛书)

ISBN 978-7-111-52551-6

I. 通… II. 李… III. 数据通信—程序设计 IV. TN919

中国版本图书馆 CIP 数据核字 (2016) 第 007845 号

通信 IC 设计 (上册)

出版发行: 机械工业出版社 (北京市西城区百万庄大街 22 号 邮政编码: 100037)

责任编辑: 张梦玲

责任校对: 董纪丽

印刷: 北京诚信伟业印刷有限公司

版次: 2016 年 4 月第 1 版第 1 次印刷

开本: 186mm × 240mm 1/16

印张: 41.75 (含 0.5 印张彩插)

书号: ISBN 978-7-111-52551-6

定价: 189.00 元 (上下册)

凡购本书, 如有缺页、倒页、脱页, 由本社发行部调换

客服热线: (010) 88379426 88361066

投稿热线: (010) 88379604

购书热线: (010) 68326294 88379649 68995259

读者信箱: hzit@hzbook.com

版权所有·侵权必究

封底无防伪标均为盗版

本书法律顾问: 北京大成律师事务所 韩光 / 邹晓东

序 言 一

伴随着万物信息化及高速广域覆盖网、物联网等无线基础网络的大发展，“智慧城市”“智慧医疗”“中国制造 2025”等概念陆续提出，能够适应不同应用场景的无线技术成为通信发展的核心方向。随着 ITU 正式提出 5G 概念以及 IMT 2020 组织的成立，支持各种应用场景的 5G 将逐渐步入大众视野，并以极具冲击力的方式影响世界的方方面面。而支撑 5G 通信大发展的一个关键核心就是通信芯片技术。本书作为专门论述通信芯片设计的专业书籍，针对“什么是通信芯片设计”、“通信芯片该集成什么”，以及“通信芯片集成方案的优缺点”等核心问题提供了极为详尽的论述。

本书以非常独特的视角，将通信理论与电路设计，乃至集成电路设计融合在一起，从理论基础到设计思想，再到实践案例，帮助读者先梳理思想框架，然后培养他们的实际操作能力。本书具有 4 个鲜明的特点：内容丰富翔实，布局循序渐进，理论联系实际，既有深度又有广度。

作者花了很多心血反复筛选和提炼内容，从最基本的通信原理开始，按照“总-分-总”的原则，详细讲述了通信系统设计所需的每一个基础环节，最后通过 DVB-S、WiFi、LTE 这 3 个大型通信芯片设计案例说明如何进行实际的芯片设计。通过对通信系统各个基础要素的学习，读者能够了解各类信号处理背后隐含的设计思想与基本原则，从而能够灵活地设计出简单实用的通信系统，真正做到理论联系实际。

由于通信行业的激烈竞争和激进风格，产业界的芯片设计通常处于较为前沿的位置，与当前通信原理教学理论有较大差距。很多读者学习完通信原理课程后，往往无法动手设计一套比较实用的通信系统，这就是因为缺失了对产品开发的认识，而本书恰恰弥补了这一环节。本书通过对产品开发各个环节的详细描述，并按照工程管理和项目管理的模式，引入多个真实产品开发案例，使读者能够零距离感受量产芯片的设计风格，对产业界所要求的低成本、高可靠、简单化设计也能够有非常直观的了解。这样也能更进一步地加深读者对通信原理和通信本质的理解。

众所周知，通信芯片设计所涉及的面很广，不仅包括电路模块的 RTL 设计、FPGA 验证、ASIC 等集成电路方面的内容，还包括协议软件、高层控制管理、传输交换等软件方面的内容，有时为了验证和展示整个芯片设计的性能，还需搭建完整的通信系统。本书几乎对以上所有方面都进行了阐述，详略得当。通过阅读本书，读者不仅能获得数字通信系统设计方面的理论知识，还能获得丰富的芯片设计以及 FPGA、嵌入式等方面的设计技能。

从易到难，循序渐进，循循善诱，本书很好地做到了这一点。无论是从全书布局来看，还是从每一章的内容来看，都是按照先基础知识、后理论分析、再案例分析、最后动手实践的顺序展开。这样的谋篇布局无疑会大大提高本书的可读性。

教学是教与学的过程。教授方法和所授内容同样重要，对于同样的内容，用不同的教授方法，可能会有截然不同的结果。可喜的是，本书不仅内容丰富、理论与实践结合，而且对通信与社会信息相关联的部分也进行了描述，例如大数据的处理、隐马尔科夫过程、美元指数与股市的关系等，充满了生活气息。

本书是作者多年工作经验的结晶。目前我国集成电路与通信芯片设计处在突飞猛进的高速发展阶段，这个时候，相信一本高质量、高实用性书籍的诞生，对通信相关的学科建设、人才培养都具有现实意义。

蔡月民

大唐电信集团 首席科学家

大唐移动 总工程师

2015年9月7日

序 言 二

从北京航空航天大学退休后，我一直想抽时间写一本如何用数字系统实现数字信号处理(DSP)算法的书籍。因为有关数字芯片设计方法的中文教材非常少，而讨论 DSP 算法的书籍几乎从不涉及数字电路和系统，通常只从数学的角度讲解时域与频域之间的关系和转换；而介绍数字系统设计的书籍往往只举几个简单的例子，从原理上说明如何用若干个电路元件构成一个简单的卷积器或者迭代计算电路，就算是对不同数字信号处理的计算结构进行了讲解。

由于缺少数字芯片设计方法的中英文参考书，在遇到工程设计难题时，不少同学束手无策，只能绕道而行，少数同学在老师的帮助和鼓励下虽敢于大胆实践，但几乎每个人都必须经过多次失败和反复实验才能设计出勉强可实现复杂算法的电路构造，而最后能设计出满足工程需求的系统的同学更是少之又少。

我认为这一工程领域的教学确实存在不少有待改进的地方，编写一本实用教材是当务之急，但这本教材的内容必须十分广泛，既包含 Verilog 语言的使用、基础模块的设计和验证方法，也必须包括各种常用算法的电路结构，并用学生容易理解的课堂语言逐步深入地讲述设计中常用的各种方法、技巧，还要包括若干个典型真实工程系统的实现过程。

上述想法一直在我头脑中萦绕，但真要着手编写这一类型的教材，对我而言确实困难重重，身体日益衰老，精力一年不如一年，各种杂事应接不暇，写书计划只能一拖再拖。

两个月前，浪潮公司设计师秦冀龙^①与我联系，向我介绍他们设计团队中一个曾对芯片设计做出过杰出贡献的设计师李庆华，希望我能读一读他编写的书稿，并做一个客观的评价。

第二天，我收到秦冀龙通过电子邮件发来的书稿。随后，我抽空开始阅读李庆华的著作。随着阅读的深入，我对作者李庆华设计师的认识越来越深入，对他编写这本书的意图也越来越清楚。他长期从事无线通信芯片的设计，参加过 WiFi、LTE、数字中频等无线通信芯片项目，具有丰富的通信芯片设计经验。本书主题明确、文笔流畅、内容广泛，部分实现了我多年来期望自己完成而没有能力完成的数字芯片设计教材和资料汇编。

随着国家集成电路战略规划的实施，芯片设计逐渐成为我国电子工业的关键行业之一，与电子和计算机工程相关的专业基本上都开设了芯片设计课程。

目前 Verilog 语言已成为芯片设计师的首选语言，有关 Verilog 的中文书籍已出版了许多本，但不少初学者对如何使用 Verilog 仍感到棘手：虽然有些初学者自以为已熟悉 Verilog 语法，其实对如何使用 Verilog 构建电路，如何通过语言分层次描述复杂设计还存在很大的困惑。

① 15年前，秦冀龙曾在我的指导下在北航 EDA 实验室学习 Verilog 数字系统设计。我退休后，受曾明总经理邀请在神州龙芯设计公司工作过两年，期间曾与他共事一年。此后，我们经常一起切磋技术难题，探讨人生，成为莫逆之交。

究其原因，首先，他们对 Verilog 语言的两种不同表述(即可综合的和不可综合的)没有深刻的理解。可综合模块是表示电路结构的，因此编写时在脑海中必须有硬件电路的清晰概念，而不可综合模块是表示电路行为的，主要用于产生测试激励信号、组成测试环境，目的是模拟被测模块运行的真实环境，验证被测试的可综合电路结构与其周围模块的交互行为是否准确。其次，他们对 Verilog 设计思想的理解还不够深入，因为 Verilog 每个语法要点都蕴含着某一设计思想，有的是为了描述某确定的电路结构，有的是为了快速验证某个电路的行为是否正确，还有一些是为了提高设计的工作效率。因此，在学习时，必须要把 Verilog 当作电路建模工具来学习，把电路结构和行为验证的观念贯穿到学习实践的整个过程中，亲自上机操作，通过运行仿真工具，观察可综合电路模块与其他模块的交互行为是否正确，检验自己对 Verilog 语言的理解是否准确。

本书是一部有关通信芯片前端设计方法和技术资料的汇编，内容十分广泛，篇幅巨大。书中介绍了 Verilog 的学习方法和思路，结合作者的实际工程经验，不但可帮助初学者学习并掌握数字通信芯片的工程设计方法，还能对一些有经验的数字系统设计师提供参考，减少他们查询资料的时间。作者不但掌握了芯片设计的高超技术，而且还具有无线通信、计算机体系结构等领域的广泛知识，在多年的实际工作中积累了丰富的经验，能熟练运用诸多方面的知识，因此可以站在全局的高度，剖析数字前端设计的全过程，将 Verilog 设计与软件工程方法学结合起来，并引入各种 IP 设计规则，降低复杂项目设计的难度。

在书中，作者把 Verilog 的描述和芯片设计实例紧密结合在一起，工程实用性较强，在应用场景中为感兴趣的读者介绍了真实工业芯片的 Verilog 设计过程，这些实例对提高读者的设计技能很有帮助。书中列举的若干芯片(如数字中频、FM 收音机、DVB-S、WLAN、LTE 等芯片)的设计方案，具有较高的参考价值。希望广大读者能通过这些典型案例的解析，真正成为 IC 设计行业的精英，为这个时代做出自己的贡献。

我郑重地把本书推荐给有志进入数字系统和芯片设计领域的年轻人，希望你们能在中华民族复兴的伟大事业中做出自己那份实实在在的贡献，赢得社会和朋友们的尊敬，度过幸福、快乐、有意义的人生。

夏宇闻

北京航空航天大学电子信息工程学院退休教授
北京至芯科技公司技术顾问，FPGA 设计培训师
2015 年 9 月 24 日

前 言

国内通信企业经过 20 年的大发展，目前已跻身于世界之巅。教主[⊖]在 2001 年断言：“若干年后，三分天下有其一……”，现在也基本实现，昔年的 Motorola、北电、西门子[⊖]等巨头企业已经式微。回首这些往事，颇有一点笑看风云的味道，但深究起来，导致这些巨头起起落落、沉浮不已的就是隐藏在其后的信息时代发展大潮，而信息大潮背后的主角就是一直追求高度集成的芯片设计。

芯片设计行业作为高度资本密集和高度技术密集的行业，需要很多基础知识和背景知识才能支撑。如果没有前期的积累，任何一家企业都不可能推出一款技术领先的产品，这也是为什么在 2000 年以前，国内企业在通信市场很难有所作为的原因。但随着技术进步，设计方法学的完善以及各种基础设计方案的成熟，芯片设计的门槛越来越低。在某种意义上，芯片设计中的单个模块设计越来越像是一种体力劳动，因为前人已经将各种血泪教训总结出来了，只要用心，就能找到大量的参考设计和设计规则，而按照这种模式设计，芯片一定能够满足功能需求和市场需求，所以不成功都很难。而国内经过 30 年的培养，储备了大量掌握此类基本技能的技术人才，因此当积累到一个临界点，整个行业的成功是必然的。这也就是为什么通信技术中心转移到国内的原因。而本书正是基于对通信系统的深入观察和丰富实践，给出了各种标准设计套路，保证初学者只要根据本书的设计思路就能设计出满足市场需求、真正可用的芯片。

由于本书定位于挖掘通信芯片设计的本质，所以对各种常用的信号处理原理和算法思想进行了深入思考，并给出很多通用性指导原则。为什么采取这种思路，笔者也是经过深思熟虑的。

因为工作的缘故，我经常培训会培训很多新人。这些新人往往在追求最新的技术，例如现在的 LTE 或者 5G 技术，我也很想在最短的时间内教会这些新人，但往往有心无力。例如，涉及 LTE，必然要谈到 OFDM 和 SC-FDMA，想要讲述清楚这两者，就必须了解 FFT，同时必须了解 FFT 背后隐藏的空间变换原理以及 LTE 利用 FFT 进行资源分配的原理，单纯了解 FFT 的计算表达式是无法做到这一点的；而了解 FFT 就必须清楚各种蝶形变换以及数据流的处理，进一步就牵扯到芯片设计中的数据流和控制流的设计方法。这一长串下来，不花上一天是很难让初学者明白是怎么一回事的。这样的案例很多很多，本书也试图讲述 5G 通信中的非正交接入(NOMA)、滤波器组多载波(FBMC)、大规模 MIMO(Massive MIMO)、SCMA 以及 F-OFDM 等，但后来发现类似的技术可谓层出不穷，怎么办？

⊖ 业内对任正非的尊称。

⊖ 现在是诺基亚的一部分。

事实上，国外的大学早已经解决了这一问题。看过 TED 公开课的读者都会发现 MIT 等大学的教授在讲述现代技术相关课程时，总是从技术的起源谈起，然后按照技术分支的发展脉络进行论述，这其中可能会牵扯很多技术方案，但最终潜藏在背后的思想使现有的技术分支生存了下来，而且还在不停地去芜存菁。同样，现在有很多炫目或者时尚的技术，但是从更宏观的角度看，很多技术肯定会被淘汰，而生存下来的技术一定是满足了某种根本性需求，或者遵循了某些基本原理规则的。因此，本书试图通过把握通信技术的发展脉络，将这些基本原理或者根本需求描述出来，从而让读者在阅读完本书后，能够基于这种思维模式快速掌握新的技术，并对可能的候选技术做出准确的把握。

由于本书讲述了很多理论推导的东西，公式格外多，在写书之余，笔者常常在想，会不会因此使读者感觉非常为难，所以，笔者采用了循序渐进的方法，尽量采用简单的语言描述各种公式，并试图将公式后面所要表达的思想传递出来。其实，通信系统的各种算法也好，实现技巧也好，最佳的实现方法往往是简单的或者蕴含简单实现思想的方法。想一想相对论如此深刻的理论，却可以简单地通过 $E = mc^2$ 表达出来；在实现上，我国的氢弹方案相对其他国家也是采用了简单直接的实现方案，而且一直在追求更简单的实现；麦克斯韦电磁方程如此伟大的成就，也只是通过一组简单完美的偏微分方程即可表达；各种深空无线电通信电路的实现方法和遵循的原则也是越来越简单。因此在学习无线通信的各种算法和芯片实现时，一定要抱着实现过程是简单优美的思想，或者一定要寻找到简单优美的表述方法。如果没有找到，只能证明所用的思维模式还不是很正确。

就像无线通信颠覆了传统固话模式一样，在移动互联网时代，传统的通信设备厂商正在被颠覆。ICT 融合，基于云计算、虚拟化的通用运算平台正在取代传统的专用芯片处理，基于 OpenCL 和 ESL 的计算正在逐步取代传统的 HDL 开发模式，因此芯片的开发模式也发生了重大变化，但不变的依然是信息处理的思想和各种应对措施，本书也针对这种情况进行了简单论述，以更加符合时代的气息。

本书的具体安排如下。

第 1 章，主要介绍集成电路设计入门，重点讲述 Verilog HDL 设计入门、各种设计思想以及设计规范。

第 2 章，主要面向 FPGA 开发者，讲述 FPGA 与 ASIC 设计的不同，并详细讲述 FPGA 的各种特色应用，ASIC 开发者也可以从中借鉴很多很好的 FPGA 设计理念。

第 3 章，通过解构通信系统，将系统分解为很多独立的基础单元，完整覆盖常见的各类数字信号处理算法，例如 FIR、FFT、CORDIC 等。在解构基础上，又介绍如何设计真正实用的数字中频系统和全数字立体声 FM 收音机。

第 4 章，主要介绍如何实现信道编解码，包含信道编解码的设计思想、信号空间变换的关系等。读者可以了解完整的 BCH、RS、Viterbi、CRC 等算法在芯片中是如何实现的。

第 5 章，在前面 4 章的基础上进行一个整合，同时讲述通信原理以及实际通信芯片设计的各种模板。最后通过一个成功的 DVB-S 解调芯片设计例子，说明传统单载波信号的标准解调方案。

第 6 章，针对当前流行的 OFDM 算法进行归纳总结，并通过介绍完整的 802.11a/b/g/n 芯片设计过程，说明当前 MIMO OFDM 芯片的设计模式与实现方法。

第 7 章，针对公网 LTE 系统设计以及对应的芯片实现进行归纳总结，给出未来公网的演

进路线和设计思想。本章给出了多款商用 LTE SoC 芯片的设计方法。

本书能够出版，首先要感谢华章公司，感谢张国强和张梦玲编辑。没有他们的辛苦工作和不停的鼓励，这本书不可能与广大读者见面。还要感谢 eetop 站长 Jack，作为 203 教研室的师兄，他热心地为本书提供交流和互动的平台。

感谢我的妻子和小宝贝，是他们一直在背后默默地支持我、鼓励我，无论是处于高潮还是低谷，他们一直陪在我的身边。

感谢我的父母和妹妹、妹夫，他们给予了我很多的关心和支持。

感谢我的搭档秦翼龙，在本书写作期间他给了我很多的帮助和灵感。也要感谢郭晨博士为我提供了很多 LTE 算法思路。同样需要感谢的是陈光杰和余晓东，关于互联网的各种思想火花都是我们在饭后散步时一起获得的。还要感谢杨军，是他帮助我走上芯片设计之路。此外还要感谢我的老领导祝锋，职业生涯中的几个关键决策都是他帮助我做出的。

感谢我的领导和同事：邹素玲、段涛、马明礼、钟显成、邢立强、倪慧娟、倪伟、孙华荣、王浩娟、王洪熙、佟学俭、沈瑞松、王涛、陈平、何毛、孔佳、皮来桂、李春杰、范岩岩、牛翠竹、万建超、喻炜、寿国梁、陈杰、吴南健、叶喜涛、赵元、陈颖、李向宁、康良川等，他们给了我很多的帮助和启发。

最后还要感谢 eetop、水木清华 BBS、C114 的各位热心网友，他们为本书提供了大量的宝贵意见，也为本书提供了合适的书名。本书适配的相关程序代码可从 www.hzbook.com、www.eetop.cn 和 www.v3t.com.cn 等网站上下载。

希望本书不仅能使读者掌握一定的专业技能，更重要的是，使他们能从中获得各种各样的思维模式，并能获得解决各种各样人生问题的启发。人终其一生，无非就是在不断探知自己的人生到底应当有什么样的意义而已。

由于笔者水平有限，思维深度有待升华，书中难免存在错误，恳请广大读者批评指正！

目 录

序言一
序言二
前 言

第1章 集成电路设计与 HDL / 1

- 1.1 集成电路设计基础 / 1
 - 1.1.1 集成电路的概念 / 1
 - 1.1.2 IC 设计的本质 / 5
 - 1.1.3 IC 设计流程 / 9
- 1.2 Verilog HDL 快速入门 / 16
 - 1.2.1 Verilog HDL 简介 / 16
 - 1.2.2 Verilog 的表达能力 / 17
 - 1.2.3 第一个 Verilog 程序：
通用加法器 / 18
 - 1.2.4 第二个 Verilog 程序：
多路选择器与运算
操作 / 20
 - 1.2.5 第三个 Verilog 程序：
D 触发器和多路延迟 / 27
 - 1.2.6 第四个 Verilog 程序：
function 与时序电路
组合 / 34
 - 1.2.7 第五个 Verilog 程序：
有限状态机 / 47
 - 1.2.8 第六个 Verilog 程序：
写 testbench / 64
 - 1.2.9 第七个 Verilog 程序：
SPI 总线 / 85
 - 1.2.10 第八个 Verilog 程序：
异步 UART / 92

- 1.2.11 一些有用的 Verilog
程序 / 99
- 1.2.12 Verilog 不同版本的
差异 / 108
- 1.2.13 Verilog 语法小结 / 108
- 1.3 复杂逻辑模块的设计 / 110
 - 1.3.1 结构化的设计 / 110
 - 1.3.2 数据流的设计 / 114
 - 1.3.3 控制流的设计 / 132
 - 1.3.4 重要接口部件的设计 / 135
- 1.4 数的表示与基本运算 / 144
 - 1.4.1 数的表示方法 / 145
 - 1.4.2 定点数的计算规则 / 149
 - 1.4.3 定点计算举例 / 149
 - 1.4.4 定点数的移位规则 / 152
- 1.5 Verilog HDL 编程规范 / 155
 - 1.5.1 文档规范 / 156
 - 1.5.2 编程规范 / 156
 - 1.5.3 文件头定义格式 / 156
 - 1.5.4 格式规则 / 157
 - 1.5.5 命名规则 / 157
 - 1.5.6 整体编码规则 / 158
 - 1.5.7 全局信号编码规则 / 166
 - 1.5.8 模块编码规则 / 166
 - 1.5.9 可综合性设计 / 167
 - 1.5.10 可重用设计 / 168
 - 1.5.11 编程规范小结 / 168
- 1.6 HDL 电路设计技巧 / 168
 - 1.6.1 芯片设计的核心目标 / 168
 - 1.6.2 如何提高电路运行
速度 / 170

- 1.6.3 如何降低电路规模
(使用面积) / 173
- 1.6.4 如何优化时序 / 187
- 总结 / 194
- 第2章 FPGA设计与进阶 / 195**
 - 2.1 FPGA简介 / 196
 - 2.1.1 FPGA功能强大的秘密 / 200
 - 2.1.2 FPGA具备可编程能力的原因 / 201
 - 2.1.3 其他的FPGA内部单元 / 205
 - 2.1.4 FPGA的应用方向 / 205
 - 2.1.5 FPGA的设计流程 / 207
 - 2.1.6 FPGA的层次提升 / 217
 - 2.2 FPGA与ASIC的差异 / 220
 - 2.3 FPGA的基本构成 / 221
 - 2.3.1 FPGA的RAM资源 / 222
 - 2.3.2 DSP资源 / 232
 - 2.3.3 PLL资源 / 239
 - 2.3.4 I/O引脚资源 / 244
 - 2.4 FPGA的调试 / 251
 - 2.4.1 在线存储器内容编辑工具 / 251
 - 2.4.2 内嵌逻辑分析仪 / 253
 - 2.4.3 虚拟JTAG / 260
 - 2.4.4 LogicLock / 267
 - 2.4.5 调试设计的指导原则 / 268
 - 2.5 FPGA的设计方法 / 269
 - 2.5.1 FPGA的设计规范 / 270
 - 2.5.2 FPGA的整体结构设计 / 270
 - 2.6 FPGA电路的优化 / 285
 - 2.6.1 整体优化原则 / 287
 - 2.6.2 FPGA优化举例 / 288
 - 2.7 FPGA可综合的概念 / 290
 - 2.7.1 可综合与不可综合的归纳 / 291
 - 2.7.2 always可综合的概念 / 292
 - 2.7.3 有限状态机可综合的概念 / 293
 - 2.7.4 可综合模块举例 / 294
 - 2.8 FPGA设计的注意事项 / 301
 - 2.8.1 外部接口 / 302
 - 2.8.2 时钟电路 / 302
 - 2.8.3 复位电路 / 305
 - 2.8.4 FPGA的设计规则 / 307
- 附录 开发流程与应用环境快速搭建 / 310
- 总结 / 338
- 第3章 通信系统基础部件设计 / 339**
 - 3.1 通信模型的构架 / 340
 - 3.1.1 通信电路的组成结构 / 340
 - 3.1.2 常见的算法单元模块 / 341
 - 3.2 通信系统的基本算法 / 342
 - 3.3 通信系统芯片设计的基本套路 / 344
 - 3.3.1 芯片设计的整体流程 / 345
 - 3.3.2 需求类别分析 / 345
 - 3.3.3 高速通信芯片的实现方案 / 346
 - 3.3.4 中速通信芯片的实现方案 / 347
 - 3.3.5 低速通信芯片的实现方案 / 349
 - 3.3.6 传统终端基带芯片的实现方案 / 350
 - 3.4 数字滤波器设计 / 352
 - 3.4.1 FIR滤波器的基本概念 / 352
 - 3.4.2 FIR滤波器的基本硬件实现 / 354
 - 3.4.3 FIR滤波器硬件实现结构概述 / 357
 - 3.4.4 基于分布式算法的FIR滤波器 / 366

- 3.4.5 IIR 滤波器设计 / 373
- 3.4.6 滤波器设计中的量化问题 / 376
- 3.4.7 数字滤波器的扩展应用——相关 / 385
- 3.5 FFT 原理与硬件设计 / 389
 - 3.5.1 概述 / 389
 - 3.5.2 FFT 算法概述 / 392
 - 3.5.3 FFT 实现面临的问题 / 396
 - 3.5.4 FFT 硬件实现方案 / 398
 - 3.5.5 适用于 WLAN 发射机的 64 点 FFT 设计 / 404
 - 3.5.6 适用于 WLAN 接收机的 64 点 FFT 设计 / 411
 - 3.5.7 FFT 与 FIR 的关系 / 414
 - 3.5.8 离散余弦变换 / 415
- 3.6 CORDIC 算法 / 418
 - 3.6.1 CORDIC 简介 / 418
 - 3.6.2 一个求角度反正切的例子 / 419
 - 3.6.3 CORDIC 算法原理 / 422
 - 3.6.4 CORDIC 通用算法原理 / 424
 - 3.6.5 CORDIC 算法的硬件实现结构 / 426
- 3.7 NCO 与 DDS / 432
 - 3.7.1 NCO 与 DDS 简介 / 432
 - 3.7.2 NCO 设计原理 / 432
 - 3.7.3 NCO 硬件设计 / 434
 - 3.7.4 DDS 硬件设计 / 435
 - 3.7.5 DDS 实现通信调制 / 437
- 3.8 数字信号处理的集成案例 1: 数字中频 / 439
 - 3.8.1 概述 / 439
 - 3.8.2 数字下变频 / 440
 - 3.8.3 数字上变频 / 457
 - 3.8.4 数字上下变频的系统级设计 / 461
 - 3.8.5 数字中频的各种设计案例 / 468
- 3.9 数字信号处理的集成案例 2: FM 收音机 / 482
 - 3.9.1 FM 收音机原理 / 483
 - 3.9.2 FM 收音机的解调思路 / 485
 - 3.9.3 FM 的中频处理 / 486
 - 3.9.4 FM 单声道收音机的 ESL 设计 / 491
 - 3.9.5 FM 立体声收音机的硬件实现 / 493
 - 3.9.6 FM 收音机相关的一些话题 / 499
- 附录 数字信号处理算法实现的部分技巧 / 505
- 总结 / 519
- 第 4 章 通信系统的信道编解码 / 520**
 - 4.1 通信编解码的基本框架 / 521
 - 4.1.1 编码的基础知识 / 521
 - 4.1.2 编码的几个基本概念 / 522
 - 4.1.3 信道编码间的关系 / 523
 - 4.1.4 级联码 / 523
 - 4.1.5 逼近容量极限的编码 / 524
 - 4.1.6 信道编解码芯片实现的基本套路 / 525
 - 4.2 8B/10B 编码与译码 / 525
 - 4.2.1 8B/10B 编码过程 / 526
 - 4.2.2 8B/10B 解码过程 / 530
 - 4.2.3 8B/10B 编码与解码的 Verilog 实现 / 531
 - 4.3 有限域的运算基础 / 534
 - 4.3.1 有限域的基本概念 / 535
 - 4.3.2 有限域多项式的运算规则 / 536
 - 4.3.3 $GF(2)$ 域的多项式运算 / 538

- 4.3.4 适合硬件实现的有限域运算方法 / 539
- 4.4 CRC 冗余校验码简介 / 547
 - 4.4.1 CRC 算法的基本原理 / 548
 - 4.4.2 几个基本概念 / 549
 - 4.4.3 CRC 算法实现 / 550
- 4.5 RS 码 / 555
 - 4.5.1 RS 的编码算法 / 556
 - 4.5.2 RS 的译码算法 / 560
- 4.6 BCH 码 / 579
 - 4.6.1 BCH 编码 / 580
 - 4.6.2 BCH 译码方法简介 / 582
- 4.7 卷积码简介 / 585
 - 4.7.1 卷积码的相关概念 / 585
 - 4.7.2 卷积码编码通用表述 / 585
 - 4.7.3 卷积码的变形以及特殊处理 / 589
 - 4.7.4 卷积码的译码原理 / 590
 - 4.7.5 Viterbi 译码的硬件实现 / 604
 - 4.7.6 Viterbi 的引申话题 / 606
- 4.8 信道编解码集成案例 / 609
 - 4.8.1 编码方案 / 609
 - 4.8.2 整体编码流程 / 610
 - 4.8.3 硬件方案的整体概述 / 612
 - 4.8.4 信道编码 / 618
 - 4.8.5 信道解码 / 626
 - 4.8.6 芯片实现中的几个关键问题 / 634
- 总结 / 644

集成电路设计与 HDL

本章概要

本章将简单论述集成电路 (IC) 的概念与设计原理, 并从 IC 的本质——集成出发, 讲述 IC 的 3 个核心议题: “集成什么”、“如何集成”、“如何处理集成带来的利弊”。学习本章后应当建立起 IC 设计是一个系统工程的概念, 知道 Verilog HDL 是一种硬件描述语言而不是设计语言, 硬件电路本质上是并行运行的而且是有时序关系的。

本章的内容安排如下:

1.1 节从总体上论述什么是 IC 设计, IC 设计的流程以及整体规划的重要性, 并强调面向验证和软硬件结合的设计原则。

1.2 节简要介绍 Verilog 语法, 并通过 8 个例子讲述如何通过简单的 HDL 语句描述复杂的硬件电路。本节主要强调用 HDL 给出的描述需要有具体对应的基础电路原型, 并明确时序的概念。此外还给出各种常用的验证小技巧, 帮助读者快速进行验证设计。

1.3 节则是对第 2 节设计方法的一个总结和提炼。本节主要强调必须按照结构化方式设计电路, 并需要遵循常规思维模式对复杂模块进行解耦, 按照控制与数据分离的原则简化设计。此外, 还讲述了芯片中控制流与数据流的设计方法。

1.4 节则针对 IC 中的定点化进行论述, 强调定点化的实质是人与机器的理解如何达到一致。

1.5 节给出 HDL 语言描述规范, 并强调遵循规范实质上是一种 IC 设计模式, 能够有效地增加设计成功率。

1.6 节则引入吞吐率、电路时序等关键性概念, 给出各种电路思想, 并介绍四种经典电路优化方法: 重定时、折叠、展开与脉动阵列。

1.1 集成电路设计基础

1.1.1 集成电路的概念

集成电路 (Integrated Circuit, IC) 又称芯片, 是现代信息社会的基石, 就像石油是工业的血液一样, 集成电路承载了信息时代的灵魂, 是现代技术发展的精华结晶, 所有现代的电子设备都必须依赖于芯片才能发挥出完全功效。集成电路在最开始时, 只是完成多个基本元

器件的集成,但经过数十年的演化,已经演变为一个完整独立的设备形态,单个芯片就可以完成一个传统的设备系统功能,达到真正的 System on Chip (SoC)。例如现在任何一部智能手机的处理器芯片,其处理能力就远超 80 年代的大型计算机。同时,芯片也朝各个应用领域和应用场景演进,例如可穿戴式芯片,微机械 (MEMS) 芯片等。

无论集成电路如何发展,其最核心的部分仍然没有改变,那就是“集成”,其所衍生出来的各种学科大都是围绕着“集成什么”、“如何集成”、“如何处理集成带来的利弊”这 3 个问题来开展的。因此读者在学习和思考如何进行芯片设计时,必须站在芯片整体解决方案的竞争力、芯片设计生产的复杂度、整体芯片团队设计能力的角度进行思考。最典型的例子就是 MTK 的终端芯片解决方案,正是由于该芯片整体解决方案的竞争力超强,所以横扫了 TI 与 Broadcom 等公司的对应产品。

1.1.1.1 集成电路的定义

集成电路的正式定义是指,把一定数量的常用电子元器件,如电阻、电容、晶体管等,以及这些元器件之间的连线,通过半导体工艺集成在一起的具有特定功能的电路。图 1-1 就是一个典型的集成电路芯片,集成了大量的功能部件,包括模拟电路、数字电路以及 CPU。

集成电路可以分为模拟芯片、数字芯片和数/模混合芯片 3 大类。

- ▶ 数字集成电路是基于数字逻辑 (布尔代数) 设计和运行的,用于处理数字信号的集成电路。根据集成电路的定义,也可以将数字集成电路定义为:将元器件和连线集成于同一半导体芯片上而制成的数字逻辑电路或系统。根据数字集成电路中包含的门电路或元件、器件数量,可将数字集成电路分为小规模集成 (SSI) 电路、中规模集成 (MSI) 电路、大规模集成 (LSI) 电路、超大规模集成 (VLSI) 电路、特大规模集成 (ULSI) 电路等。
- ▶ 模拟集成电路主要是指由电容、电阻、晶体管等组成的模拟电路集成在一起用来处理模拟信号的集成电路。与通信信号处理相关的模拟集成电路主要包括:射频电路 (RF)、功率放大器 (PA 与 LNA)、锁相环 (PLL)、模拟滤波器、电源管理芯片等。通常模拟芯片与数字芯片需要密切配合才能实现一个完善的功能电路。因此,每个从事算法和通信芯片设计的读者都应当熟悉上述几类模拟芯片的工作特性,并能根据模拟器件做出有针对性的设计。模拟集成电路的主要构成单片包括:放大器、滤波器、反馈电路、基准源电路、开关电容电路等。
- ▶ 数模混合芯片则是同一芯片中既包含数字电路又包含模拟电路,当前消费电子和无线通信的主芯片通常都是此类芯片。

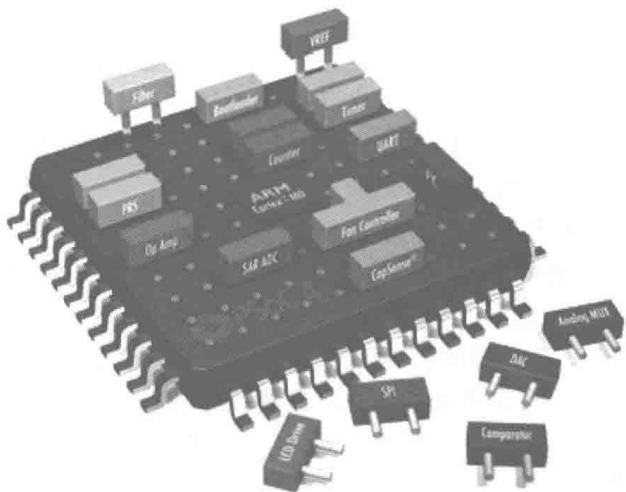


图 1-1 典型集成电路芯片

