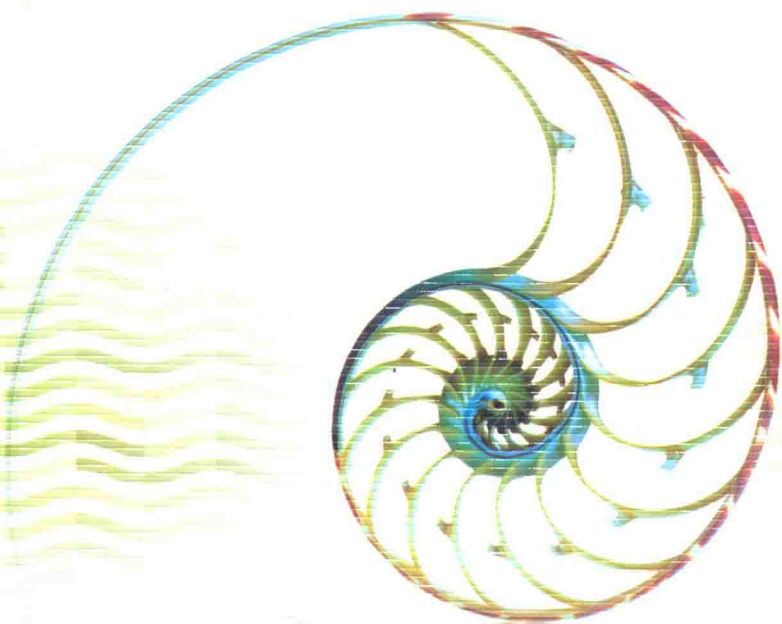


可靠性技术丛书

工业和信息化部电子第五研究所 组编



# 半导体集成电路的 可靠性及评价方法

◎ 章晓文 恩云飞 编著



中国工信出版集团



电子工业出版社  
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY  
<http://www.phei.com.cn>

可靠性技术丛书

# 半导体集成电路的可靠性 及评价方法

工业和信息化部电子第五研究所 组编  
章晓文 恩云飞 编著

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

## 内 容 简 介

本书共 11 章, 以硅集成电路为中心, 重点介绍了半导体集成电路及其可靠性的发展演变过程、集成电路制造的基本工艺、半导体集成电路的主要失效机理、可靠性数学、可靠性测试结构的设计、MOS 场效应管的特性、失效机理的可靠性仿真和评价。随着集成电路设计规模越来越大, 设计可靠性越来越重要, 在设计阶段借助可靠性仿真技术, 评价设计出的集成电路可靠性能力, 针对电路设计中的可靠性薄弱环节, 通过设计加固, 可以有效提高产品的可靠性水平, 提高产品的竞争力。

本书适用于集成电路设计和生产的技术人员参考, 也可供高校微电子专业的本科生和研究生参考, 还可作为培训教材使用。

未经许可, 不得以任何方式复制或抄袭本书部分或全部内容。  
版权所有, 侵权必究。

## 图书在版编目 ( CIP ) 数据

半导体集成电路的可靠性及评价方法/章晓文, 恩云飞编著; 工业和信息化部电子第五研究所组编.  
—北京: 电子工业出版社, 2015.10

(可靠性技术丛书)

ISBN 978-7-121-27160-1

I. ①半… II. ①章… ②恩… ③工… III. ①半导体集成电路—可靠性—评价 IV. ①TN43

中国版本图书馆 CIP 数据核字 (2015) 第 224303 号

策划编辑: 张 榕 (zr@phei.com.cn)

责任编辑: 王敬栋

印 刷: 三河市鑫金马印装有限公司

装 订: 三河市鑫金马印装有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 720×1 000 1/16 印张: 25.75 字数: 519 千字

版 次: 2015 年 10 月第 1 版

印 次: 2015 年 10 月第 1 次印刷

印 数: 3 500 册 定价: 88.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zltz@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

# 可靠性技术丛书编委会

主任 谢少锋

副主任 王 勇 陈立辉

委员 (按姓氏笔画排序)

王晓晗 王蕴辉 刘尚文 纪春阳

张 铮 张增照 张德平 罗道军

赵国祥 胡湘洪 莫郁薇 恩云飞

潘 勇

## 丛 书 序

以可靠性为中心的质量是推动经济社会发展永恒的主题，关系国计民生，关乎发展大局。把质量发展放在国家和经济发展的战略位置全面推进，是国际社会普遍认同的发展规律。加快实施制造强国建设，必须牢牢把握制造业这一立国之本，突出质量这一关键内核，把“质量强国”作为制造业转型升级、实现跨跃发展的战略选择和必由之路。

质量是建设制造强国的生命线。作为未来10年引领制造强国建设的行动指南和未來30年实现制造强国梦想的纲领性文件，《中国制造2025》将“质量为先”列为重要的基本指导方针之一。在制造强国建设的伟大进程中，必须全面夯实产品质量基础，不断提升质量品牌价值和“中国制造”综合竞争力，坚定不移地走以质取胜的发展道路。

高质量是先进技术和优质管理高度集成的结果。提升制造业产品质量，要坚持从源头抓起，在产品的设计、定型、制造的全过程中按照先进的质量管理标准和技术要求去实施。可靠性是产品性能随时间的保持能力。作为衡量产品质量的重要指标，可靠性管理也充分体现了现代质量管理的特点。《中国制造2025》提出要加强可靠性设计、试验与验证技术开发应用，使产品的性能稳定性、质量可靠性、环境适应性、使用寿命等指标达到国际同类产品先进水平，就是要将可靠性技术作为核心应用于质量设计、控制和质量管理的，在产品全寿命周期各阶段，实施可靠性系统工程。

工业和信息化部电子第五研究所是国内最早从事电子产品质量与可靠性研究的权威机构，在我国的质量可靠性领域开创了许多“唯一”和“第一”：唯一一个专业从事质量可靠性研究的技术机构；开展了国内第一次可靠性培训；研制了国内第一套环境试验设备；第一个将质量“认证”概念引入中国；建立起国内第一个可靠性数据交换网；发布了国内第一个可靠性预计标准；研发出第一个国际先进、国内领先水平的可靠性、维修性、保障性工程软件和综合保障软件……五所始终站在可靠性技术发展的前沿。随着质量强国战略的实施，可靠性工作在我国得到空前的重视，在新时期的作用日益凸显。五所的科研工作者们深深感到，应系统地梳理可靠性技术的要素、方法和途径，全面呈现该领域的最新发展成果，使之广泛应用于工程实践，并在制造强国和质量强国建设中发挥应有作用。鉴于此，五所在建所60周年之际，组织专家学者编写出版了“可靠性技术丛书”。这既是历史的责任，又是现实的需要，具有重要意义。

“可靠性技术丛书”内容翔实，涉及面广，实用性强。它涵盖了可靠性的设计、

工艺、管理，以及设计生产中的可靠性试验等各个技术环节，系统地论述了提升或保证产品可靠性的专业知识，可在可靠性基础理论、设计改进、物料优选、生产制造、试验分析等方面为产品设计、开发、生产、试验及质量管理等从业者提供重要的技术参考。

质量发展依赖持续不断的技术创新和管理进步。以高可靠、长寿命为核心的高质量是科技创新、管理能力、劳动者素质等因素的综合集成。在举国上下深入实施制造强国战略之际，希望该丛书的出版能够广泛传播先进的可靠性技术与管理方法，大力推动可靠性技术进步及实践应用，积极推进专业人才培养建设。帮助广大的科技工作者和工程技术人员，为我国先进制造业发展，落实好《中国制造 2025》发展战略，在新中国成立 100 周年时建成世界一流制造强国贡献力量！



# 前言

## 《《《《 PREFACE

所谓半导体集成电路，就是在一块硅单晶片上，利用半导体工艺制作许多晶体管、三极管及电阻、电容等元器件，并通过内部的互连以完成特定功能的电子电路。集成电路在体积、重量、耗电、寿命、可靠性及电性能方面远远优于晶体管组成的电路，广泛应用于各类电子设备中。

对于更低功耗、更高集成度、更小体积的追求使得半导体集成电路的集成度不断提高，目前国际上 18nm 工艺已实现量产，新材料、新结构、新工艺的使用使得半导体集成电路遵循着摩尔定律持续向前发展。

随着集成度越来越高，集成电路的使用环境也变得多样化，这就需要更高要求的可靠性。一般情况下，集成电路的可靠性是用“失效率”来衡量的。失效率是指在某一时间内发生的失效概率，分为早期失效、随机失效和磨损失效。在早期失效区，失效率随时间增加而下降；在随机失效区，失效率低且平缓；在磨损失效区，失效率随着时间的增加而增加，表明了产品寿命的结束。产品的寿命取决于产品的设计和所用材料的寿命。

随着线宽的缩小，栅介质层的厚度不断减薄，可靠性的容限不断下降，失效机理的寿命时间制约着集成电路的可靠性。本书的目的是为从事半导体集成电路设计与生产的读者提供一些基础知识，以理解或解决工作中出现的可靠性问题，为改进产品的设计和工艺的优化提供技术指导。

本书内容分为 4 个部分，第一部分（第 1~4 章）是集成电路的基础知识，主要介绍半导体集成电路的可靠性的发展趋势、半导体集成电路的基本工艺、工艺中的缺陷控制和工艺集成，介绍了典型 CMOS 集成电路和 BiCMOS 集成电路工艺；第二部分（第 5 章）介绍了集成电路主要的失效机理，对三种情况下影响集成电路可靠性的主要失效机理进行了描述，并进行了评价模型的推导；第三部分（第 6 章）是可靠性的基础数学知识，介绍失效时间的统计分布特性及分布的检验；第四部分（第 7~11 章）是可靠性评价及仿真方法，介绍集成电路失效机理的可靠性评价方法、可靠性测试结构的设计、可靠性的仿真方法和失效机理的可靠性评价流程，并给出了典型失效机理的可靠性评价案例。

本书兼顾了集成电路的基础知识和最新发展（如集成电路可靠性面临的挑战、

缺陷的来源和控制、集成电路工艺集成等),重点介绍了集成电路的失效机理及可靠性评价。因此本书中用了较多的篇幅来描述集成电路的工艺过程、工艺集成和沾污控制,分析了半导体集成电路主要的失效机理、可靠性测试结构的设计,以及失效机理的可靠性评价方法,用案例演示了失效机理的可靠性评价过程,同时对集成电路的可靠性仿真进行了介绍。使读者对半导体集成电路可靠性的内涵以及电路失效机理的可靠性评价方法有所了解,为分析和评价集成电路的可靠性打下基础。

全书共分11章,其中第1、2章由章晓文、恩云飞编写,第3、5、7、8、9、10、11章由章晓文编写,第4章由侯波、恩云飞编写,第六章由周振威、恩云飞编写,全书由章晓文负责统稿。此外,林晓玲为书稿的录入做了大量工作,肖庆中同志为书稿绘制了多幅插图,刘远为书稿绘制了部分插图,张战钢核对了部分英文文献,编者向他们表示衷心的感谢。

由于集成电路的发展非常迅速,加上作者水平有限,书中定有不少不足和错误,热诚欢迎读者的批评指正。

编者  
2015年6月



# 目录

## CONTENTS

<b>第 1 章 绪论</b> .....	(1)
1.1 半导体集成电路的发展过程.....	(1)
1.2 半导体集成电路的分类.....	(4)
1.2.1 按半导体集成电路规模分类.....	(4)
1.2.2 按电路功能分类.....	(5)
1.2.3 按有源器件的类型分类.....	(6)
1.2.4 按应用性质分类.....	(6)
1.3 半导体集成电路的发展特点.....	(6)
1.3.1 集成度不断提高.....	(7)
1.3.2 器件的特征尺寸不断缩小.....	(7)
1.3.3 专业化分工发展成熟.....	(8)
1.3.4 系统集成芯片的发展.....	(9)
1.3.5 半导体集成电路带动其他学科的发展.....	(9)
1.4 半导体集成电路可靠性评估体系.....	(10)
1.4.1 工艺可靠性评估.....	(10)
1.4.2 集成电路的主要失效模式.....	(11)
1.4.3 集成电路的主要失效机理.....	(15)
1.4.4 集成电路可靠性面临的挑战.....	(16)
参考文献.....	(20)
<b>第 2 章 半导体集成电路的基本工艺</b> .....	(21)
2.1 氧化工艺.....	(23)
2.1.1 SiO <sub>2</sub> 的性质.....	(23)
2.1.2 SiO <sub>2</sub> 的作用.....	(24)
2.1.3 SiO <sub>2</sub> 膜的制备.....	(25)
2.1.4 SiO <sub>2</sub> 膜的检测.....	(27)
2.1.5 SiO <sub>2</sub> 膜的主要缺陷.....	(29)
2.2 化学气相沉积法制备薄膜.....	(30)
2.2.1 化学气相沉积概述.....	(30)

2.2.2	化学气相沉积的主要反应类型	(31)
2.2.3	CVD 制备薄膜	(33)
2.2.4	CVD 掺杂 $\text{SiO}_2$	(36)
2.3	扩散掺杂工艺	(38)
2.3.1	扩散形式	(39)
2.3.2	常用杂质的扩散方法	(40)
2.3.3	扩散分布的分析	(41)
2.4	离子注入工艺	(45)
2.4.1	离子注入技术概述	(45)
2.4.2	离子注入的浓度分布与退火	(47)
2.5	光刻工艺	(49)
2.5.1	光刻工艺流程	(49)
2.5.2	光刻胶的曝光	(51)
2.5.3	光刻胶的曝光方式	(53)
2.5.4	32nm 和 22nm 的光刻	(54)
2.5.5	光刻工艺产生的微缺陷	(55)
2.6	金属化工艺	(57)
2.6.1	金属化概述	(57)
2.6.2	金属膜的沉积方法	(58)
2.6.3	金属化工艺	(59)
2.6.4	Al/Si 接触及其改进	(62)
2.6.5	阻挡层金属	(63)
2.6.6	Al 膜的电迁移	(65)
2.6.7	金属硅化物	(65)
2.6.8	金属钨	(70)
2.6.9	铜互连工艺	(71)
	参考文献	(75)
<b>第 3 章 缺陷的来源和控制</b>		<b>(76)</b>
3.1	缺陷的基本概念	(76)
3.1.1	缺陷的分类	(76)
3.1.2	前端和后端引入的缺陷	(78)
3.2	引起缺陷的污染物	(80)
3.2.1	颗粒污染物	(81)
3.2.2	金属离子	(82)
3.2.3	有机物沾污	(82)

3.2.4	细菌	(83)
3.2.5	自然氧化层	(83)
3.2.6	污染物引起的问题	(83)
3.3	引起缺陷的污染源	(83)
3.3.1	空气	(84)
3.3.2	温度、湿度及烟雾控制	(85)
3.4	缺陷管理	(85)
3.4.1	超净间的污染控制	(86)
3.4.2	工作人员防护措施	(87)
3.4.3	工艺制造过程管理	(88)
3.4.4	超净间的等级划分	(91)
3.4.5	超净间的维护	(92)
3.5	降低外来污染物的措施	(94)
3.5.1	颗粒去除	(95)
3.5.2	化学清洗方案	(97)
3.5.3	氧化层的去除	(98)
3.5.4	水的冲洗	(101)
3.6	工艺成品率	(101)
3.6.1	累积晶圆生产成品率	(101)
3.6.2	晶圆生产成品率的制约因素	(102)
3.6.3	晶圆电测成品率要素	(105)
	参考文献	(113)
<b>第4章</b>	<b>半导体集成电路制造工艺</b>	<b>(115)</b>
4.1	半导体集成电路制造的环境要求	(115)
4.1.1	沾污对器件可靠性的影响	(115)
4.1.2	净化间的环境控制	(116)
4.2	CMOS 集成电路的基本制造工艺	(119)
4.2.1	CMOS 工艺的发展	(119)
4.2.2	CMOS 集成电路的基本制造工艺	(120)
4.3	Bi-CMOS 工艺	(132)
4.3.1	低成本、中速数字 Bi-CMOS 工艺	(132)
4.3.2	高成本、高性能数字 Bi-CMOS 工艺	(133)
4.3.3	数模混合 Bi-CMOS 工艺	(137)
	参考文献	(141)

<b>第 5 章 半导体集成电路的主要失效机理</b> .....	(142)
5.1 与芯片有关的失效机理 .....	(142)
5.1.1 热载流子注入效应 (Hot Carrier Injection, HCI) .....	(142)
5.1.2 与时间有关的栅介质击穿 (Time Dependant Dielectric Breakdown, TDDB) .....	(153)
5.1.3 金属化电迁移 (Electromigration, EM) .....	(157)
5.1.4 PMOSFET 负偏置温度不稳定性 .....	(164)
5.1.5 CMOS 电路的门锁效应 (Latch-up) .....	(178)
5.2 与封装有关的失效机理 .....	(180)
5.2.1 封装材料 $\alpha$ 射线引起的软误差 .....	(180)
5.2.2 水汽引起的分层效应 .....	(181)
5.2.3 金属化腐蚀 .....	(182)
5.3 与应用有关的失效机理 .....	(185)
5.3.1 辐射引起的失效 .....	(185)
5.3.2 与铝有关的界面效应 .....	(186)
5.3.3 静电放电损伤 (ElectroStatic Discharge, ESD) .....	(189)
参考文献 .....	(193)
<b>第 6 章 可靠性数据的统计分析基础</b> .....	(195)
6.1 可靠性的定量表征 .....	(195)
6.2 寿命试验数据的统计分析 .....	(197)
6.2.1 寿命试验概述 .....	(197)
6.2.2 指数分布场合的统计分析 .....	(198)
6.2.3 威布尔分布场合的统计分析 .....	(201)
6.2.4 对数正态分布场合的统计分析 .....	(205)
6.3 恒定加速寿命试验数据的统计分析 .....	(211)
6.3.1 加速寿命试验概述 .....	(211)
6.3.2 指数分布场合的统计分析 .....	(214)
6.3.3 威布尔分布场合的统计分析 .....	(215)
6.3.4 对数正态分布场合的统计分析 .....	(217)
参考文献 .....	(218)
<b>第 7 章 半导体集成电路的可靠性评价</b> .....	(220)
7.1 可靠性评价技术 .....	(220)
7.1.1 可靠性评价的技术特点 .....	(220)
7.1.2 可靠性评价的测试结构 .....	(221)
7.1.3 可靠性评价技术的作用 .....	(224)

7.1.4	可靠性评价技术的应用	(225)
7.2	PCM (Process Control Monitor, 工艺控制监测) 技术	(227)
7.2.1	PCM 技术特点	(228)
7.2.2	PCM 的作用	(229)
7.3	交流波形的可靠性评价技术	(231)
7.3.1	交流波形的电迁移可靠性评价技术	(231)
7.3.2	交流波形的热载流子注入效应可靠性评价技术	(232)
7.4	圆片级可靠性评价技术	(232)
7.4.1	圆片级电迁移可靠性评价技术	(234)
7.4.2	圆片级热载流子注入效应可靠性评价技术	(240)
7.4.3	圆片级栅氧的可靠性评价技术	(241)
7.5	生产线的质量管理体系	(249)
7.5.1	影响 Foundry 线质量与可靠性的技术要素	(250)
7.5.2	影响 Foundry 线质量与可靠性的管理要素	(251)
7.5.3	Foundry 线质量管理体系的评价	(252)
	参考文献	(253)
<b>第 8 章</b>	<b>可靠性测试结构的设计</b>	<b>(256)</b>
8.1	版图的几何设计规则	(256)
8.1.1	几何图形之间的距离定义	(257)
8.1.2	设计规则举例	(258)
8.1.3	版图设计概述及软件工具介绍	(260)
8.1.4	多项目晶圆 MPW (Multi-Project Wafer) 的流片方式	(262)
8.2	层次化版图设计	(266)
8.2.1	器件制造中的影响因素	(266)
8.2.2	版图验证和后仿真	(276)
8.3	等比例缩小规则	(277)
8.3.1	等比例缩小的 3 个规则	(277)
8.3.2	VLSI 突出的可靠性问题	(280)
8.4	测试结构的设计	(282)
8.4.1	MOS 管的设计	(282)
8.4.2	天线效应	(283)
8.4.3	MOS 电容的设计	(285)
8.4.4	金属化电迁移测试结构设计	(288)
	参考文献	(291)

<b>第 9 章</b>	<b>MOS 场效应晶体管的特性</b>	(292)
9.1	MOS 场效应晶体管的基本特性	(292)
9.1.1	MOSFET 的伏安特性	(293)
9.1.2	MOSFET 的阈值电压	(296)
9.1.3	MOSFET 的电容结构	(299)
9.1.4	MOSFET 的界面态测量	(300)
9.2	MOS 电容的高频特性	(302)
9.2.1	MOS 电容的能带和电荷分布	(302)
9.2.2	理想 MOS 电容的 $C-V$ 特性	(304)
9.2.3	影响 MOS 电容 $C-V$ 特性的因素	(306)
9.2.4	离子沾污的可靠性评价	(310)
9.2.5	MOS 电容的高频特性分析	(311)
9.3	MOSFET 的温度特性	(316)
9.3.1	环境温度对器件参数的影响综述	(316)
9.3.2	环境温度对器件参数的具体影响	(318)
	参考文献	(325)
<b>第 10 章</b>	<b>集成电路的可靠性仿真</b>	(326)
10.1	BTABERT 的仿真过程及原理	(327)
10.1.1	BERT 的结构及模型参数说明	(328)
10.1.2	MOS 热载流子可靠性模拟	(335)
10.2	门电路的 HCI 效应测量	(338)
10.2.1	应力电压测量	(338)
10.2.2	数据测量及处理	(340)
10.3	门电路的模拟仿真	(344)
10.3.1	门电路的模拟和测试	(344)
10.3.2	门电路的失效时间计算	(346)
10.4	基于 MEDICI 的热载流子效应仿真	(348)
10.4.1	MEDICI 软件简介	(348)
10.4.2	数据处理及结果分析	(350)
	参考文献	(353)
<b>第 11 章</b>	<b>集成电路工艺失效机理的可靠性评价</b>	(354)
11.1	可靠性评价试验要求和接收目标	(354)
11.1.1	可靠性试验要求	(354)
11.1.2	接收目标	(356)
11.2	热载流子注入效应	(357)

11.2.1	测试要求 .....	(358)
11.2.2	实验方法 .....	(359)
11.2.3	注意事项 .....	(362)
11.2.4	验证实例 .....	(363)
11.3	与时间有关的栅介质击穿 .....	(364)
11.3.1	试验要求 .....	(365)
11.3.2	试验方法 .....	(367)
11.3.3	注意事项 .....	(369)
11.3.4	验证实例 .....	(370)
11.4	金属互连线的电迁移 .....	(371)
11.4.1	试验要求 .....	(371)
11.4.2	实验方法 .....	(373)
11.4.3	注意事项 .....	(374)
11.4.4	验证实例 .....	(375)
11.5	PMOSFET 负偏置温度不稳定性 .....	(376)
11.5.1	试验要求 .....	(377)
11.5.2	试验方法 .....	(378)
11.5.3	注意事项 .....	(381)
11.5.4	验证实例 .....	(381)
	参考文献 .....	(383)
	主要符号表 .....	(385)
	英文缩略词及术语 .....	(391)

# 第1章

## 绪论

所谓集成电路，就是在一块极小的硅单晶片上，利用半导体工艺制作许多晶体二极管、三极管及电阻、电容等元器件，并通过内部的互连以完成特定功能的电子电路。从外观上看，它已成为一个不可分割的完整器件，集成电路在体积、重量、耗电、寿命、可靠性及电性能方面远远优于由晶体管组成的电路，广泛应用于各类电子设备中。

### 1.1 半导体集成电路的发展过程

半导体集成电路的发展经历了漫长的过程。1947年12月，美国贝尔实验室的 John Bardeen 和 Walter Brattain 发明了第一个点接触的晶体管。1948年1月，William Shockley 提出结型晶管理论。1952年5月，英国科学家 G. W. A. Dummer 第一次提出了集成电路的设想。1958年9月，以德克萨斯仪器公司的科学家 Jack Kilby 为首的研究小组研制出了世界上第一块锗集成电路（如图 1.1 所示）：它包含了1个三极管、3个电阻和1个电容，所有的元器件都由锗做成，用超声焊接引线将元器件连接起来。Kilby 于1959年公布了该结果，由此获得了2000年 Nobel 物理学奖。

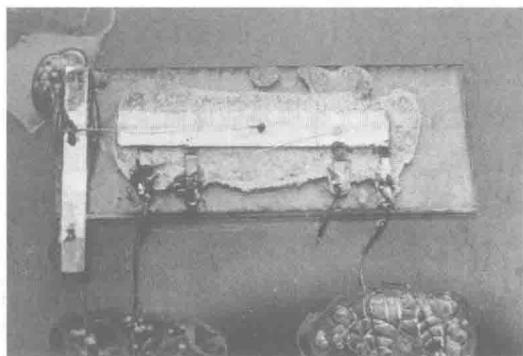


图 1.1 Jack Kilby 制出的世界上第一块集成电路





1959年7月,美国 Fairchild 公司的 Noyce 发明了第一块单片集成电路(如图 1.2 所示)。他利用  $\text{SiO}_2$  膜制成平面晶体管,用沉积在  $\text{SiO}_2$  膜上和  $\text{SiO}_2$  膜密接在一起的导电膜作为元器件间的电连接(布线)。

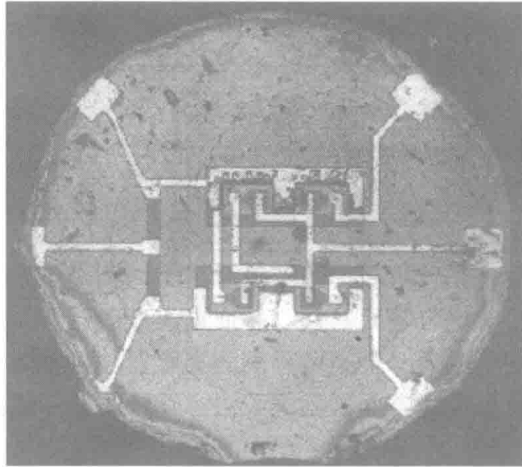


图 1.2 Noyce 发明的第一块单片集成电路

这是单片集成电路的雏形,是与现在的硅集成电路直接有关的发明。

集成电路的发明开创了集有源器件与某些元件于一体的新局面,使传统的电子器件概念发生了质的变化。这种新型的封装好的器件不仅体积和功耗都很小,而且具有独立的电路功能。集成电路的发明使电子学进入微电子学时代,是电子学发展的一次重大飞跃。

早期研制的集成电路都是双极型的,1960 年以后出现了采用 MOS (Metal-Oxide-Semi-conductor) 结构和工艺的集成电路,从此 MOS 集成电路得到了迅速发展。双极型和 MOS 集成电路一直处于相互竞争、相互促进、共同发展的状态。但由于 MOS 集成电路具有功耗低、适合于大规模集成等优点,它在整个集成电路领域占的份额越来越大,现在已成为集成电路领域的主流。虽然双极型集成电路在总份额中占的比例在减小,但它的绝对份额依然在增加,它在一些应用中也不会被 MOS 集成电路所替代。

随着电子技术的继续发展,超大规模集成电路应运而生。1967 年出现了大规模集成电路,集成度迅速提高;1977 年超大规模集成电路面世,一个硅晶片中已经可以集成 15 万个以上的晶体管;1988 年,16MB DRAM 问世,1cm<sup>3</sup> 大小的硅片上集成有 3500 万个晶体管,标志着进入超大规模集成电路阶段;1997 年,300MHz 奔腾 II 问世,采用 0.25 $\mu\text{m}$  工艺,奔腾系列芯片的推出让计算机的发展如虎添翼,发展速度让人惊叹。至此,超大规模集成电路的发展又到了一个新的高度。2009 年, intel 酷睿 i 系列全新推出,创纪录采用了领先的 32nm 工艺;2015 年研发的 14nm