

信号完整性工程师必读

Jitter, Noise and Signal Integrity at High-Speed

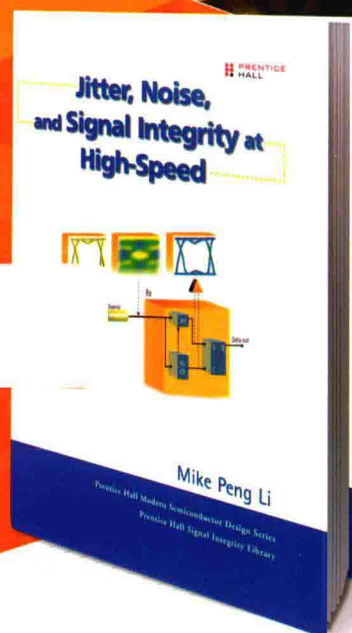
高速系统设计

——抖动、噪声与信号完整性

**Jitter, Noise and Signal Integrity
at High-Speed**

【美】李 鹏 (Mike Peng Li) 著

李玉山 潘 健 初秀琴 等译



中国工信出版集团



电子工业出版社
PUBLISHING HOUSE OF ELECTRONICS INDUSTRY
<http://www.phei.com.cn>

经典译丛·信号完整性工程师必读

高速系统设计 ——抖动、噪声与信号完整性

Jitter, Noise, and Signal Integrity at High-Speed

[美] 李鹏(Mike Peng Li) 著

李玉山 潘 健 初秀琴 等译



电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书着重介绍了最新的抖动、噪声及误码(JNB)和信号完整性(SI)问题的解决方案,内容涉及理论、分析、方法和应用。本书讨论了链路部件和整个系统中的JNB及信号完整性难题;论述了与JNB及信号完整性有关的术语、定义、基本概念和产生根源;给出了最新的理论、分析、方法和实际对象,引导读者从最基本的数学、统计学、电路与系统模型出发直到最终应用。本书的重点在于研究时钟及串行数据通信中的应用问题,涵盖JNB及信号完整性的仿真、建模、诊断、调试及一致性测试等。此中译本特意请译者加入了一些点评,希望对于读者的学习和提高起到积极引导作用。

本书可以作为电子通信类学科的博士生、硕士生的选修课程教材,也可以作为通信电路与系统设计工程师自学抖动、噪声及其信号完整性问题的研究必读和参考手册。

Authorized translation from the English language edition, entitled Jitter, noise, and signal integrity at high-speed, 9780132429610 by Mike Peng Li, published by Pearson Education, Inc., publishing as Prentice Hall, Copyright © 2008 Pearson Education, Inc.

本书中文简体版专有出版权由 Pearson Education(培生教育出版集团)授予电子工业出版社。未经出版者预先书面许可,不得以任何方式复制或抄袭本书的任何部分。

本书贴有 Pearson Education(培生教育出版集团)激光防伪标签,无标签者不得销售。

版权贸易合同登记号 图字:01-2008-1961

图书在版编目(CIP)数据

高速系统设计:抖动、噪声与信号完整性/(美)李鹏著;李玉山等译.

北京:电子工业出版社,2016.3

(经典译丛·信号完整性工程师必读)

书名原文:Jitter, Noise and Signal Integrity at High-Speed

ISBN 978-7-121-25188-7

I. 高… II. ①李… ②李… III. ①数据通信-通信系统-系统设计 IV. ①TN919

中国版本图书馆CIP数据核字(2014)第297912号

策划编辑:马 岚

责任编辑:马 岚

印 刷:三河市鑫金马印装有限公司

装 订:三河市鑫金马印装有限公司

出版发行:电子工业出版社

北京市海淀区万寿路173信箱 邮编 100036

开 本:787×1092 1/16 印张:15.75 字数:403千字

版 次:2016年3月第1版

印 次:2016年3月第1次印刷

定 价:59.00元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010)88254888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010)88258888。

译者序

李鹏博士是世界领先芯片公司 Intel 的 Fellow 及 IEEE Fellow, 在国际通信学术前沿领域是一位杰出的披荆斩棘、破浪前行者。这本有关抖动、噪声及信号完整性的专著被翻译成自己的母语, 应该是值得自豪和有成就感的事件。

近些年, 铜信道的速率已做到 10 ~ 25 Gbps, 光纤信道的多数速率则为 10 ~ 40 Gbps。目前, 铜互连也正在冲击 56 Gbps。在这种高速传输下的链路抖动, 必须做到亚皮秒以下才能获得满意的误码率。而噪声更是无处不在, 低信噪比一直是误码的主要根源。说到底, 抖动与噪声干扰是信号(数据)完整性研究中最基础的对象。当前, 从芯片、印制板再到大系统, 高密度电/光互连的信号完整性问题正以主角的身份, 俨然对高速电路与系统设计指标提出严峻的挑战。

本书所针对的, 就是抖动、噪声这两种影响通信系统数据(信号)完整性乃至误码率的“顽症”。作者在研究中创立了尾部拟合抖动分离算法; 提出确定性抖动、随机抖动、总抖动等框架体系; 率先用随机信号及线性理论去分析高速链路系统等。

本书从时域、频域、统计域角度全方位地对发送器、接收器、信道、均衡、时钟恢复子系统的抖动、噪声、误码率及其信号完整性机理、建模与测试等问题进行了深入浅出的分析与讨论, 堪称一部凝聚作者汗水结晶的开拓式专著。

目前, 国际上鲜有从高速链路底层着力探讨抖动/噪声的专业论著。希望本书能吸引国内通信业、电子行业的同行关注具有可靠性属性的抖动、噪声一类的信号完整性问题。藉此推动国内在高速领域的研究与国际完全接轨并尽快付诸工程应用。书中对抖动的精辟阐述更有独到之处, 值得精读!

本书由西安电子科技大学从事信号完整性研究的教师和部分博士生、硕士生共同翻译并由李玉山审定。参与审校和翻译的人员有: 潘健、初秀琴、路建民、刘洋、李先锐、董巧玲等。另外, 王君、尚玉玲、杨菊、朱剑、白凤莲等也参加了部分相关工作。诚然, 技术性专著的翻译加工主要是正确理解加准确陈述的过程, 其中的各个环节, 一定存在诸多不妥之处, 切盼得到同行和读者的不吝赐教。

作者李鹏博士百忙中重审了新的中文稿。本书出版得到了国家自然科学基金(No. 60871072、No. 61301067、No 61501345)、教育部超高速电路设计与 EMC 重点实验室、华为技术有限公司和西电研究生院的鼎力相助。译者在此一并谨致真挚的谢忱。

本书可以作为电子通信类学科博士生、硕士生的选修课程教材, 也可以作为电子电路与系统设计工程师自学抖动、噪声及其信号完整性问题的研究必读和参考手册。

李玉山

于西安电子科技大学电路 CAD 研究所

2016 年 1 月

前 言

摩尔定律依然指引着世界半导体产业的技术路线图。目前,集成电路(IC)的特征尺寸已经降到 65 nm,近期还将进一步做到 45 nm、32 nm、22 nm 以至于 14 nm 和 10 nm 等。它将使得集成电路系统具有更多的功能及更强的数据处理能力。显然,一个高效的复杂多功能系统需要快速的输入输出(I/O)能力。所以,当先进的集成电路系统中晶体管数目不断增加时,I/O 的速度也在不断地升高。

尽管特征尺寸的降低及 I/O 速度的升高赋予系统更好的功能和性能,它们同时也带来了技术上的挑战。I/O 速度的升高使得链路总的可用最大抖动预算——单位间隔(Unit Interval, UI)必将相应地减小。为了确保整个链路系统能有较好的误码率(BER),此时最严峻的挑战就是要降低抖动。特征尺寸减小带来另一个非常严峻的挑战是功率密度和功率损耗必须小于某一约束的限度,或者说要采用低功耗设计。这时,必须降低噪声以便在低功耗/低电压信号时能保持一个合理的信号噪声比(SNR),从而噪声指标又变成了一个很关键的因素。当信道材料不变时,在同样有损信道条件下随着数据速率的升高,高频分量将迅速增加,这时的数据信号衰减和退化将加剧。信号的衰减和退化造成的信号完整性(SI)问题主要表现为确定性抖动及噪声。出于成本效益的考量,一般采用常规信道材料及多种高速 I/O 标准的技术途径去提高 I/O 链路的数据速率,这时对抖动、噪声及信号完整性的挑战将会更加严峻。

今天,面向计算机的应用主要以铜线作为信道,其高速 I/O 速率标准大都设计为 10 ~ 25 Gbps,其中包括 PCI Express III/IV(8/16 Gbps), Serial ATA III/IV(6/12 Gbps)以及 HMC III(15 ~ 30 Gbps)等。这些标准的下一代数据速率可能会提高到 20 ~ 60 Gbps。另一方面,面向网络的一些应用主要以光纤作为信道,大多数速率都设计为 10 ~ 40 Gbps,例如 Fibre Channel 16/32X(16/32 Gbps), Gigabit Ethernet (GBE) 10X/25X(10/25 Gbps)以及 Sonet OC-192/OC-768(10/40 Gbps)等。这些网络 I/O 链路的下一代数据速率可能会加倍或翻两番到 25 ~ 60 Gbps。在 10 Gbps 时,单位间隔为 100 ps;而 40 Gbps 时,单位间隔仅为 25 ps。为了维持一个好的 BER(例如 10^{-12}),这类数据率下 I/O 链路中的随机抖动必须在亚皮秒(ps)甚至更低,这是一项十分严峻又具挑战性的任务。可以想象,将来随着数据率进一步的提高,抖动、噪声和信号完整性带来的挑战将会变得更加严重。

30 多年来,出版了许多信号完整性的书籍。但是书中涉及抖动、噪声和 BER 的部分都相当简短。只有两本书比较详细地论述过抖动,但由于它们已经过去了 15 ~ 17 年,与现在关于抖动、噪声及信号完整性的知识及认知水平相比,那些内容也显得过时了。

过去 15 年中的巨大进展已经为抖动、噪声和信号完整性建立了新的理论和算法。关于抖动的定理及分析,抖动分量中的确定性抖动(DJ)、随机抖动(RJ)以及相关数学模型正在成为对抖动加以量化的更好度量。关于抖动跟踪,抖动传递函数已被广泛应用于定量求解抖动、噪声及信令的输出和冗余度分析。基于概率密度函数(PDF)、累积分布函数(CDF)以及相应卷积运算的统计信号分析方法正逐渐取代常规落后的、简单又不准确的峰-峰值和 RMS

等度量。正规地采用线性时不变(LTI)定理,加上统计信令及电路定理,可以求解链路系统及其子系统中的抖动、噪声和信令性能等。

与此同时,在高速网络和计算机 I/O 链路的体系结构和数据传输速度方面也取得了巨大的进展。总的来说,这些标准提出的体系结构都是以数吉比特每秒的速率串行传输,在接收器采用时钟恢复电路(CRC)提取时钟时序。CRC 可以跟踪并降低接收器输入端的低频抖动以维持接收器及整个系统良好的 BER 性能。已经开发出许多时钟及数据恢复算法与电路,其中有些是基于锁相环(PLL)、相位内插(PI)及过采样(OS)的。每一种时钟恢复都给出了不同的抖动传递函数、跟踪能力及其特色。为了减轻或者补偿有损信道造成的信号退化影响,已经研究出多种先进的均衡技术及电路,包括线性均衡(LE)、判决反馈均衡(DFE)等。为了应对在新的数倍吉比特每秒的高速 I/O 链路中出现的新体系结构、数据速率、时钟恢复及均衡等问题带来的挑战,已经研究出一些新的定理、算法、设计及测试技术。

过去 10 年,在对抖动、噪声及信号完整性的理解、建模和分析方面,建立了全新的理论、算法和方法学。同时也研究出了用于减缓抖动、噪声及信号完整性的链路结构、理论、算法和电路。然而,还没有一本系统论述并集中介绍抖动、噪声及信号完整性最新进展的书籍。本书就是为了填补这方面的空白而撰写的。

本书试图以全面系统、深入易懂的方式对涉及时钟和 I/O 链路信令中抖动、噪声以及信号完整性的基本原理、最新理论算法、建模、测试、分析方法加以评价和论述。本书涵盖的重点专题有:抖动和噪声的分离理论和算法;用于分析输出及冗余度的抖动传递函数;时钟及锁相环抖动;对链路系统及其子系统(包括发送器、接收器、信道、参考时钟、锁相环)抖动、噪声及信号完整性等的建模、分析与测试技术。

在第 1 章中,首先概述在通信链路系统中有关抖动、噪声及信号完整性的基础知识。接着,讨论各种抖动、噪声及信号完整性的内在机理;介绍抖动和噪声的统计处理技术。然后,进一步讨论抖动和噪声分量的概念、定义及其必要性和重要性。最后,把对抖动、噪声及信号完整性的讨论纳入通信系统的框架中。

有了第 1 章关于抖动、噪声、信号完整性和链路通信系统的宏观描述,第 2 章深入地介绍必要的相关数学知识。这一章讨论了与抖动、噪声及信号完整性相关的统计学和随机处理理论,线性系统和信令的线性时不变(LTI)理论以及将统计学与 LTI 相结合的理论等。

在第 3 章和第 4 章中,根据第 2 章中引入的统计学和随机理论,采用合适的 PDF, CDF 以及功率谱密度(PSD),给出抖动、噪声、信号完整性以及误码率的量化指标。第 3 章,我们用 PDF 和功率谱密度、分量 PDF 与整体 PDF 的关系,以及分量 PSD 与整体 PSD 的关系来定量表征每个抖动和噪声分量。第 4 章,在一个二维的框架内联合讨论抖动和噪声。给出抖动和噪声联合的 PDF(如眼图轮廓),以及抖动和噪声联合的 CDF(如误码率轮廓)数学表征。

在第 5 章和第 6 章中,研究将抖动和噪声分解为各个层次的分量。第 5 章采用普遍认同的尾部拟合法,基于抖动的 PDF 或 CDF 函数,将抖动分解成确定性抖动(DJ)和随机抖动(RJ)分量。第 6 章介绍基于抖动实时函数或自相关函数的分离技术,将其分离成第一层和第二层抖动分量,包括数据相关性抖动(DDJ)、占空失真(DCD)、符号间干扰(ISI)、周期性抖动(PJ)、有界非相关抖动(BUJ)以及随机抖动等。介绍采用傅里叶变换的抖动谱或者功率谱密度估计。这一章同时介绍了时域和频域的分离技术。

前面已经准备了足够的基础知识,包括统计抖动、噪声和信号完整性;从分量的抖动或

噪声 PDF 及功率谱密度构建整体的 PDF 及功率谱密度;从抖动或噪声整体的 PDF 及功率谱密度分离出分量的 PDF 及 PSD 的理论和算法;下面就着手解决实际问题。高频时的时钟和锁相环抖动是改善性能的主要障碍,我们将重点探讨时钟和锁相环应用中的抖动问题。第 7 章专门研究时钟抖动。从时钟抖动的定义出发,揭示它对于同步和异步系统的影响。然后介绍 3 种不同的抖动类型:相位抖动、周期抖动和周期间抖动,以及其物理含义、模型和在时域和频域中的相互关系。最后,讨论了相位抖动与相位噪声的关系和映射数学模型,给出了一个微波/射频领域广泛使用的时钟和锁相环性能的频域测度。第 8 章重点讨论锁相环中的抖动和噪声。首先,介绍时域和频域用于锁相环的 LTI 模型以及定性和定量分析方法。其次,介绍采用时域互相关函数和频域 PSD 的一般抖动/噪声分析及建模技术。再次,给出二阶、三阶 PLL 中抖动、噪声和传递函数全面深入的建模分析方法。

第 9 章至第 11 章专门研究高速链路中的抖动、噪声及信号完整性,包括 3 个重要的方面:物理机理;建模与仿真技术;测试与验证技术。为了真正理解抖动、噪声及信号完整性,第 9 章专门研究其物理机理。第 9 章给出子系统,包括发送器、接收器、信道和参考时钟的体系结构,以及内部的抖动、噪声和信号完整性物理机理。第 10 章研究高速链路系统及子系统的定量建模与分析。已经研究出根据 LTI 定理对子系统建模的方法,再用 LTI 的级联对整个系统建模。该章给出了子系统,包括发送器、接收器和信道等子系统的抖动、噪声和信令模型。均衡化和时钟恢复中的重要元素也体现在建模中,这里的均衡包括线性和 DFE 两种类型。第 11 章研究高速链路系统及子系统的测试与分析技术。该章给出链路子系统,包括发送器、接收器、信道、参考时钟和 PLL 的测试需求及方法。参考接收器由参考时钟恢复及均衡器组成,对该接收器抖动、噪声、信令输出的最新测试方法,以及用于测试该接收器冗余度的最坏情况抖动、噪声、信令产生方法也一并给出。在该章末尾,介绍了链路系统层次的测试方法,如环回(loopback)法等。此外,对片上自建内测试(BIST)与片外测试如何折中选择也进行了讨论。

第 12 章是全书的总结,探讨了抖动、噪声及信号完整性的研究发展趋势、前景展望和面临的新挑战。

本书的主要读者对象是工业界高速电路、器件和系统领域的工程师和管理人员。不同方面的工程师,包括设计工程师、测试工程师、应用工程师和系统工程师,无论是已经涉足还是将要涉足抖动、噪声、信号完整性和高速链路这一领域,都可以从阅读本书中受益。本书的另一类读者对象是在本领域或将要进入本领域的研究人员、教授和学生。本书的宗旨是帮助读者对抖动、噪声、信号完整性和高速链路信令及性能获得全面的理解。

致 谢

我要感谢许多不同的人在不同的时间、用不同的方式、直接或间接地给我以鼓励与支持,帮助我完成这本书的写作和出版。

这里,需要特别感谢我作为研究生、研究员、科学家、工程师、技术负责人、技术执行官的过程中提携并帮助我成长的指导导师、团队同事及业内的同行朋友。他们是:王水教授(中国科技大学)、James Horwitz 教授(得克萨斯大学阿灵顿分校)、Gordon Emslie 教授(俄克拉何马州立大学斯蒂尔沃特分校)、Kevin Hurley 博士(加州大学伯克利分校)、Robert Lin 教授(加州大学伯克利分校)、Burnie West 博士[Credence(已退休), Milpitas, CA]、Dennis Petrich 先生(Wavecrest, Eden Prairie, MN)、John Hamre 先生(Wavecrest, Eden Prairie, MN)、Tim Cheng 教授(加州大学圣巴巴拉分校)、Gordon Roberts 教授(加拿大 McGill 大学)、Mani Soma 教授(西雅图华盛顿大学)、David Keezer 教授(亚特兰大佐治亚理工学院)、Wenliang Chen 博士(TI, Richardson, TX)、Masashi Shimanouchi 先生(Credence, Milpitas, CA)、Takahiro Yamaguchi 博士(日本 Advantest 公司)、Yi Cai 博士(LSI, Allentown, PA)、Mark Marlett 先生(LSI, Milpitas, CA)、Gerry Talbot 先生(AMD, Boxborough, MA)、Andy Martwick (Intel, Hillsborough, OR)、TM Mak 先生(Intel, Santa Clara, CA)和 LT Wang 博士(SynTest, Sunnyvale, CA)等。

衷心感谢我的上级、Wavecrest 公司的首席执行官和总裁 Dennis Leisz 先生对于技术创新所具有的激情和想象力。感谢他对我多年来的支持、鼓励和友情。

我与本书内容有关的许多出版物都是与 Jan Wilstrup 先生合著或者是共同发明的,本人心存感激。我十分珍惜在合作撰写被广泛引用的论文和专利过程中,彼此间那种既刺激又诱人的讨论、辩论和质询。与 Jan 的合作和讨论帮助我树立并深化了本书学科领域中的观点和看法。

感谢 Prentice Hall 出版社的编辑出版人员,包括出版合作人 Bernard Goodwin 和编辑助理 Michelle Housley! 感谢他们的坚持、一贯支持、进度跟踪、鼓励以及完成初稿/出版稿过程中的耐心。

最后,我要衷心感谢我的家人在本书撰写中所给予的长期鼓励与帮助。没有他们坚定的支持,就不可能有本书的出版。首先向我的妻子晓燕(Mercia)致以最深挚的谢意,由于周末和晚上都投入写书而无暇照顾家庭,使得她常常要一人操持家务,我铭记着她过去四年里的宽容与体贴。同时,对我的儿子 Eric 和 George 表示歉疚,错过了参与许多他们课后的活动,等想要补偿时已经为时晚矣,而他们却表现出了高度的谅解。最后,向我的父母致以崇高的感恩之意,感激他们从我幼年起的智力启蒙与培育时给予的启迪与关爱。

目 录

第 1 章 绪论	1
1.1 抖动、噪声和通信系统基础	1
1.1.1 什么是抖动、噪声和信号完整性	1
1.1.2 抖动和噪声如何影响通信系统的性能	2
1.2 时序抖动、幅度噪声和信号完整性的根源	3
1.2.1 固有噪声和抖动	4
1.2.2 噪声转化为时序抖动	4
1.2.3 非固有噪声和抖动	5
1.3 抖动、噪声的统计信号描述	9
1.3.1 峰-峰值和均方根 RMS 描述	9
1.3.2 抖动或噪声的概率密度函数及分量描述	9
1.4 抖动、噪声和 BER 的系统描述	11
1.4.1 参考基准选取的重要性	11
1.4.2 串行数据通信中的抖动传递函数	12
1.5 抖动、噪声、误码率和信号完整性研究述评	14
1.6 全书概要	14
参考文献	16
第 2 章 抖动、噪声及信号完整性的统计信号与线性理论	18
A 部分: 概率、统计量和随机信号	18
2.1 随机变量及其概率分布	18
2.1.1 随机变量和概率	18
2.1.2 概率分布函数	20
2.2 统计估计	24
2.2.1 数学期望或均值	24
2.2.2 方差	25
2.2.3 矩	25
2.2.4 切比雪夫不等式	26
2.2.5 相关性	27
2.3 采样与估计	28
2.3.1 采样估计与收敛	28
2.3.2 中心极限定理	30
2.4 随机过程与谱分析	32
2.4.1 随机过程的 PDF 和 CDF	32

2.4.2	随机过程的统计估计量	32
2.4.3	几种随机过程形式	33
2.4.4	信号功率和功率谱密度(PSD)	36
B 部分	线性系统理论	37
2.5	线性时不变系统	38
2.5.1	时域分析	38
2.5.2	频域分析	39
2.5.3	LTI 系统的性质	40
2.6	LTI 系统的统计估计量	42
2.6.1	均值	42
2.6.2	自相关函数	42
2.6.3	均方值	43
2.7	LTI 系统的功率谱密度	44
2.7.1	输出的功率谱密度	44
2.7.2	输出自相关函数	44
2.8	小结	45
	参考文献	45
第3章	抖动及噪声的根源、机理与数学模型	46
3.1	确定性抖动(DJ)	46
3.1.1	数据相关性抖动(DDJ)	46
3.1.2	周期性抖动(PJ)	53
3.1.3	有界不相关抖动 BUJ	58
3.2	随机抖动	60
3.2.1	高斯抖动	60
3.2.2	高阶 $f^{-\alpha}$ 抖动	63
3.3	总抖动 PDF 与功率谱密度	65
3.3.1	总抖动的 PDF	65
3.3.2	总抖动的功率谱密度	66
3.4	小结	66
	参考文献	66
第4章	抖动、噪声、误码率及相互关系	67
4.1	眼图和 BER 要点	67
4.2	总抖动 PDF 与各分量 PDF 的关系	68
4.2.1	总抖动的 PDF	68
4.2.2	抖动 PDF 的卷积	68
4.2.3	眼图结构对应的抖动 PDF	69
4.3	总噪声 PDF 与各分量 PDF 的关系	70
4.3.1	总幅度噪声的 PDF	70

4.3.2	噪声 PDF 的卷积	71
4.3.3	眼图结构对应的噪声 PDF	71
4.4	时序抖动和幅度噪声的联合 PDF	72
4.4.1	通用二维 PDF	72
4.4.2	二维高斯分布	73
4.5	BER 与抖动/噪声的关系	73
4.5.1	时序抖动和 BER	73
4.5.2	幅度噪声和 BER	75
4.5.3	抖动和噪声共同作用下的 BER	76
4.6	小结	79
	参考文献	80
第 5 章	统计域抖动及噪声的分离与分析	81
5.1	抖动分离的原因和目的	81
5.1.1	实际抖动分析及测试中的直接观测量	81
5.1.2	表征、诊断和调试中的需求	82
5.1.3	统计域中抖动分离方法概述	82
5.2	基于 PDF 的抖动分离	82
5.2.1	针对 PDF 的尾部拟合法	82
5.2.2	通过反卷积确定 DJ 的 PDF	87
5.3	基于 BER CDF 的抖动分离	89
5.3.1	针对 BER CDF 的尾部拟合法	90
5.3.2	“变换的” BER CDF 的尾部拟合法	91
5.3.3	从 BER CDF 或 Q 因子中估计 DJ PDF	93
5.3.4	从 BER CDF 中估计总抖动 TJ	93
5.4	直接型双狄拉克抖动分离法	94
5.4.1	总抖动 PDF	95
5.4.2	总 BER CDF	95
5.4.3	直接型“双 δ ” DJ 模型的精度	97
5.5	小结	100
	参考文献	101
第 6 章	时域、频域抖动及噪声分离与分析	102
6.1	抖动的时域及频域表征	102
6.1.1	抖动的时域表示	102
6.1.2	抖动的频域表示	102
6.2	DDJ 分离	104
6.2.1	基于抖动时间函数的分离法	104
6.2.2	基于傅里叶频谱或 PSD 的分离法	106
6.2.3	从 DDJ 中分离 DCD 和 ISI	106

6.3	PJ, RJ 及 BUJ 分离	108
6.3.1	基于傅里叶频谱	108
6.3.2	基于 PSD	109
6.3.3	基于时域方差函数	109
6.4	脉宽拉缩	111
6.4.1	PWS 的定义	111
6.4.2	PWS 的平均和 DDJ	112
6.4.3	PWS 估计	112
6.5	时域、频域抖动分离法对比	113
6.6	小结	114
	参考文献	114
第7章	时钟抖动	115
7.1	时钟抖动	115
7.1.1	时钟抖动的定义	115
7.1.2	时钟抖动的影响	116
7.2	几种抖动的定义和数学模型	119
7.2.1	相位抖动	119
7.2.2	周期抖动	120
7.2.3	周期间抖动	120
7.2.4	相互关系	121
7.3	时钟抖动与相位噪声	124
7.3.1	相位噪声	124
7.3.2	相位抖动到相位噪声的转换	126
7.3.3	相位噪声到相位抖动的转换	127
7.4	小结	128
	参考文献	129
第8章	锁相环抖动及传递函数分析	130
8.1	锁相环简介	130
8.2	PLL 时域及频域行为	131
8.2.1	时域建模与分析	131
8.2.2	频域建模与分析	132
8.3	PLL 功能及参数分析	133
8.3.1	功能分析	133
8.3.2	参数分析	136
8.4	PLL 抖动及噪声分析	137
8.4.1	相位抖动功率谱密度(PSD)	137
8.4.2	方差及 PSD	139
8.5	二阶 PLL 分析	140

8.5.1	系统传递函数	140
8.5.2	特性参数	142
8.5.3	抖动及传递函数分析	143
8.6	三阶 PLL 分析	147
8.6.1	系统传递函数	148
8.6.2	特性参数	149
8.6.3	抖动和传递函数分析	150
8.7	与 PLL 传统分析方法的对比	155
8.8	小结	156
	参考文献	157
第 9 章	高速链路抖动及信号完整性机理	158
9.1	链路系统的体系结构与部件	158
9.2	发送器	159
9.2.1	发送器子系统体系结构	160
9.2.2	性能的决定性因素	160
9.3	接收器	161
9.3.1	接收器子系统体系结构	161
9.3.2	接收器性能的决定性因素	162
9.4	信道或媒质	162
9.4.1	信道材料和特性	162
9.4.2	信道中的其他损耗	166
9.5	参考时钟	170
9.6	总链路抖动预算	173
9.7	小结	174
	参考文献	175
第 10 章	高速链路抖动及信号完整性的建模与分析	177
10.1	线性时不变近似	177
10.2	发送器建模与分析	177
10.2.1	发送器数据位流	178
10.2.2	发送器均衡	178
10.2.3	发送器抖动相位调制	180
10.2.4	发送器噪声幅度调制	180
10.2.5	发送器损耗	180
10.2.6	发送器驱动器	180
10.3	信道建模与分析	181
10.3.1	信道线性时不变 LTI 建模	181
10.3.2	信道传递函数	182
10.3.3	通用信道模型	185

10.4	接收器建模与分析	188
10.4.1	接收器损耗	190
10.4.2	接收器时钟恢复	190
10.4.3	接收器均衡	191
10.4.4	接收器参考电压噪声的幅度调制表示	192
10.4.5	接收器驱动电压噪声的幅度调制表示	192
10.4.6	接收器驱动器	193
10.5	小结	193
	参考文献	194
第 11 章	高速链路抖动及信令完整性的测试与分析	195
11.1	链路信令及其对测试的影响	195
11.1.1	标称链路信令测试的含义	195
11.1.2	高级链路信令测试	198
11.2	发送器输出测试	201
11.2.1	标称串行链路信令的发送器测试	202
11.2.2	高级串行链路信令的发送器测试	202
11.3	信道及信道输出测试	204
11.3.1	基于 S 参数的信道测试	205
11.3.2	带有参考发送器的信道测试	206
11.4	接收器测试	207
11.4.1	标称链路信令的接收器测试	207
11.4.2	高级链路信令的接收器测试	208
11.4.3	接收器内部抖动测试	209
11.5	参考时钟测试	210
11.6	锁相环测试	214
11.6.1	无激励的测试方法	214
11.6.2	基于激励的测试方法	214
11.7	环回测试	215
11.8	小结	217
	参考文献	218
第 12 章	总结与展望	220
12.1	总结	220
12.2	展望	223
	参考文献	224
索引		225

第1章 绪 论

本章由浅入深地介绍抖动、噪声、信号完整性、误码率以及通信链路系统工作机理的相关术语、定义及概念。从统计学和系统的角度出发,对产生抖动、噪声和信号完整性问题的根源进行探讨。本章回顾了抖动、噪声和信号完整性问题的演变与发展。最后,给出全书的章节安排。

1.1 抖动、噪声和通信系统基础

通信的实质是通过媒质或信道发送与接收信号。早期描述通信的数学模型可以追溯到克劳德·香农(Claude Shannon)在1948年发表的论文中^[1]。根据发送和接收信号采用的媒质特性,通信系统被划分成3种基本类型:光纤、铜线和无线(或自由空间)(见图1.1)。典型的光纤带宽达到THz级,铜线带宽达到GHz级。考虑到带宽、信号衰减和成本的限制,光纤通信常用于长距离(>1 km),高速率(单根信道速率>10 Gbps)的通信系统中;铜线主要用在中短距离(<1 km)、中高速率(单根信号速率在1 Mbps到数Gbps范围内)的通信系统中;无线方式适用于中等距离(约1 km)和中等速率(相当于100 Mbps)条件下。采用何种通信媒质很大程度上取决于成本因素和应用需求。很明显,光纤的带宽最宽,因此单个信道中它承载的数据率最高。

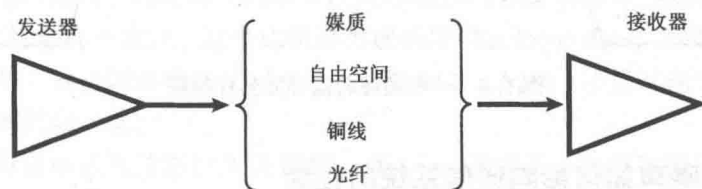


图 1.1 简化的通信系统,包括三个基本组件:发送器、媒质和接收器

1.1.1 什么是抖动、噪声和信号完整性

在信号的发送和接收过程中,总是伴随着噪声这一自然过程。简单地说,不期望的叠加在理想信号上的任何信号都可以统称为噪声。从数字通信的角度讲,信息被编码成数字逻辑比特“1”或“0”。我们可以用梯形波表示理想信号,设定梯形波具有有限的0到1上升边沿时间和1到0下降边沿时间。在有噪情况下,噪声叠加在理想信号上,由此产生一个最终的或实际的信号波形。如果没有噪声叠加,实际的信号就等于理想信号;如果加入了噪声,则实际的信号将偏离理想信号(见图1.2)。

可以从两个方面分析有噪信号偏离理想状态的情况:时序偏移和幅度偏移。在基于铜线的系统中用电压描述数字信号的幅度,对于光纤系统或射频无线系统采用功率来描述信号幅

度。信号幅度的偏移(ΔA)被定义为幅度噪声(简称为噪声),时间的偏移(Δt)被定义为时序抖动(简称为抖动),以上这些定义贯穿于本书的全部内容。时序抖动和幅度噪声的影响并不是对等的,幅度噪声是一个持续的过程,它可能始终影响系统的性能。时序抖动仅仅在信号边沿跳变的时刻影响系统性能。

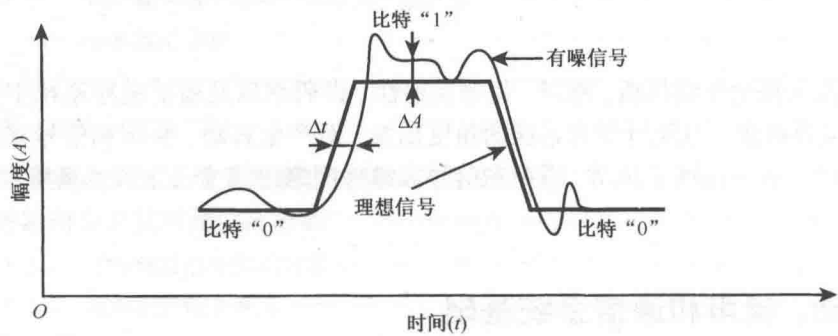


图 1.2 理想信号的波形和有噪信号的波形

通常信号完整性被定义为任何偏离理想波形的情况^[2]。因此,从广义上讲,信号完整性包括了幅度噪声和时序抖动。然而,某些信号完整性特征,例如过冲、下冲和振铃(见图 1.3),不能仅从噪声或抖动的角度来考虑。

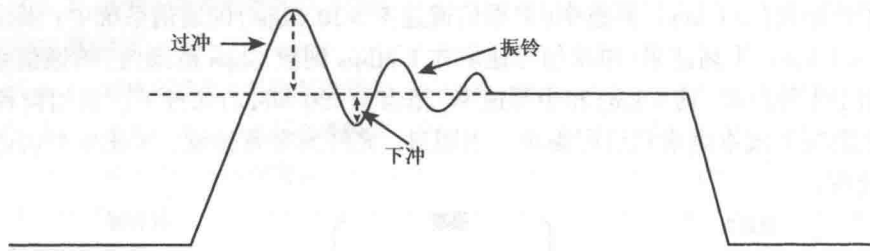


图 1.3 一些关键的信号完整性特征

1.1.2 抖动和噪声如何影响通信系统的性能

毫无疑问,抖动、噪声和信号完整性问题将影响通信系统的性能。下面章节将探讨并举例说明抖动和噪声如何引起比特误码以及各种误码发生的情况,同时讨论通信系统中误码率(Bit Error Rate, BER)的度量标准。

1.1.2.1 误码机理

从通信系统接收器入手,可以很好地理解时序抖动和幅度噪声的影响^[3]。图 1.4 显示了阈值电压 V_s 和接收器在采样时刻 t_s 的采样逻辑电平脉冲“1”。对于无抖动和噪声干扰的数字脉冲,理想的接收采样时刻在脉冲的中间位置。这里只考虑抖动和噪声的影响,暂时不讨论信号完整性问题。当脉冲上升边和下降边跨越阈值的时间满足 $t_r < t_s < t_f$, 电压满足 $V_1 > V_s$, 此时将检测到数字逻辑“1”, 该数据比特可以被正确接收, 如图 1.4(a) 所示。当存在抖动和噪声时, 脉冲的上升边和下降边会沿时间轴发生偏移, 电平在幅度轴上的位置也会发生

改变。同理,如果无法满足正确检测比特的采样时刻和电压条件,那么将出现诸如比特“1”被接收/检测为比特“0”的误码情况。采样条件出现问题有以下3种情况:

- 脉冲上升边跨越阈值时刻相对于采样时刻滞后, $t_r > t_s$;
- 脉冲下降边跨越阈值时刻相对于采样时刻提前, $t_f < t_s$;
- 逻辑“1”的电压幅度低于采样电压阈值 V_s , $V_1 < V_s$ 。

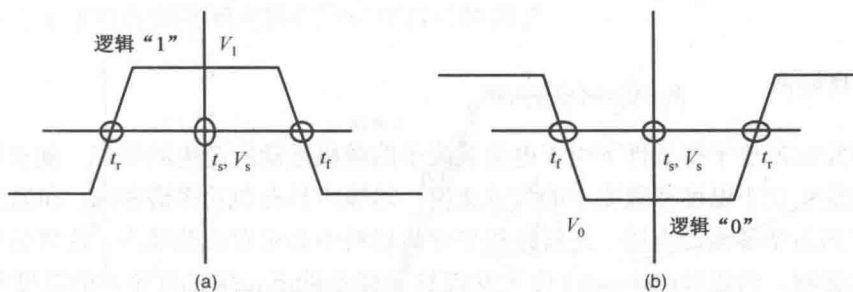


图 1.4 接收器采样数据: (a) 比特“1”, (b) 比特“0”, t_r 和 t_f 分别表示脉冲跳变沿的上升或下降时间跨越阈值的时刻, t_s 和 V_s 分别表示采样时刻和阈值电压

图 1.4(b) 所示为脉冲“0”或比特“0”的检测过程, 采样条件为 $t_f < t_s < t_r$ 和 $V_0 < V_s$ 。类似地, 如果不能满足正确的采样条件, 那么将导致比特“0”被误判为比特“1”。时序出现问题的情况和图 1.4(a) 中比特“1”的情况相似, 只不过电压出问题的条件转换为 $V_0 > V_s$ 。

1.1.2.2 误码率

上述简单例子说明了抖动和噪声如何造成数字系统误码的情况。在一定的时间内数字系统发送和接收大量的比特, 因此用误码率可以很好地表示系统的整体性能, 即接收到的错误比特个数 N_f 和比特总数 N 之比, 这个比值称为误码率 (Bit Error Rate, BER) 或误码比率 (Bit Error Ratio)。这是一种比较准确的误码率定义, 即 $BER = N_f/N$, 不像其他大多数的比率定义中那样涉及到时间的归一化。

误码率是衡量通信系统性能的关键指标。在 Gbps 量级下, 大多数通信系统标准, 例如光纤信道、千兆以太网 (Gigabit Ethernet)、同步光纤网 (Sonet) 和 PCI Express, 都要求误码率达到 10^{-12} 甚至更低的水平。高误码率导致网络或链路的指标恶化和系统性能的降低。BER = 10^{-12} 表示发送/接收 10^{12} 比特时仅会出现 1 比特的错误。显而易见, 通信系统的 BER 与数据速率、抖动和噪声相关。从误码率的定义来看, 它是计算统计量, 因此可以应用泊松统计规律。

1.2 时序抖动、幅度噪声和信号完整性的根源

抖动和噪声是对理想信号的一种偏离。产生抖动和噪声的原因很多, 根据通信系统中抖动和噪声源的物理性质不同, 可以将其划分为两大类: 固有的和非固有的。固有根源必须从电子设备或半导体材料中电子和空穴的角度出发寻找物理特性; 非固有的根源是和设计有关的, 可以排除。在接下来的章节中将详细讨论这些问题。