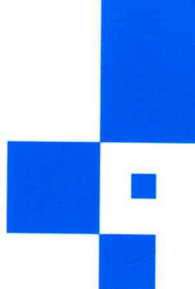




教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材



Mixed Signal CMOS Integrated Analog-to-Digital
Convertor Design

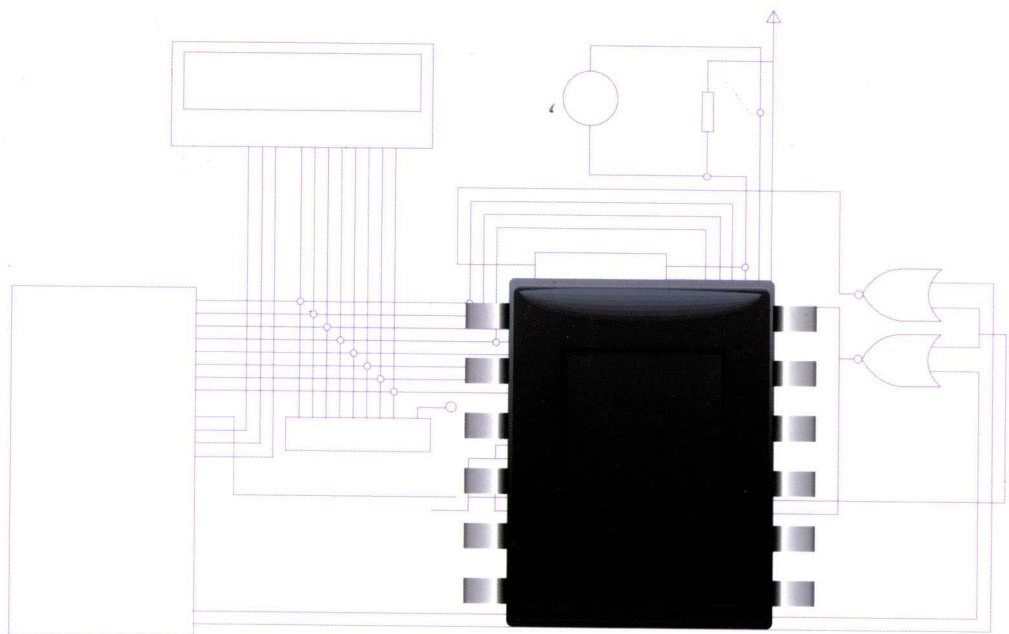
混合信号模数转换 CMOS集成电路设计

李晓潮 邢建力 林海军 编著

Li Xiaochao

Xing Jianli

Lin Haijun



清华大学出版社





教育部高等学校电子信息类专业教学指导委员会规划教材
高等学校电子信息类专业系列教材

Mixed Signal CMOS Integrated Analog-to-Digital Convertor Design

混合信号模数转换 CMOS集成电路设计

李晓潮 邢建力 林海军 编著

Li Xiaochao

Xing Jianli

Lin Haijun

清华大学出版社

北京

内 容 简 介

本书以混合信号 ADC CMOS 芯片设计为主线,由概论、模数转换器算法和实现架构、带隙参考电压源、偏置电路和镜像电流源、运算跨导放大器、比较器电路、放大器失调和斩波技术、采样和 MDAC 电路、CMOS 工艺技术与版图设计共 9 章组成,具有以下特点:基础知识和理论围绕 ADC 设计展开,更系统全面;电路结构和设计围绕 ADC 设计的要求展开,详细解释 ADC 设计参数之间的关系,并给出了严谨的理论推导。

本书可作为高等学校电子信息专业和集成电路专业“高级模拟电路设计”课程的教材,也可以供从事数模转换、模拟集成电路设计工作的工程技术人员参考。

本书封面贴有清华大学出版社防伪标签,无标签者不得销售。

版权所有,侵权必究。侵权举报电话:010-62782989 13701121933

图书在版编目(CIP)数据

混合信号模数转换 CMOS 集成电路设计/李晓潮等编著. —北京:清华大学出版社,2015

高等学校电子信息类专业系列教材

ISBN 978-7-302-38626-1

I. ①混… II. ①李… III. ①混合信号—MOS 集成电路—电路设计—高等学校—教材 IV. ①TN911.7

中国版本图书馆 CIP 数据核字(2014)第 276488 号

责任编辑:梁颖 薛阳

封面设计:李召霞

责任校对:梁毅

责任印制:杨艳

出版发行:清华大学出版社

网 址: <http://www.tup.com.cn>, <http://www.wqbook.com>

地 址:北京清华大学学研大厦 A 座 邮 编:100084

社 总 机:010-62770175 邮 购:010-62786544

投稿与读者服务:010-62776969, c-service@tup.tsinghua.edu.cn

质量反馈:010-62772015, zhiliang@tup.tsinghua.edu.cn

课件下载: <http://www.tup.com.cn>, 010-62795954

印 装 者:三河市吉祥印务有限公司

经 销:全国新华书店

开 本:185mm×260mm 印 张:14.25

字 数:355 千字

版 次:2015 年 12 月第 1 版

印 次:2015 年 12 月第 1 次印刷

印 数:1~2000

定 价:39.00 元

产品编号:053831-01

高等学校电子信息类专业系列教材

顾问委员会

谈振辉	北京交通大学 (教指委高级顾问)	郁道银	天津大学 (教指委高级顾问)
廖延彪	清华大学 (特约高级顾问)	胡广书	清华大学 (特约高级顾问)
华成英	清华大学 (国家级教学名师)	于洪珍	中国矿业大学 (国家级教学名师)
彭启琮	电子科技大学 (国家级教学名师)	孙肖子	西安电子科技大学 (国家级教学名师)
邹逢兴	国防科学技术大学 (国家级教学名师)	严国萍	华中科技大学 (国家级教学名师)

编审委员会

主任	吕志伟	哈尔滨工业大学		
副主任	刘旭	浙江大学	王志军	北京大学
	隆克平	北京科技大学	葛宝臻	天津大学
	秦石乔	国防科学技术大学	何伟明	哈尔滨工业大学
	刘向东	浙江大学		
委员	王志华	清华大学	宋梅	北京邮电大学
	韩焱	中北大学	张雪英	太原理工大学
	殷福亮	大连理工大学	赵晓晖	吉林大学
	张朝柱	哈尔滨工程大学	刘兴钊	上海交通大学
	洪伟	东南大学	陈鹤鸣	南京邮电大学
	杨明武	合肥工业大学	袁东风	山东大学
	王忠勇	郑州大学	程文青	华中科技大学
	曾云	湖南大学	李思敏	桂林电子科技大学
	陈前斌	重庆邮电大学	张怀武	电子科技大学
	谢泉	贵州大学	卞树檀	第二炮兵工程大学
	吴瑛	解放军信息工程大学	刘纯亮	西安交通大学
	金伟其	北京理工大学	毕卫红	燕山大学
	胡秀珍	内蒙古工业大学	付跃刚	长春理工大学
	贾宏志	上海理工大学	顾济华	苏州大学
	李振华	南京理工大学	韩正甫	中国科学技术大学
	李晖	福建师范大学	何兴道	南昌航空大学
	何平安	武汉大学	张新亮	华中科技大学
	郭永彩	重庆大学	曹益平	四川大学
	刘缠牢	西安工业大学	李儒新	中科院上海光学精密机械研究所
	赵尚弘	空军工程大学	董友梅	京东方科技集团
	蒋晓瑜	装甲兵工程学院	蔡毅	中国兵器科学研究院
	仲顺安	北京理工大学	冯其波	北京交通大学
	黄翊东	清华大学	张有光	北京航空航天大学
	李勇朝	西安电子科技大学	江毅	北京理工大学
	章毓晋	清华大学	谢凯年	赛灵思公司
	刘铁根	天津大学	张伟刚	南开大学
	王艳芬	中国矿业大学	宋峰	南开大学
	苑立波	哈尔滨工程大学	靳伟	香港理工大学
丛书责任编辑	盛东亮	清华大学出版社		

序

FOREWORD

我国电子信息产业销售收入总规模在 2013 年已经突破 12 万亿元,行业收入占工业总体比重已经超过 9%。电子信息产业在工业经济中的支撑作用凸显,更加促进了信息化和工业化的高层次深度融合。随着移动互联网、云计算、物联网、大数据和石墨烯等新兴产业的爆炸式增长,电子信息产业的发展呈现了新的特点,电子信息产业的人才培养面临着新的挑战。

(1) 随着控制、通信、人机交互和网络互联等新兴电子信息技术不断发展,传统工业设备融合了大量最新的电子信息技术,它们一起构成了庞大而复杂的系统,派生出大量新兴的电子信息技术应用需求。这些“系统级”的应用需求,迫切要求具有系统级设计能力的电子信息技术人才。

(2) 电子信息系统设备的功能越来越复杂,系统的集成度越来越高。因此,要求未来的设计者应该具备更扎实的理论基础知识和更宽广的专业视野。未来电子信息系统的设计越来越要求软件和硬件的协同规划、协同设计和协同调试。

(3) 新兴电子信息技术的发展依赖于半导体产业的不断推动,半导体厂商为设计者提供了越来越丰富的生态资源,系统集成厂商的全方位配合又加速了这种生态资源的进一步完善。半导体厂商和系统集成厂商所建立的这种生态系统,为未来的设计者提供了更加便捷却又必须依赖的设计资源。

教育部 2012 年颁布了新版《高等学校本科专业目录》,将电子信息类专业进行了整合,对各高校建立系统化的人才培养体系,培养具有扎实理论基础和宽广专业技能的、兼顾“基础”和“系统”的高层次电子信息人才给出了指引。

传统的电子信息学科专业课程体系呈现“自底向上”的特点,这种课程体系偏重对底层元器件的分析与设计,较少涉及系统级的集成与设计。近年来,国内很多高校对电子信息类专业课程体系进行了大力度的改革,这些改革顺应时代潮流,从系统集成的角度,更加科学合理地构建了课程体系。

为了进一步提高普通高校电子信息类专业教育与教学质量,贯彻落实《国家中长期教育改革和发展规划纲要(2010—2020)》和《教育部关于全面提高高等教育质量若干意见》(教高【2012】4 号)的精神,教育部高等学校电子信息类专业教学指导委员会开展了“高等学校电子信息类专业课程体系”的立项研究工作,并于 2014 年 5 月启动了《高等学校电子信息类专业系列教材》(教育部高等学校电子信息类专业教学指导委员会规划教材)的建设工作。其目的是推进高等教育内涵式发展,提高教学水平,满足高等学校对电子信息类专业人才培养、教学改革与课程改革的需要。

本系列教材定位于高等学校电子信息类专业的专业课程,适用于电子信息类的电子信

息工程、电子科学与技术、通信工程、微电子科学与工程、光电信息科学与工程、信息工程及其相近专业。经过编审委员会与众多高校多次沟通,初步拟定分批次(2014—2017)建设约100门课程教材。本系列教材将力求在保证基础的前提下,突出技术的先进性和科学的前沿性,体现创新教学和工程实践教学;将重视系统集成思想在教学中的体现,鼓励推陈出新,采用“自顶向下”的方法编写教材;将注重反映优秀的教学改革成果,推广优秀的教学经验与理念。

为了保证本系列教材的科学性、系统性及编写质量,本系列教材设立顾问委员会及编审委员会。顾问委员会由教指委高级顾问、特约高级顾问和国家级教学名师担任,编审委员会由教育部高等学校电子信息类专业教学指导委员会委员和一线教学名师组成。同时,清华大学出版社为本系列教材配置优秀的编辑团队,力求高水准出版。本系列教材的建设,不仅有众多高校教师参与,也有大量知名的电子信息类企业支持。在此,谨向参与本系列教材策划、组织、编写与出版的广大教师、企业代表及出版人员致以诚挚的感谢,并殷切希望本系列教材在我国高等学校电子信息类专业人才培养与课程体系建设中发挥切实的作用。

吕志伟 教授

前言

PREFACE

这本书着重于高速模数转换的技术。目前国内还少有专门针对数模混合芯片设计进行系统和深入介绍的书籍,除了一些会议合集以及国外一些介绍 ADC 和 DAC 的书本外,市面上很难找到和 ADC 设计实际相关的书籍。ADC 是数模混合芯片设计的一个重要部分,在教学和入门方面缺乏一个专门的课本来引导学生进入这个领域。

本书以混合信号 ADC CMOS 芯片设计为重点,采用循序渐进的章节安排,将 ADC 设计的整个流程的相关知识和工具由浅入深地进行介绍,重点介绍 ADC 领域的理论基础、算法、主流架构和具体电路实现的整个流程,包括主要子模块的架构和具体电路设计/分析,以及设计过程所需的 EDA 工具使用等。

本书的目标读者是面向从事 ADC 设计领域的初学者或者专门从事这个领域设计的工程师。尤其是从事流水线 ADC 设计的研发人员。我们期望通过这本书的学习,学生能掌握模数转换器设计的基本方法、关键电路模块的分析,能很快适应 ADC 设计和研发的需要。

本书的编写组主要成员有邢建力高级工程师、林海军副教授。在本书的撰写过程中,也参考很多经典教材的特定章节,并列在本书每章的参考文献中。读者如果对特定的 ADC 细节感兴趣,可以参考这些文章和书籍,以获得进一步的信息。

限于作者的水平,本书对某些部分的介绍可能还不够系统,此外本书仍可能有不少缺点和不妥之处,恳请读者批评指正。

李晓潮

2014 年 7 月

目录

CONTENTS

第 1 章 概论	1
1.1 ADC 设计概述	1
1.2 集成电路设计工具	2
1.3 ADC 集成电路设计流程	5
1.4 关于本书	7
参考文献	8
第 2 章 模数转换器算法和实现架构	10
2.1 ADC 算法	10
2.2 ADC 的实现架构	12
2.2.1 品质指标	14
2.2.2 Sigma-Delta 架构	14
2.2.3 逐次逼近架构	18
2.2.4 流水线架构	23
2.3 主要性能指标	25
2.3.1 分辨率	25
2.3.2 DNL/INL 非线性	25
2.3.3 偏移误差与增益误差	26
2.3.4 信噪比	27
2.3.5 SINAD/THD/SFDR 谐波失真	27
2.3.6 ENOB 有效位数	28
2.4 速度、精度和功耗	29
2.5 本章小结	30
参考文献	31
第 3 章 带隙参考电压源	32
3.1 负温度系数的电压基准	32
3.2 正温度系数的电压基准	35
3.3 带隙基准和带隙电压	38

3.4	带隙电压的温度系数	41
3.5	带隙电压电路	43
3.5.1	工艺参数的提取	46
3.5.2	失调电压的影响	48
3.5.3	自动调零放大器原理	49
3.6	本章小结	53
	习题	53
	参考文献	54
第4章	偏置电路和镜像电流源	56
4.1	偏置的基本概念	56
4.1.1	特性曲线和工作区域	56
4.1.2	和偏置相关的参数	58
4.1.3	电路实现	59
4.2	镜像电流源	60
4.2.1	镜像电流源	60
4.2.2	级联镜像电流源	61
4.2.3	宽摆幅级联镜像电流源	63
4.2.4	Sooch 级联镜像电流源	65
4.2.5	低压偏置电路设计	66
4.2.6	串联 MOS 管	68
4.3	抗电源电压干扰	70
4.3.1	电源敏感度和抑制比	70
4.3.2	Widlar 电流源	71
4.3.3	自偏置电路	72
4.4	放大器偏置电路设计	75
4.5	本章小结	77
	参考文献	77
第5章	运算跨导放大器	78
5.1	放大器架构	78
5.1.1	差分运算放大器	78
5.1.2	共源共栅级联放大器	81
5.1.3	折叠共源共栅级联放大器	84
5.2	共模反馈电路	85
5.2.1	共模反馈原理	85
5.2.2	开关电容 CMFB 电路	87
5.2.3	电路设计与实现	87
5.3	放大器的频率响应	88

5.3.1	复频率域电路分析	88
5.3.2	主极点和单位增益带宽	90
5.3.3	放大器反馈电路	90
5.3.4	单级放大器	93
5.3.5	共源共栅放大器	95
5.4	增益加强型共源共栅放大器	97
5.4.1	小信号模型分析	97
5.4.2	零极点分析	98
5.4.3	建立时间分析	102
5.5	放大器设计及优化	103
5.5.1	设计指标	103
5.5.2	整体结构	104
5.5.3	参数优化	105
5.5.4	电路设计和仿真	106
5.6	本章小结	108
	参考文献	109
第 6 章	比较器电路	110
6.1	简介	110
6.2	基本指标	111
6.3	比较器结构	113
6.3.1	连续时间比较电路	113
6.3.2	离散时间比较电路	113
6.3.3	锁存型比较器	114
6.3.4	斩波逆变型比较器	116
6.4	提高精度的技术	117
6.4.1	输入失调电压	117
6.4.2	具体电路失调分析	118
6.4.3	模拟消除技术	118
6.4.4	数字补偿技术	122
6.5	比较速度分析	122
6.6	设计实例	125
6.6.1	确立电路结构	126
6.6.2	设计各 CMOS 管尺寸	126
6.6.3	仿真	127
6.7	本章小结	129
	习题	129
	参考文献	130

第 7 章 放大器失调和斩波技术	132
7.1 实际与理想运放的差异	132
7.2 双极型差分对输入失调电压	133
7.3 MOS 型差分对输入失调电压.....	136
7.3.1 电阻负载.....	136
7.3.2 有源负载.....	138
7.3.3 系统失调电压.....	142
7.4 斩波技术和斩波放大器	143
7.4.1 斩波放大器原理.....	144
7.4.2 残余失调电压.....	147
7.4.3 MOS 开关的非理想效应	148
7.4.4 实例分析.....	149
7.5 本章小结	149
参考文献.....	150
第 8 章 采样和 MDAC 电路	151
8.1 采样基本概念	151
8.2 开关电容采样保持电路	153
8.2.1 翻转型架构.....	153
8.2.2 电荷传输型架构.....	155
8.2.3 具体实现电路.....	156
8.3 主要误差分析	159
8.3.1 放大器有限增益误差.....	159
8.3.2 采样时间误差.....	160
8.3.3 开关电阻非线性.....	165
8.3.4 电荷注入误差.....	167
8.3.5 时钟馈通效应.....	170
8.3.6 热噪声.....	170
8.4 MDAC 电路	171
8.4.1 实现电路.....	172
8.4.2 数字误差校正.....	173
8.4.3 1.5 位 MDAC 电路	176
8.5 本章小结	179
参考文献.....	180
第 9 章 CMOS 工艺技术与版图设计	182
9.1 主要工艺流程	182
9.2 集成电路版图	195

9.3 无源器件	199
9.3.1 N^+ 、 P^+ 、 N 阱电阻	200
9.3.2 多晶硅电阻	203
9.3.3 电阻的性能比较	204
9.3.4 电容	206
9.4 闩锁效应及版图布局	209
9.5 ESD 保护及版图布局	211
9.6 本章小结	213
参考文献	213

模数转换器(Analog Digital Converter, ADC)是应用最广泛的核心电子器件之一,其应用领域包括无线通信、医疗电子、汽车/精密工业控制及音视频处理等。模数转换器提供了模拟信号到数字信号的转换接口,随着数字化时代的到来,模数转换器越发重要。在《国家中长期科学和技术发展纲要(2006—2020)》中第一项就是“核心电子器件、高端通用芯片及基础软件”。而作为高端通用芯片家族的重要一员,高精度、高分辨率 ADC 由于其极低噪声和失真的性能要求,实现技术难度很大,一直是模拟数字混合集成电路设计领域的技术高地。

高速模数转换 ADC 除了作为一个单独的芯片,它还可以集成到系统芯片中和数字处理部分一起构成混合信号处理芯片,实现专用芯片 ASIC。目前只有国外少数几个跨国公司掌握高端 ADC 的核心知识产权,主要有美国德州仪器公司(Texas Instrument)、美国模拟器件公司(Analog Device Inc)、美国美信公司(Maxim)等,这些公司占据了全球 88% 的 ADC 市场份额。而在这个领域的研究,我国还处于高校和科研院所的研究试验阶段,产品的性能还远远达不到高端应用要求,严重限制了我国在集成电路设计和系统集成方面的发展。

1.1 ADC 设计概述

采用 CMOS 工艺制造的低功耗高速 ADC 是当前国际的主要实现方式。早期的高速模数转换器都采用 Bipolar 或 BiCMOS 的工艺实现,其成本相对较高并且功耗比较大。随着 CMOS 工艺特征尺寸减小,使得 MOS 器件速度不断提升,接近 Bipolar 器件速度。因此,中、高速模数转换采用 CMOS 工艺实现越来越普遍。

ADC 的信号转换精度和处理速度是系统发展的关键所在,高精度、高速率、低功耗是 ADC 的研发方向。模拟电路的设计指标之间是相互制约的,需要在线性、增益、电源电压、电压摆幅、速度、阻抗和功耗这些主要参数之间进行折中、取舍和优化。对于 ADC 而言,上述参数集中反映在电路的速度、精度和功耗三大重要指标上,国际上一般采用功耗、分辨率和采样率作为 ADC 设计的品质因素。目前,ADC 研究主要在三个层次展开,即架构改进、关键电路设计和数字校准技术。对架构的研究主要体现在以下几个方面:通过每一级的噪声分布、误差对整体线性所造成的影响来优化各级分辨率和性能指标^[1],如采用较多的参数构成优化空间,可以获得比较好的全局优化效果并降低整体系统功耗^[2]。此外通过运放共

享^[3]、采样电路和第一级 MDAC 合并^[4]、开关运放^[5]等技术来进一步降低功耗。但是也带来一些新的问题,例如建立时间和精度上会受到影响,这些又需要通过电路设计和校准技术上的改进。

目前我国开发和设计 ADC 芯片研究的单位主要有清华大学、复旦大学、东南大学、电子科技大学、西安交通大学、浙江大学和澳门大学等高校和国家重点实验室。采用 65nm, 0.13 μm 、0.18 μm 、0.35 μm 的 CMOS 混合信号工艺,精度位于 10~14 位,流片的晶圆厂家集中在 Charter、SMIC、TSMC 等。这些工作都为本书的撰写提供了很好的参考和借鉴。本书将主要讲述流水线架构 ADC 和具体的电路设计,选用流水线结构是因其 8~12 位精度范围内是 ADC 的主流架构,并且很多关键电路也应用于其他架构 ADC 中,具有一定的参考价值。

流水线 ADC 包括采样保持电路(S/H)、子 ADC 和 MDAC 这几个主要模块。而 SHA 和 MDAC 电路设计的核心在于运算跨导放大器(OTA),采样的精度和速度取决于运算放大器的建立精度和建立时间。高的直流增益和大的增益带宽可以降低运算放大器闭环工作时的增益误差和建立误差。此外,流水线模数转换器中的功耗主要来自运算放大器,低功耗运算放大器会使整个模数转换器功耗显著降低。所以如何设计和优化高增益放大器一直是 ADC 研究的热点。在高精度流水线 ADC 中,对于比较器的失调也有较高的要求。目前对比较器的研究集中在降低电路失调、采用失调补偿电路和降低比较器延迟时间。

精度为 12 位以上的 ADC 对运算放大器增益和电容失配的要求十分严格,为了满足这些要求,所设计的电路的功耗通常很高。在亚微米工艺中,由于高增益运算放大器受到电源电压降低的影响,越来越难以设计,同时由于寄生电容的影响,使得电容匹配越来越难。这些因素都直接影响了 MDAC 的线性和非线性误差。而校准技术可以校准和补偿电容失配、运放低增益所引起的 MDAC 非线性,突破模拟电路的设计限制,降低对运放增益的要求,减小采样电容,从而降低功耗和提高精度。对于高精度的 ADC 尤其重要。随着工艺尺寸进入亚微米,校准是 ADC 设计上的一个新趋势^[6]。校准的方式可以是模拟、数字或数模混合的,其校正的时间也可以在测试厂、每次开机 (foreground 前端校准) 或者连续校准 (background 后端校准)。后端校准由于校准过程在后台运行,不会干扰到前台 ADC 信号的正常处理,得到比较广泛的应用,是目前研究的重点。目前,利用数字校准技术可以修正由于运放的有限增益所带来的 MDAC 非线性,从而放宽对运放的增益要求。例如对于 14 位的 ADC,其级间运放的增益要求可以从 100dB 降低到 30dB,不但简化了电路结构,而且可以大幅度降低功耗^[7]。采用 0.35 μm 3.3V CMOS 工艺的 12 位 20MS/s 流水线 ADC 的品质因素(FOM)可以降到 0.96pJ/step,接近采用 BiCMOS 工艺的性能^[7]。采用 0.18 μm 3V CMOS 工艺的 14 位 100MS/s 流水线 ADC 的品质因数为 0.69pJ/step^[8]。此外,数字化校准采用数字电路来实现,可以随工艺尺寸的缩小,达到功耗、面积按比例缩小的效果。

1.2 集成电路设计工具

在集成电路制造前,用 SPICE 来仿真电路是工业标准做法。SPICE 是 Simulation Program with Integrated Circuit Emphasis 的缩写,用于在晶体管级别验证电路。它是一种用于描述与仿真电路的软件,用于检测电路的连接和功能的完整性,以及用于预测电路的行

为。集成电路设计不像传统电路可以在面包板或印刷电路板上做实验来预先验证设计结果,为了在进入实际制程阶段前对其电路特性做“检查”,主要通过 SPICE 来验证模拟集成电路和混合信号集成电路的设计,确保性能指标在规定范围之内,同时也可以提高集成电路正式生产时的良率及降低成本。

SPICE 是 1975 年由加利福尼亚大学伯克利分校的 Donald Pederson 在电子研究实验室首先建立的。SPICE 有好几种版本,成功的商业版本主要有 SPECTRE(由最初的 SPICE 作者之一 Ken Kundert 和 Jacob White 建立最初的框架)和 HSPICE(最初由 MetaSoftware 开发,现属于 Synopsys),目前它们分别被包含在 Cadence 公司 PSPICE 和 Synopsys 公司 HSPICE 等电子设计自动化软件(Electronic Design Automation,EDA)产品中。此外一些 IC 厂家也开发自己基于 SPICE 的电路仿真软件,例如 Analog Devices 公司的 ADICE, Linear Technology 公司的 LTspice IV, Freescale Semiconductor 公司的 Mica 和 Texas Instruments 公司的 TINA-TI 等。今日在市面上所能看到的许多 SPICE 同类软件,包括广泛被各高校电子专业使用的 OrCAD PSpice。

SPICE 通过将文本表述的电路转换成方程组(主要是非线性微分方程),并通过一些方法来解析和计算,例如牛顿法和稀疏矩阵算法等。SPICE 包括直流分析,瞬态分析和各种交流小信号分析。为了能使电路器件模型参数适应不同的仿真器,成立了专门的工作组来制定标准。电路器件模型是电路仿真的关键组件,为了提高仿真的精度,在 SPICE3 中,加入了很多复杂的 MOSFET 晶体管模型,特别是加州大学伯克利分校开发的 BSIM 系列模型。目前的模型标准包括 BSIM3、BSIM4、BSIMSOI、PSP、HICUM 和 MEXTRAM 等。

ADC 是一个典型的模拟数字混合电路芯片,需要采用混合集成电路设计工具和开发流程。晶体管级电路设计和仿真工具的主要提供厂商和工具如图 1-1 所示。

EDA 供应商	原理图设计	电路仿真	版图设计	LVS/DRC/LPE 验证
 cadence™	Composer	Spectre SpecterRF	Virtuoso Virtuoso XL	Assura Assura RCX
 Mentor Graphics®	DA-IC	Eldo	IC Station	Calibre Calibre XRC
 Agilent Technologies	ADS	ADS		
 SYNOPSYS®		HSPICE		Hercules Star-RC-XT
 SpringSoft	Laker ADP		Laker L3	

图 1-1 模拟集成电路设计工具厂商及其工具链

从各专业的 EDA 软件开发公司的情况来看,Cadence 公司提供的 EDA 软件以其完整的模拟集成电路设计工具模块、优良的系统集成性以及开放性而成为模拟电路设计公司的首选工具。其代表的模拟集成电路设计软件包产品有 Cadence 公司的 Spectre 仿真器,

Virtuoso 版图设计编辑工具和 Assura 版图验证工具。

集成电路设计时,一般设计者把电路分成小的功能单元电路模块,规定每一模块的性能指标和规格范围。电路模拟由 SPICE 之类的仿真工具完成,使得设计者在集成电路制造之前能准确预测电路特性。电路调整过程又来源于对电路性能和设计变量的定性联系和电路仿真结果的深刻理解。晶体管级电路的仿真器主要有 Cadence 公司的 Spectre, Synopsys 公司的 HSPICE 等。

下一阶段是集成电路版图设计。版图是集成电路物理情况的平面几何形状描述,是设计过程的一个主要阶段。集成电路版图是集成电路设计中最底层的物理设计,物理设计通过布局、布线技术将网表转换成物理版图文件,这个文件包含了各个硬件单元在芯片上的形状、面积和位置信息。这部分常用的工具主要有 Cadence 公司的 Virtuoso 和 SpringSoft 公司的 Laker 等。

版图设计的结果必须遵守制造工艺、时序、面积、功耗等的约束。设计规范验证(Design Rule Check, DRC)可修正并检验版图布局是否符合设计规范,但 DRC 无法保证在布局完全符合设计规范的情况下,线路依旧维持设计者的预期,而 LVS 则是这个阶段最适合的解决方案。电路布局验证(Layout Versus Schematic, LVS)工具借由识别并读取版图布局中代表电子元件的各种图形以及连接,产生网表,然后将其与原始的设计图/电路图网表加以比较。它的功能为验证特定集成电路与其原始电路设计之间的差异有无异常^[9]。提取是从电路版图的几何描述中提取电路信息的过程,使用专门的 CAD 工具来完成,提取的电路包括由版图和芯片上互相连接所造成的寄生电容和电阻。版图附加的寄生成分通常会使电路特性恶化,带来不期望的状态转变,导致工作频率范围的缩减和速度性能的降低。在版图设计时,器件匹配对称、寄生成分和干扰等在保证电路正确运行时都必须考虑。如果寄生效应的影响不能用调整版图的方法解决,设计者可能不得不改动电路设计本身。这部分比较常用的有 Mentor 公司的 Calibre, Cadence 公司的 Assura 和 Synopsys 公司的 Star-RC 等工具。

如果数字处理部分不是很复杂的话,可以直接用模拟电路设计工具,基于混合信号工艺库来实现。对于复杂的数字集成电路,那么需要单独的数字集成电路设计工具和流程。数字集成电路设计人员一般都采用 VHDL 或 Verilog 语言来设计规模庞大的数字集成电路。这些 VHDL 或 Verilog 设计文件被提交给逻辑模拟仿真器,来测试电路的逻辑功能。逻辑功能模拟器的运行速度要比模拟晶体管级的 SPICE 模拟快得多,常用的有 Mentor 公司的 ModelSim, Synopsys 公司的 VCS。设计文件经过逻辑综合器,生成网表输入到自动版图设计工具,常用的逻辑综合器如 Synopsys 公司的 Design Compiler。物理设计就是把电路信息转换成版图的过程,包括布局、时钟树综合、布线及版图验证部分(DRC、LVS 等)步骤。常用的布局布线工具有 Synopsys 公司的 IC compiler(physical compiler)、Astro, Cadence 公司的 SOC-Encounter,包括布局、时钟树综合、布线三个主要功能。布局主要包括对芯片大小、芯片输入输出、宏模块、功能区、电源网络的规划设计。它也是物理设计中手工程度很大的一部分工作。时钟树的处理是在布局之后,主要针对时钟的一些限制来设计时钟网络,从而替代理想的时钟源。最后是布线阶段,主要是标准单元信号线的连接,主要通过自动布线和部分的手工布线来完成。完成版图设计的电路还需要用实际的布线数据来进行电路模拟,验证芯片设计能到达最初的功能。这里会用到和模拟设计类似的提取工具,从提供的版

图中提取电路和寄生参数,并提供给时序后仿真工具。常用的工具如 Synopsys 公司的 Star-RC, PrimeTime。PrimeTime 获得寄生参数后写入 sdf 文件,用于反标入电路网表,进行后仿时序分析,只有经过后仿时序满足要求,整个版图设计才能通过验证。版图布局和布线完成之后,还需要在晶体管级平台下作物理验证,修复 DRC、LVS 等错误,常用的工具如 Virtuoso 平台。主要的数字集成电路设计工具如图 1-2 所示。

逻辑设计		物理设计		物理验证	
逻辑仿真		布局&布线		验证	
Cadence	NC-Sim	Cadence	Encounter	Cadence	Assura
Mentor	Model-Sim		Signal-Storm		Fire&Ice
Synopsys	VCS		Voltage-Storm		CELTIC
			CELTIC	Mentor	Calibre
			NanoRoute		XRC
逻辑综合		Magma	BlastCreate	Synopsys	Hercules
Cadence	RTL Compiler		BlastNoise		Star-RC/XT
Mentor	BlastCreate		BlastRail		
Synopsys	Design Compiler		BlastFusion		
		Physical Compiler			
		Synopsys	PrimeTime		
			Astro		
			PrimePower		

图 1-2 数字集成电路设计的主要工具

1.3 ADC 集成电路设计流程

ADC 是标准的数模混合芯片,采用模数混合集成电路设计流程。随着数字校正、校准和数字信号处理技术的应用,越来越多的 ADC 开始集成数字信号处理能力,例如 Sigma-Delta 应该算是其中的一个代表。在某种程度上,我们可以认为今天的 ADC 是一个混合信号集成电路。因此最简单的方式就是利用 1.2 节中的模拟和数字集成电路设计工具完成各自的部分,再进行最后的集成,如图 1-3 所示。

上述流程的特点是顺序进行系统设计、电路设计和版图设计,以及逐次在各层次进行反复验证和比较。其中后仿真是带有版图寄生等参数的仿真,比较接近真实的电路。如果性能不符合设计要求,则应该修改版图设计,甚至原理图/算法设计直至后仿真达到预定的指标。上述流程的缺点在于模拟集成电路设计和数字集成电路设计基本上是独立的,没有横向的关联,从而无法在版图集成和后仿之前确定整体电路的功能是否正确。为了保证最后的电路性能,模拟电路部分的指标一般会要求较高,留出系统集成时可能引起的误差冗余。为此,一些开发流程采用数学建模的方式来改善模拟电路的设计,如图 1-4(a)所示。将模拟电路设计指标进行简单建模并结合 MATLAB 平台进行验证,在保证整体系统性能的前提下,设定模拟电路的指标边界和范围。这种方法的缺点在于 MATLAB 仿真验证平台无法直接和实际的模拟集成电路设计工具连接。于是,目前的混合信号集成电路设计流程会采