



普通高等教育“十二五”创新型规划教材

电气工程及其自动化系列

EDA/SOPC实验指导

EDA/SOPC SHIYAN ZHIDAO

杨春玲 朱 敏 主编

- ◆以实例为基础，强调应用
- ◆知识体系全面，注重创新
- ◆内容深入浅出，可读性强



哈尔滨工业大学出版社
HARBIN INSTITUTE OF TECHNOLOGY PRESS

普通高等教育“十二五”创新型规划教材·电气工程及其自动化系列

EDA/SOPC 实验指导

杨春玲 朱 敏 主 编
张 岩 杨荣峰 张 刚 副主编

哈尔滨工业大学出版社

内容简介

本书是一本 EDA(电子设计自动化)/SOPC(片上可编程系统)实验指导书,主要包括组合时序逻辑电路基础实验、Modelsim 仿真实验及嵌入式逻辑分析仪、状态机设计实验、Qsys 基础实验、趣味实验和数字触屏综合实验。书中每个实验都给出了详细的设计方法和实验步骤,学生可根据指导书,轻松地完成实验,从而比较全面地掌握 PLD 设计方法。本书所使用的实验系统为台湾友晶科技公司的 DE2-70 实验板。

本书可作为高等院校电子设计相关学科本科生或研究生的数字电子技术、EDA/SOPC 技术的教材及实验指导书,也可作为相关专业技术人员的参考书。

图书在版编目(CIP)数据

EDA/SOPC 实验指导/杨春玲,朱敏主编. —哈尔滨:
哈尔滨工业大学出版社,2015.7
ISBN 978-7-5603-5472-9

I. ①E… II. ①杨…②朱… III. ①电子电路-电路
设计-计算机辅助设计-实验-高等学校-教学参考资料 ②可
编程序逻辑器件-系统设计-实验-高等学校-教学参考资料
IV. ①TN702-33 ②TPI32.1-33

中国版本图书馆 CIP 数据核字(2015)第 153394 号

策划编辑 王桂芝
责任编辑 范业婷
出版发行 哈尔滨工业大学出版社
社 址 哈尔滨市南岗区复华四道街 10 号 邮编 150006
传 真 0451-86414749
网 址 <http://hitpress.hit.edu.cn>
印 刷 哈尔滨工业大学印刷厂
开 本 787mm×1092mm 1/16 印张 14.75 字数 332 千字
版 次 2015 年 7 月第 1 版 2015 年 7 月第 1 次印刷
书 号 ISBN 978-7-5603-5472-9
定 价 30.00 元

(如因印装质量问题影响阅读,我社负责调换)

普通高等教育“十二五”创新型规划教材
电气工程及其自动化系列
编 委 会

主 任 戈宝军

副主任 王淑娟 叶树江 程德福

编 委 (按姓氏笔画排序)

王月志 王燕飞 付光杰 付家才 白雪冰

刘宏达 宋义林 张丽英 周美兰 房俊龙

郭 媛 贾文超 秦进平 黄操军 嵇艳菊

序

随着产业国际竞争的加剧和电子信息科学技术的飞速发展,电气工程及其自动化领域的国际交流日益广泛,而对能够参与国际化工程项目的工程师的需求越来越迫切,这自然对高等学校电气工程及其自动化专业人才的培养提出了更高的要求。

根据《国家中长期教育改革和发展规划纲要(2010—2020)》及教育部“卓越工程师教育培养计划”文件精神,为适应当前课程教学改革与创新人才培养的需要,使“理论教学”与“实践能力培养”相结合,哈尔滨工业大学出版社邀请东北三省十几所高校电气工程及其自动化专业的优秀教师编写了《普通高等教育“十二五”创新型规划教材·电气工程及其自动化系列》。该系列教材具有以下特色:

1. 强调平台化完整的知识体系。系列教材涵盖电气工程及其自动化专业的主要技术理论基础课程与实践课程,以专业基础课程为平台,与专业应用课、实践课有机结合,构成了一个通识教育和专业教育的完整教学课程体系。

2. 突出实践思想。系列教材以“项目为牵引”,把科研、科技创新、工程实践成果纳入教材,以“问题、任务”为驱动,让学生带着问题主动学习,“在做中学”,进而将所学理论知识与实践统一起来,适应企业需要,适应社会需求。

3. 培养工程意识。系列教材结合企业需要,注重学生在校工程实践基础知识的学习和新工艺流程、标准规范方面的培训,以缩短学生由毕业生到工程技术人员转换的时间,尽快达到企业岗位目标需求。如从学校出发,为学生设置“专业课导论”之类的铺垫性课程;又如从企业工程实践出发,为学生设置“电气工程师导论”之类的引导性课程,帮助学生尽快熟悉工程知识,并与所学理论有机结合起来。同时注重仿真方法在教学中的作用,以解决教学实验设备因昂贵而不足、不全的问题,使学生容易理解实际工作过程。

本系列教材是哈尔滨工业大学等东北三省十几所高校多年从事电气工程及其自动化专业教学科研工作的多位教授、专家们集体智慧的结晶,也是他们长期教学经验、工作成果的总结与展示。

我深信:这套教材的出版,对于推动电气工程及其自动化专业的教学改革、提高人才培养质量,必将起到重要推动作用。

教育部高等学校电子信息与电气学科教学指导委员会委员
电气工程及其自动化专业教学指导分委员会副主任委员

戈宝军

2011年7月



前 言

为了适应 EDA(电子设计自动化)/SOPC(片上可编程系统)技术人才培养的需要,哈尔滨工业大学电子学教研室凝练多年教学研究成果和科研经验编写了本书。

本书围绕 EDA/SOPC 实验展开,注重实践性。其主要内容包括:组合时序逻辑电路基础实验、Modelsim 仿真实验及嵌入式逻辑分析仪、状态机设计实验、Qsys 基础实验、趣味实验和数字触屏综合实验。

本书具体特点如下:

(1) 循序渐进,通俗易懂,可读性强。本书中对每个实验都给出了详细的实验步骤,学生可以非常容易地完成实验。

(2) 内容全面,覆盖了 PLD 的主要设计方法。本书给出了组合时序逻辑电路、Modelsim 仿真方法、嵌入式逻辑分析仪、状态机设计和 SOPC 构建等实验案例。读者通过模仿这些实例可以快速地掌握逻辑电路的 Verilog 程序编写方法。

(3) 启发式实验设计,针对实验内容的 HDL 代码,书中给出设计过程及电路原理框图。每个实验后给出扩展实验,激发学生的自我创新意识,巩固相关实验内容。

(4) 第 5 章的趣味实验可以提高学习兴趣,其中“基于 VGA 的桌面弹球”实验案例来自于美国伊利诺伊香槟分校。

本书可作为高等院校电子工程、通信、工业自动化、计算机应用技术、电子对抗、仪器仪表、数字信号或图像处理等学科的本科生或研究生的数字电子技术、EDA/SOPC 技术的教材及实验指导书,也可作为相关专业技术人员的参考书。

本书由杨春玲、朱敏任主编,由张岩、杨荣峰、张刚任副主编,参加编写的还有康磊等。

由于编者的水平有限,书中定有疏漏和不妥之处,恳请读者给予批评指正。

编 者
2015 年 5 月



目 录

第 1 章 组合时序逻辑电路基础实验	1
1.1 实验要求	1
1.2 硬件外设介绍	1
1.3 开发板的使用	5
1.4 计数译码显示程序设计	8
1.4.1 译码器模块	8
1.4.2 分频器模块	8
1.4.3 顶层计数显示模块	10
1.5 实验步骤	11
1.5.1 分频器基本实验	11
1.5.2 十进制计数器编码显示实验	20
1.6 扩展实验设计	25
第 2 章 Modelsim 仿真实验及嵌入式逻辑分析仪	26
2.1 实验要求	26
2.2 仿真程序 Testbench 编写方法	26
2.2.1 Testbench 程序架构	26
2.2.2 Testbench 例程	27
2.3 Verilog HDL 仿真方法	30
2.4 嵌入式逻辑分析仪	46
2.5 正弦波信号发生器及仿真实验	54
2.6 扩展实验设计	83
第 3 章 状态机与交通灯设计实验	84
3.1 实验要求	84
3.2 状态机原理及交通灯程序设计	84
3.2.1 Moore 型状态机	84
3.2.2 Mealy 型状态机	85
3.2.3 交通灯基本实验程序设计	85
3.3 实验步骤	90
3.4 交通灯扩展实验	91

第4章 Qsys 基础实验——LED 跑马灯	97
4.1 实验要求	97
4.2 基本实验步骤	97
4.3 扩展实验	128
第5章 趣味实验	150
5.1 乐曲演奏电路设计	150
5.1.1 实验要求	150
5.1.2 乐曲演奏电路设计原理	150
5.1.3 程序及说明	153
5.1.4 实验步骤	160
5.2 数字钟设计	162
5.2.1 实验要求	162
5.2.2 分秒显示电路设计	162
5.2.3 时分秒显示电路设计	165
5.3 基于 VGA 的桌面弹球屏保与游戏实验	172
5.3.1 实验要求	172
5.3.2 硬件外设介绍	173
5.3.3 VGA 信号控制时序	174
5.3.4 基本实验	176
5.3.5 扩展实验设计	189
第6章 数字触屏综合实验	190
6.1 实验要求	190
6.2 MTL 数字触摸屏外设介绍	190
6.3 程序及说明	196
6.3.1 基于锁相环的触摸屏时序控制	196
6.3.2 基于触摸屏的背景颜色触碰改变	206
6.3.3 基于触摸屏的弹球动画	214
6.3.4 扩展要求: 基于触摸屏的弹球游戏	222
参考文献	223



第1章 组合时序逻辑电路基础实验

1.1 实验要求

- (1) 学习 ED2-70 开发板的使用。
- (2) 分频器基本实验: 控制 1 个 LED 灯, 按 1 Hz 频率亮灭。
- (3) 十进制计数器编码显示实验: 1 s 计数 1 次, 从 0 计到 9, 不断重复, 用 1 个 7 段数码管显示当前计数值。
- (4) 扩展要求: 100 进制可逆计数器编码显示实验, 通过按键, 控制加计数还是减计数。计数为 0 ~ 99。

1.2 硬件外设介绍

本书所使用的硬件设备为台湾友晶科技公司生产的 DE2-70 开发板, FPGA 芯片为 Altera Cyclone® II 2C70F896C6N, 如图 1.1 和图 1.2 所示。下面介绍一下本实验使用的外部设备。

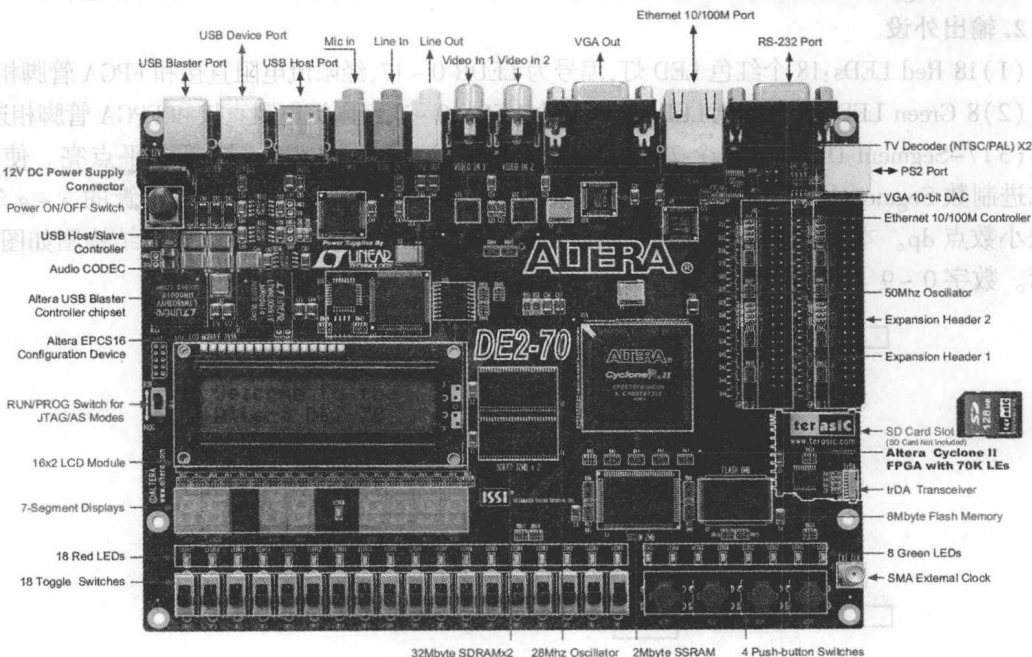


图 1.1 DE2-70 开发板



图 1.2 DE2-70 开发板 FPGA 芯片

本实验所使用的外部设备如图 1.3 所示。

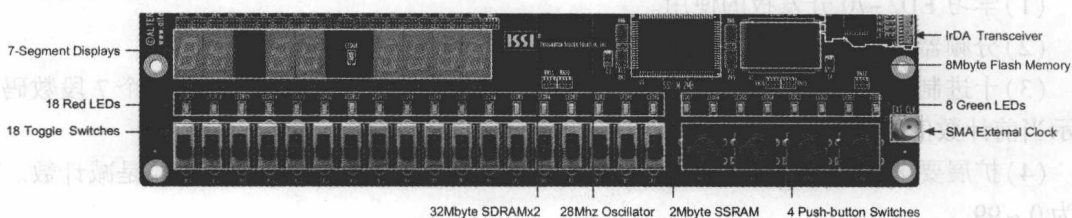


图 1.3 本实验所使用的外部设备

1. 输入外设

(1) 4 Push-button Switches: 4 个按键, 编号为 Key 0 ~ 3, 按下为 0, 松开为 1。(带施密特触发器接 FPGA 管脚)

(2) 18 Toggle Switches: 18 个拨码开关, 编号为 SW 0 ~ 17, 直接和 FPGA 管脚相连, 上 1 下 0。

2. 输出外设

(1) 18 Red LEDs: 18 个红色 LED 灯, 编号为 LEDR 0 ~ 17, 经限流电阻直接和 FPGA 管脚相连。

(2) 8 Green LEDs: 8 个绿色 LED 灯, 编号为 LEDG 0 ~ 7, 经限流电阻直接和 FPGA 管脚相连。

(3) 7-Segment Displays: 8 个 7 段共阳极数码管, 编号为 HEX 0 ~ 7, 低电平点亮。使用 8 位二进制数 Segment[7:0] 驱动数码管不同的笔画段, 从低至高分别对应数码管的 a ~ g 笔画段及小数点 dp。本实验中小数点 dp 的对应位 Segment[7] 均取 1。7 段数码管结构图如图 1.4 所示。数字 0 ~ 9 与 Segment[7:0] 的对应关系见表 1.1。

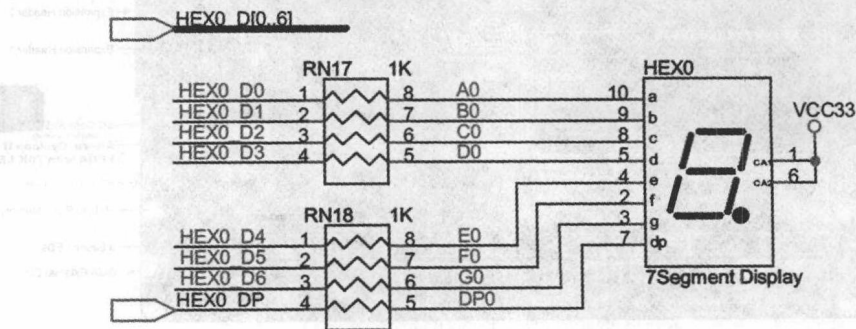


图 1.4 7 段数码管结构图

表 1.1 7 段数码管显示译码表

数字	Segment[7:0]
0	11000000
1	11111001
2	10100100
3	10110000
4	10011001
5	10010010
6	10000011
7	11111000
8	10000000
9	10011000

DE2-70 开发板上 FPGA 芯片引脚与外设连接关系见表 1.2。

表 1.2 DE2-70 开发板上 FPGA 芯片引脚与外设连接关系

引脚名	引脚号	注释	引脚名	引脚号	注释
iCLK_28	PIN_E16	28 MHz 时钟源	oLEDG[0]	PIN_W27	绿色 LED
iCLK_50	PIN_AD15	50 MHz 时钟源	oLEDG[1]	PIN_W25	
iEXT_CLOCK	PIN_R29	外部时钟源	oLEDG[2]	PIN_W23	
iSW[0]	PIN_AA23	拨码开关—— 向上为高电平， 向下为低电平	oLEDG[3]	PIN_Y27	
iSW[1]	PIN_AB26		oLEDG[4]	PIN_Y24	
iSW[2]	PIN_AB25		oLEDG[5]	PIN_Y23	
iSW[3]	PIN_AC27		oLEDG[6]	PIN_AA27	
iSW[4]	PIN_AC26		oLEDG[7]	PIN_AA24	
iSW[5]	PIN_AC24		oLEDG[8]	PIN_AC14	
iSW[6]	PIN_AC23		oLEDR[0]	PIN_AJ6	红色 LED
iSW[7]	PIN_AD25		oLEDR[1]	PIN_AK5	
iSW[8]	PIN_AD24		oLEDR[2]	PIN_AJ5	
iSW[9]	PIN_AE27		oLEDR[3]	PIN_AJ4	
iSW[10]	PIN_W5		oLEDR[4]	PIN_AK3	
iSW[11]	PIN_V10		oLEDR[5]	PIN_AH4	
iSW[12]	PIN_U9		oLEDR[6]	PIN_AJ3	



续表 1.2

引脚名	引脚号	注释	引脚名	引脚号	注释
iSW[13]	PIN_T9		oLEDR[7]	PIN_AJ2	
iSW[14]	PIN_L5		oLEDR[8]	PIN_AH3	
iSW[15]	PIN_L4		oLEDR[9]	PIN_AD14	
iSW[16]	PIN_L7		oLEDR[10]	PIN_AC13	
iSW[17]	PIN_L8		oLEDR[11]	PIN_AB13	
iKEY[0]	PIN_T29	弹跳开关,可作为手动时钟	oLEDR[12]	PIN_AC12	
iKEY[1]	PIN_T28		oLEDR[13]	PIN_AB12	
iKEY[2]	PIN_U30		oLEDR[14]	PIN_AC11	
iKEY[3]	PIN_U29		oLEDR[15]	PIN_AD9	
oHEX0_D[0]	PIN_AE8	七段数码管 0	oLEDR[16]	PIN_AD8	
oHEX0_D[1]	PIN_AF9		oLEDR[17]	PIN_AJ7	
oHEX0_D[2]	PIN_AH9		oHEX6_D[0]	PIN_H6	七段数码管 6
oHEX0_D[3]	PIN_AD10		oHEX6_D[1]	PIN_H4	
oHEX0_D[4]	PIN_AF10		oHEX6_D[2]	PIN_H7	
oHEX0_D[5]	PIN_AD11		oHEX6_D[3]	PIN_H8	
oHEX0_D[6]	PIN_AD12		oHEX6_D[4]	PIN_G4	
oHEX0_DP	PIN_AF12		oHEX6_D[5]	PIN_F4	
oHEX1_D[0]	PIN_AG13	七段数码管 1	oHEX6_D[6]	PIN_E4	
oHEX1_D[1]	PIN_AE16		oHEX6_DP	PIN_K2	
oHEX1_D[2]	PIN_AF16		oHEX7_D[0]	PIN_K3	七段数码管 7
oHEX1_D[3]	PIN_AG16		oHEX7_D[1]	PIN_J1	
oHEX1_D[4]	PIN_AE17		oHEX7_D[2]	PIN_J2	
oHEX1_D[5]	PIN_AF17		oHEX7_D[3]	PIN_H1	
oHEX1_D[6]	PIN_AD17		oHEX7_D[4]	PIN_H2	
oHEX1_DP	PIN_AC17		oHEX7_D[5]	PIN_H3	
oHEX2_D[0]	PIN_AE7	七段数码管 2	oHEX7_D[6]	PIN_G1	
oHEX2_D[1]	PIN_AF7		oHEX7_DP	PIN_G2	
oHEX2_D[2]	PIN_AH5				
oHEX2_D[3]	PIN_AG4				
oHEX2_D[4]	PIN_AB18				
oHEX2_D[5]	PIN_AB19				

续表 1.2

引脚名	引脚号	注释	引脚名	引脚号	注释
oHEX2_D[6]	PIN_AE19		oHEX4_D[0]	PIN_P1	七段数码管 4
oHEX2_DP	PIN_AC19		oHEX4_D[1]	PIN_P2	
oHEX3_D[0]	PIN_P6	七段数码管 3	oHEX4_D[2]	PIN_P3	
oHEX3_D[1]	PIN_P4		oHEX4_D[3]	PIN_N2	
oHEX3_D[2]	PIN_N10		oHEX4_D[4]	PIN_N3	
oHEX3_D[3]	PIN_N7		oHEX4_D[5]	PIN_M1	
oHEX3_D[4]	PIN_M8		oHEX4_D[6]	PIN_M2	
oHEX3_D[5]	PIN_M7		oHEX4_DP	PIN_L6	
oHEX3_D[6]	PIN_M6		oHEX5_D[0]	PIN_M3	七段数码管 5
oHEX3_DP	PIN_M4		oHEX5_D[1]	PIN_L1	
			oHEX5_D[2]	PIN_L2	
			oHEX5_D[3]	PIN_L3	
			oHEX5_D[4]	PIN_K1	
			oHEX5_D[5]	PIN_K4	
			oHEX5_D[6]	PIN_K5	
			oHEX5_DP	PIN_K6	

1.3 开发板的使用

(1) 连线: 连接适配器, 打开板上电源开关。

(2) 连 USB 线, 下载程序。

如图 1.5 所示, 所需板上资源有:

12V DC Power Supply Connector: 接电源适配器, 12 V 直流。

Power ON/OFF Switch: 电源开关。

Altera USB Blaster Controller Chipset: Altera 公司的 USB-Blaster 芯片, 通过此芯片接 FPGA 的 JTAG 接口, 可通过 JTAG 方式向 FPGA 下载程序(JTAG 模式, 掉电丢失)。此芯片也同片外的 EEPROM 芯片 EPCS16 相接, 可把程序下载到片外存储器上(AS 模式, 掉电不丢失)。

Altera EPCS16 Configuration Device: EEPROM 芯片, 专用于存放电路图信息。在 AS 模式下(Quartus II 中选择), 电路图将下载到此芯片中, 以后每次上电 FPGA 芯片会自动读取该芯片内容并自动完成配置过程。

RUN/PROG Switch for JTAG/AS Modes: 下载程序模式选择, 上(RUN)为 JTAG 模式, 下(PROG)为 AS 模式。注意和集成开发环境 Quartus II 中的选择一致。

集成开发环境中, 点击下载按钮, 将出现编程(Programmer)对话框, 选择模式: JTAG 模



图 1.5 所需板上资源

式下使用. sof 文件, Active Serial Programming(AS) 模式下使用. pof 文件, 编译时会自动同时生成这两个文件, 如图 1.6 所示。

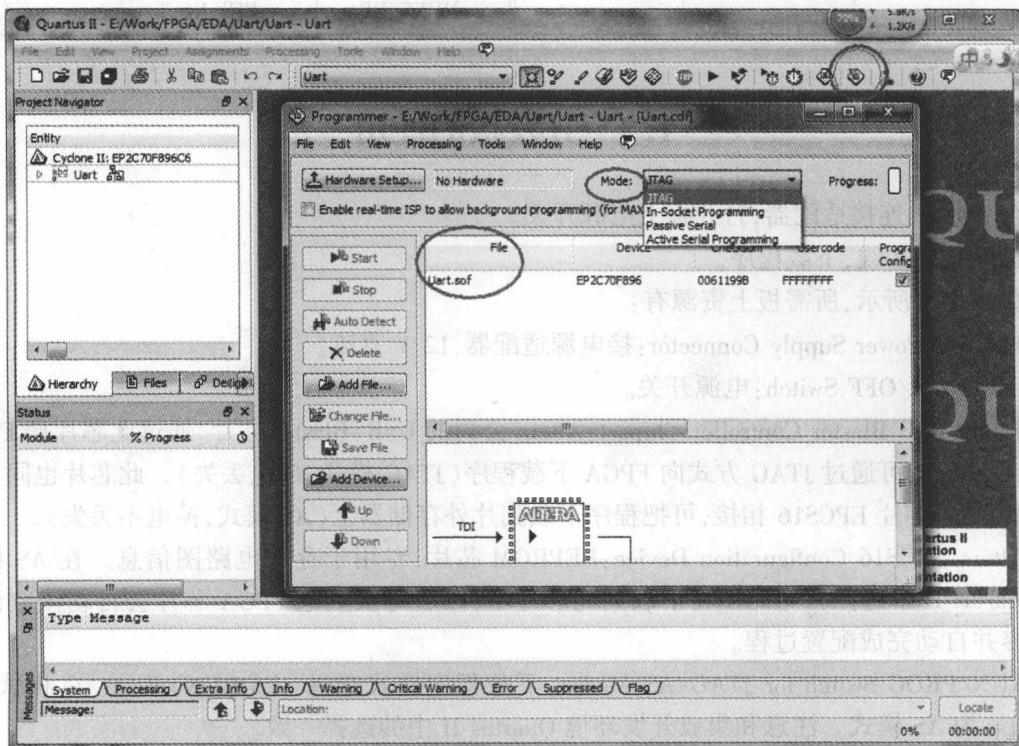


图 1.6 程序下载界面

PC 机通过 USB 线和开发板相连,注意接到板子的 USB Blaster 接口(最左上角),通过左侧拨码开关可选择 RUN(JTAG)/PROG(AS)不同程序下载模式,如图 1.7 所示。JTAG 方式掉电信息丢失,后者则下载到片外 EEPROM 芯片 EPSC16 上(可存 16 kb 数据)。

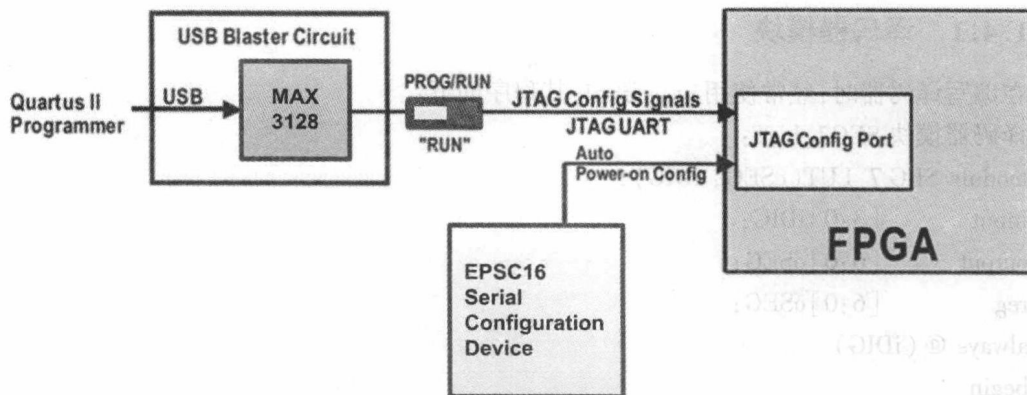


图 1.7 JTAG 配置结构图

注意:如果自己设计板子,不用设计 USB Blaster 电路,因为可以买到编程器(其原理与图 1.7 中 USB Blaster Circuit 相同),此时连线如图 1.8 所示,即 PC 机可通过编程器与 FPGA 的 JTAG 接口相连(JTAG 模式),也可通过编程器与 EPSC 16 芯片相连(AS 模式)。

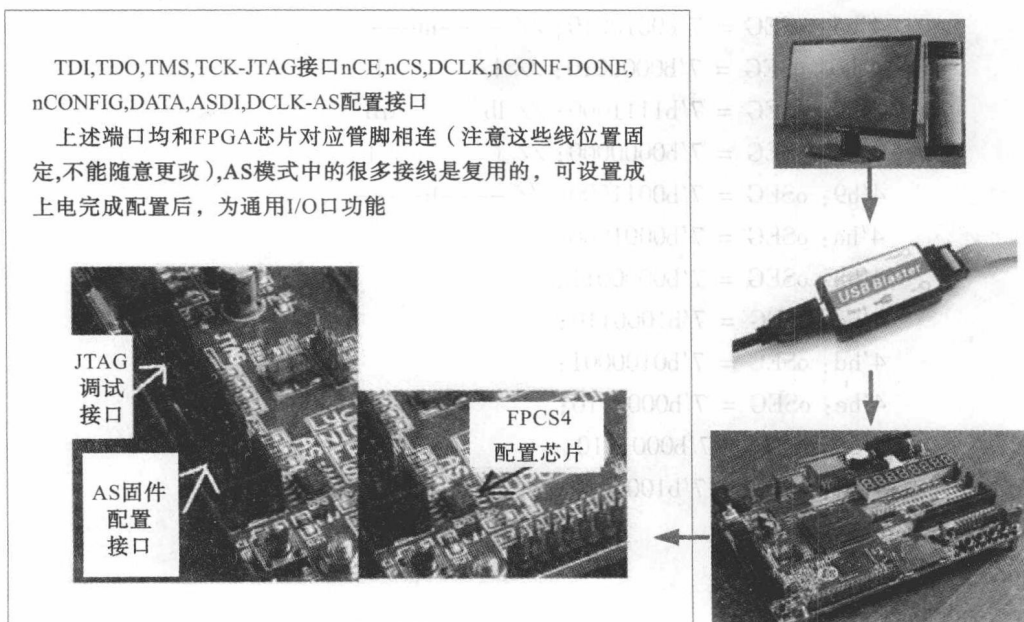


图 1.8 硬件连接示意图



1.4 计数译码显示程序设计

1.4.1 译码器模块

在编写译码器时,经常使用 case 语句,其程序如下:

译码器模块 SEG7_LUT:

```
module SEG7_LUT(oSEG, iDIG);
```

```
input    [3:0] iDIG;
```

```
output   [6:0] oSEG;
```

```
reg      [6:0] oSEG;
```

```
always @(iDIG)
```

```
begin
```

```
    case(iDIG)
```

```
        4'h1: oSEG = 7'b1111001; // ----t----
```

```
        4'h2: oSEG = 7'b0100100; // |
```

```
        4'h3: oSEG = 7'b0110000; // lt
```

```
        4'h4: oSEG = 7'b0011001; // |
```

```
        4'h5: oSEG = 7'b0010010; // ----m----
```

```
        4'h6: oSEG = 7'b0000010; // |
```

```
        4'h7: oSEG = 7'b1111000; // lb
```

```
        4'h8: oSEG = 7'b0000000; // |
```

```
        4'h9: oSEG = 7'b0011000; // ----b----
```

```
        4'ha: oSEG = 7'b0001000;
```

```
        4'hb: oSEG = 7'b0000011;
```

```
        4'hc: oSEG = 7'b1000110;
```

```
        4'hd: oSEG = 7'b0100001;
```

```
        4'he: oSEG = 7'b0000110;
```

```
        4'hf: oSEG = 7'b0001110;
```

```
        4'h0: oSEG = 7'b1000000;
```

```
    endcase
```

```
end
```

```
endmodule
```

1.4.2 分频器模块

DE2-70 开发板可提供 50 MHz 时钟信号,为了获取本实验所需的 1 Hz 信号,需要对时钟信号分频。所谓“分频”,就是把输入信号的频率变为成倍数低于输入频率的输出信号。图 1.9 所示为二分频波形图,每检测一个时钟上升沿分频器输出电平翻转一次,从而实现二分频。

二分频分频器模块 clk_divide:

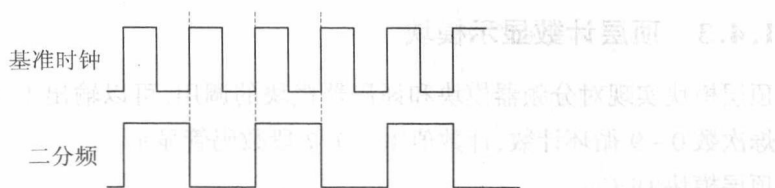


图 1.9 二分频波形图

```
module clk_divide(clk, clk_1);
```

```
    input clk;
```

```
    output clk_1;
```

```
    reg clk_1;
```

```
always@ (posedge clk)
```

```
    clk_1 <= ~clk_1;
```

```
endmodule
```

本实验使用计数器实现分频器功能,其原理是:采用计数器计数,计数 25 000 000 次让时钟信号翻转一次,这样时钟信号频率就是 1 Hz,且占空比为 50%,用时钟信号直接驱动 LED,LED 就会按 1 Hz 频率闪烁。

本实验所使用分频器模块 fdiv:

```
module fdiv(iCLK_50, oLEDR);
```

```
    input iCLK_50;
```

```
    output oLEDR;
```

```
    reg clk_1Hz;
```

```
    reg [31:0] count; //保证能存下计数 25 000 000,可以大,不能小
```

```
always@ (posedge iCLK_50)
```

```
begin
```

```
    if(count < 25000000)
```

```
        count <= count + 1;
```

```
    else
```

```
        begin
```

```
            //计数到 25 000 000
```

```
            count <= 1;
```

```
            clk_1Hz <= ~clk_1Hz;
```

```
        end
```

```
end
```

```
assign oLEDR = clk_1Hz;
```

```
endmodule
```