



8051

单片机专题制作



邓锦城 编著

计算机实用技术系列丛书

8051 单片机专题制作

邓锦城	编著
天 奥	改编
熊可宜	审校

学苑出版社

1993

(京) 新登字 151 号

内 容 简 介

本书是针对初学者和已有一定基础的读者所编写的参考书。内容有 MCS-51 硬件结构, MCS-51 指令说明、MCS-51 系统开发过程及方法、基础实践、深入研究、D/A 转换、A/D 转换和 MCS-51 的开发工具介绍 (ICE), 内容丰富, 例子实用, 是单片机技术人员极有价值的参考资料。

欲购本书的用户, 请直接与北京 8721 信箱联系, 邮编 100080, 电话 2562329。

版 权 声 明

本书繁体字中文版原书名为《8051 单晶片专题制作》, 由松岗电脑图书资料股份有限公司出版, 版权归松岗公司所有。本书简体字的中文版版权由松岗公司授予北京希望电脑公司, 由北京希望电脑公司和学苑出版社独家出版、发行, 未经出版者书面许可, 本书的任何部分不得以任何手段复制或传播。

计算机实用技术系列丛书

8051 单片机专题制作

编 著: 邓锦城
改 编: 天 奥
审 校: 熊可宜
责任编辑: 徐建军
出版发行: 学苑出版社 邮政编码: 100032
社 址: 北京市西城区成方街 33 号
印 刷: 双青印刷厂
开 本: 787×1092 1/16
印 张: 31.5 字数: 768 千字
印 数: 1—5000 册
版 次: 1993 年 12 月北京第 1 版第 1 次
ISBN 7—5077—0806—3 / TP·17
本册定价: 35.00 元

学苑版图书印、装错误可随时退换

序 言

Intel 公司继 MCS-48 (8048) 系列单片微处理器之后, 于 1981 年又推出了 MCS-51 (8051) 单片微处理器。MCS-51 其硬件结构可说是 MCS-48 的改良版, 可惜的是软件指令并不兼容。MCS-51 程序存储器的寻址能力可达 64K (MCS-48 为 4K), 数据存储器也是 64K (MCS-48 为 256) 字节, I/O 口则有 4 个口 (MCS-48 为 3 个), 内部有 2 个 16 位计时器 (MCS-48 只有一个 8 位计数器), 并且增加了一个 MCS-48 所没有的全双工表通信口 (UART), 可谓是麻雀虽小五脏俱全。在软件指令方面, 更提供了其他任何 CPU 所没有的单位元逻辑运算指令 (或称布尔代数运算指令), 因此极适合应用在控制的场所。

本书是针对初学者和已有基础的提高人士所设计的课程, 内容有 MCS-51 硬件结构 (第 1~2 章), MCS-51 指令说明 (第 3 章)、第 4 章是为初学者而写的 MCS-51 系统开发过程及方法、基础实习、提高实习、D/A 转换、A/D 转换专题制作和 MCS-51 的开发工具介绍 (ICE), 内容丰富, 因此本书适合工科、大专电机、电子相关系作为微处理器课程的教材, 并且也可以作为单片设计工程师的参考手册。

编 者

目 录

第一章 MCS-51 的结构	1
1.1 MCS-51 芯片系列介绍	1
1.2 MCS-51 的指令	11
1.3 寻址模式	12
1.4 算术指令	13
1.5 逻辑运算指令	14
1.6 数据转移	15
1.7 布尔指令	18
1.8 相对偏移值(Relative offset)	19
1.9 CPU 的时序(Timing)	22
1.10 中断结构	25
1.11 用软件仿真第三层优先权	28
第二章 8051 和 8052 的硬件说明	29
2.1 简介	29
2.2 特殊功能寄存器(SFR)	30
2.3 I/O 口的结构和使用方法	33
2.4 寻址外部存储器	38
2.5 计时器/计数器(Timer/Counter)	39
2.6 计时器	43
2.7 串行界面	45
2.8 中断(INTERRUPT)	59
2.9 单步操作	64
2.10 复位(RESET)	64
2.11 电源打开时的复位(POWER-ON RESET)	67
2.12 节省电源模式和操作法	67
2.13 EPROM 版本	69
2.14 芯片内的振荡器	71
2.15 内部时序(TIMING)	74
2.16 MCS-51 的引脚说明	76
第三章 MCS-51 程序指引和指令集	78
3.1 存储器的组织	78
3.2 特殊功能寄存器(SFR)	83
3.3 波特率的产生方法	94
3.4 MCS-51 指令集	95

第四章 8051 的程序开发过程	138
4.1 准备开发用的设备及材料	138
4.2 学习 8051 所需的基本电路	139
4.3 广告灯的制作过程	141
4.4 将烧好程序的 8751 插入电路中测试	170
第五章 基础实验	172
5.1 广告灯	172
5.2 以二进制显示按键次数	177
5.3 以十进制显示按键次数	180
5.4 使用建表(table)的方式写广告灯程序	181
5.5 广告灯(速度由外部 DIP 开关设置)	184
5.6 计时器实验	187
5.7 UART 实验	209
5.8 布尔代数的应用	227
5.9 I/O 口控制七段显示器	229
5.10 结论	235
第六章 8051 的中断实验	236
6.1 外部中断 $\overline{\text{INT0}}$ 的实例	238
6.2 两个中断($\overline{\text{INT0}}$, $\overline{\text{INT1}}$)同时存在的实验	244
6.3 Timer0 的中断实验(跑马灯)	247
6.4 中断子程序与程序的信息传送方法	251
6.5 方波产生器	252
6.6 UART 的中断	255
6.7 多个 8751 的数据传送方法	266
第七章 提高练习	278
7.1 红绿灯控制(计时采用中断法)	278
7.2 以 I/O 控制喇叭发音	283
7.3 8 个七段显示的扫描显示法	288
7.4 时钟制作	294
7.5 模块式 LCD 显示器的使用法	306
7.6 键盘扫描	322
7.7 点阵显示	338
7.8 使用扫描法读入指拨开关的设置值	345
7.9 步进电机(Stepping Motor)	351
第八章 数字/模拟(D/A)转换接口	363
8.1 D/A 转换器	363
8.2 输出一锯齿波	366
8.3 输出正弦波的程序技巧	367
第九章 模拟/数字(A/D)转换接口	370

9.1	ADC0804 介绍	371
9.2	ADC0804 与 CPU 的通信方式	372
9.3	输入电压与转换值的关系	374
9.4	数字式电压表 (采用查询法)	375
9.5	温度表制作 (采用中断法)	380
第十章	专题制作(一)让 8051 具 PLC 的能力	389
10.1	PLC 的原理	389
10.2	功能编程	392
10.3	电路图	392
10.4	PLC 指令使用法	392
10.5	软件编程	395
10.6	PLC 指令原理	398
10.7	PLC.INC 的使用法	427
第十一章	专题(二)电话遥控器	428
11.1	电话线的信号分析	428
11.2	电话遥控器的功能编程	428
11.3	电路说明	429
11.4	功能说明	433
11.5	系统软件框图	436
11.6	程序清单	442
11.7	子程序功能说明	469
第十二章	ICE 定义用途及如何选择	427
12.1	ICE 的定义	472
12.2	ICE 的用途	474
12.3	ICE 的选择	474
12.4	ICEPET 8051 简介	475
12.5	IPD51 命令解说	478
12.6	Bice8051 简介	482
12.7	软件命令功能	483
12.8	如何产生 ICEPET 或 BICE 所需的符号文件(filename.STD)	486
12.9	后记	486
附录 A	8051 的特殊功能寄存器(SFR)	487
附录 B	连接器的符号表输出格式	492
附录 C	连接器的输出格式	494
附录 D	编译器的出错信息(Error Messages)	497

第一章 MCS-51 的结构

1.1 MCS-51 芯片系列介绍

MCS-51 系列微处理器包含有很多种芯片，如表 1-1 所列。其结构方块图如图 1-1 所示。

表 1-1 MCS-51 微处理器。

名称	ROMLESS	EPROM	ROM(字节)	RAM(字节)	16 位计时器	电路形式
8051	8031	(8751)	4K	128	2	HMOS
8051AH	8031AH	8751H	4K	128	2	HMOS
8051AH	8032AH	8751BH	8K	128	2	HMOS
80C51BH	80C31BH	87C51	2K	128	2	CHMOS

8051

8051 是 MCS-51 系列里最原始的一块芯片，在 1981 年就已制造生产，此时 8051 的功能如下：

- ☐ 专为控制应用所设计的八位 CPU。
- ☐ 加强了布尔代数（单位逻辑）的运算能力。
- ☐ 32 条双向且可被独立寻址的 I/O 线。
- ☐ 芯片内有 128 字节可供存储数据的 RAM。
- ☐ 内部有两个 16 位计时器（8052 有 3 个）。
- ☐ 具有全双工 UART。
- ☐ 5 个中断源，且具有两级（高 / 低）优先权顺序的中断结构。
- ☐ 芯片内有时钟(clock)振荡器线路。
- ☐ 芯片内有 4K(8K / 8052)字节的程序存储器(ROM)。
- ☐ 程序存储空间可达 64K 字节。
- ☐ 数据存储空间可寻址到 64K 字节。

8031 与 8051 不同之处是 8031 内部没有程序存储器(ROM)，因此 8031 必须从外部程序存储器(ROM / EPROM)提取指令。

8751 是 8051 的 EPROM 版，它已不再生产，取而代之的是 8751H。

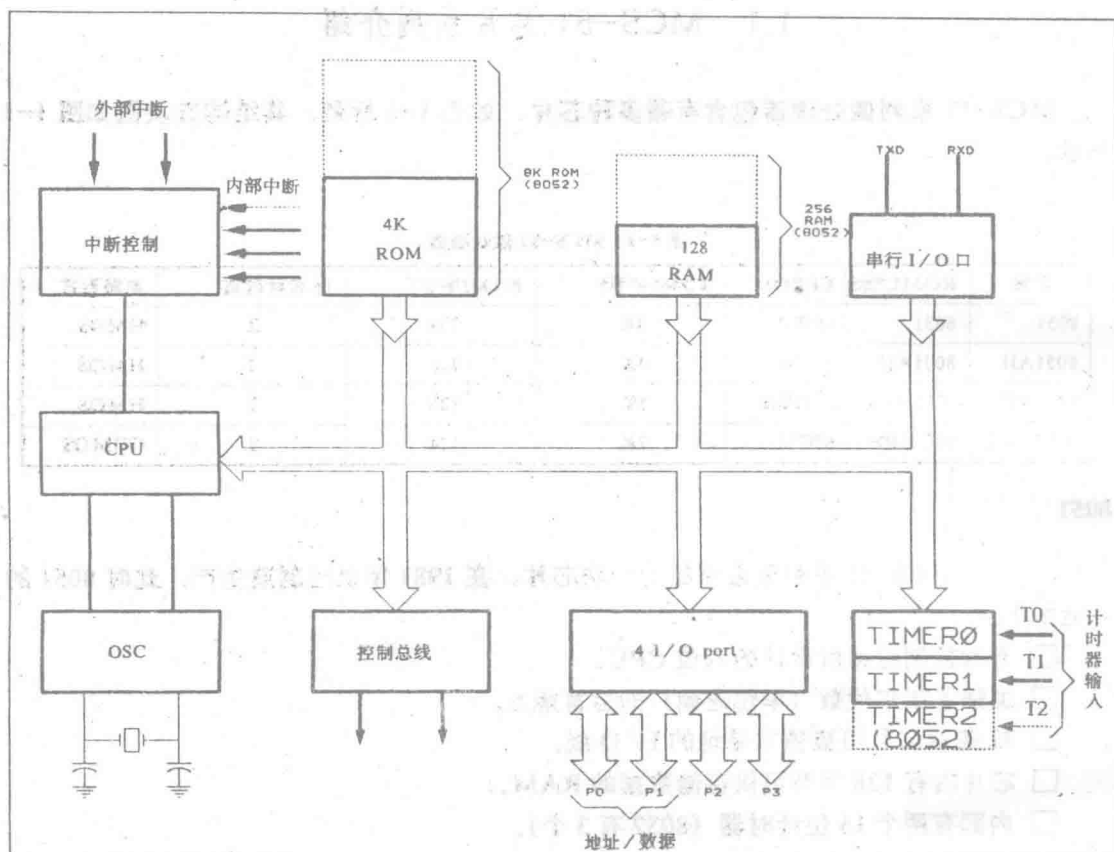


图 1-1 MCS-51 / 8051AH 的方块图

8051AH

8051AH 与 8051 的功能相同，只是 8051AH 是以 HMOS II 的技术制造，其引脚与 8051 完全兼容。

8051AH 系列中，内部没有程序存储器(ROM)的版本是 8031AH;而 8751H 则为 EPROM 版本。

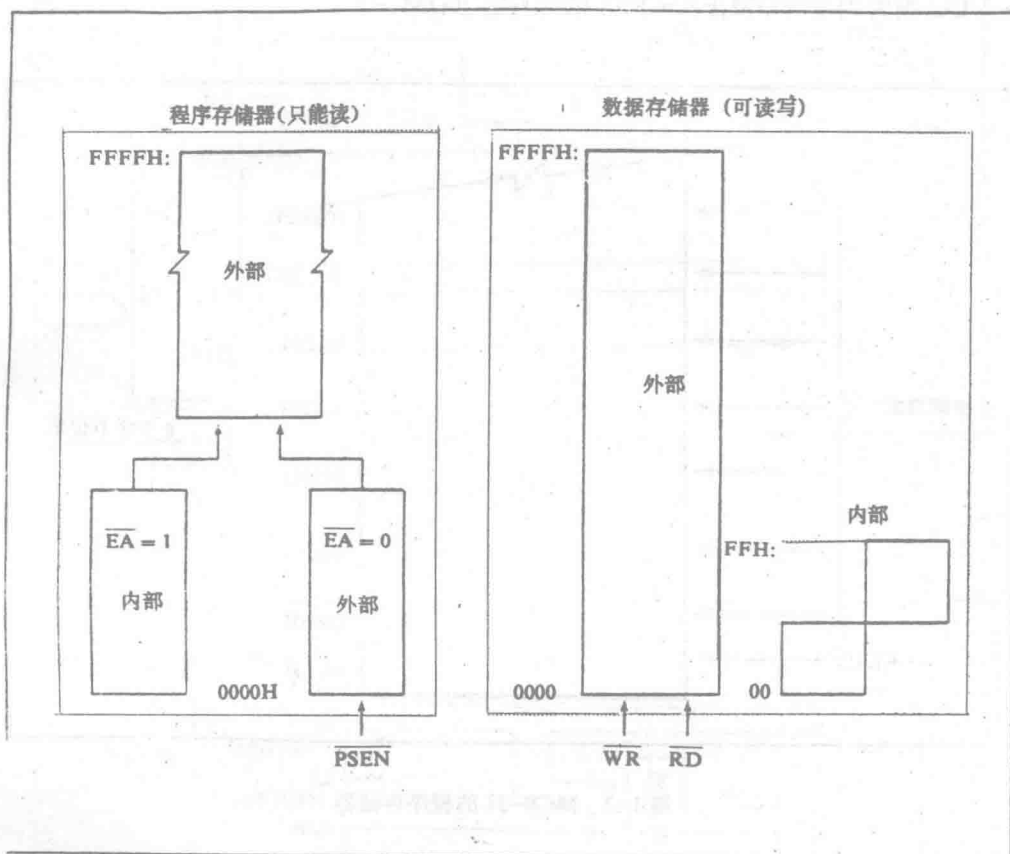


图 1-2 MCS-51 的存储器结构

程序存储器

在图 1-3 中画出了程序存储器较低地址的部分，当 MCS-51 的 CPU 被复位(Reset)后，会从 0000H 开始运行程序。

如图 1-3 所示，每一个中断，在程序存储器中有一个指定的地址，当中断产生且被接受时，会使 CPU 跳至那个指定的地址开始运行中断子程序，例如 UART 的中断地址是在 0023H，如果 UART 被使用，则它的中断服务程序必需由 0023H 这个地址开始。如果这个中断未被使用，则它的服务程序的地址可作一般程序存储器使用。

中断服务程序的地址空间都编程成 8 位字节的长度，0003H 为第 0 号外部中断 (INT0)；000BH 为 0 号计时器 (TIMER0)；0013H 为第 1 号外部中断 (INT1)；001BH 为第 1 号计时器 (TIMER1)；0023H 为串行口 (UART)；002BH 为第 2 号计时器 (8052 才有 TIMER2)。

如果中断服务程序足够短的话 (例如用在控制的场合里就是如此)，则此中断服务程序可完全放在这八个字节里。较长的服务程序可使用跳转指令 (LJMP, AJMP) 以跳过

其它的中断地址空间。

程序存储器的最低 4K (在 8052AH 为 8K) 字节, 可以是芯片内部的 ROM 或是外部的 ROM(EPROM), 其选择方式是由 MCS-51 的 EA 这支引脚加以选择; 若 $EA = VCC$ 则为内部 ROM, $EA = VSS$ 则为外部 ROM。

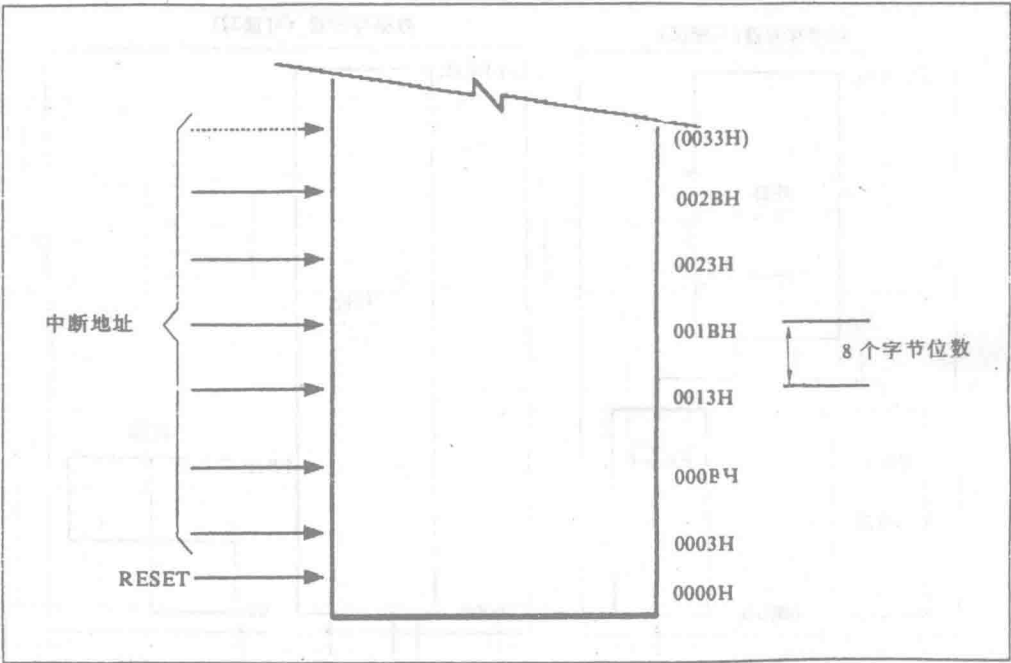


图 1-3 MCS-51 的程序存储器

在 8051 系列里, 如果 EA 接在 VCC 上, 地址 0000H~0FFFH 的程序是由内部 ROM 提供, 1000H~FFFFH 的程序则由外部的 ROM 提供。

在 8052AH 系列里, 若 EA 接在 VCC 时, 则 0000H~1FFFH 的程序是由内部 ROM 提供; 2000H~FFFFH 由外部 ROM 提供。

如果 EA 接至 VSS, 则所有的程序都由外部 ROM 提供。因 8031、8032AH 等内部没有 ROM, 因此必须将它的 EA 接至 VSS, 使它们可以直接运行外部程序。

$\overline{PSEN}$ 为读取外部 ROM 的激发信号, 它是用在所有外部程序的读取; $\overline{PSEN}$ 在 CPU 读取内部程序时不操作。

运行外部程序的硬件结构如图 1-4 所示。请注意共有 16 条 I/O(P0 和 P2)被连接成总线的功能, 以作为外部程序的程序存储器的读取界面。P0 被当作外部地址/数据总线之用; 它首先用作地址总线, 以输出程序计数器的低字节 (PCL), 然后进入高阻抗状态, 以等待程序存储器输出指令码(OP Code), 在程序计数器低字节(PCL)有效的同时, ALE 信号会将它锁入地址锁存器(Address Latch)里, 在这同时, 地址的高字节(PCH)也会从 P2 输出。最后 $\overline{PSEN}$ 会激发 EPROM, 然后指令码就被读入微处理器中。

程序存储器的地址一定是 16 位宽, 就算你只用了低于 64K 字节时也是如此, 它是使

用了两个八位的 I/O 口(P0 和 P2)以寻址外部程序存储器。

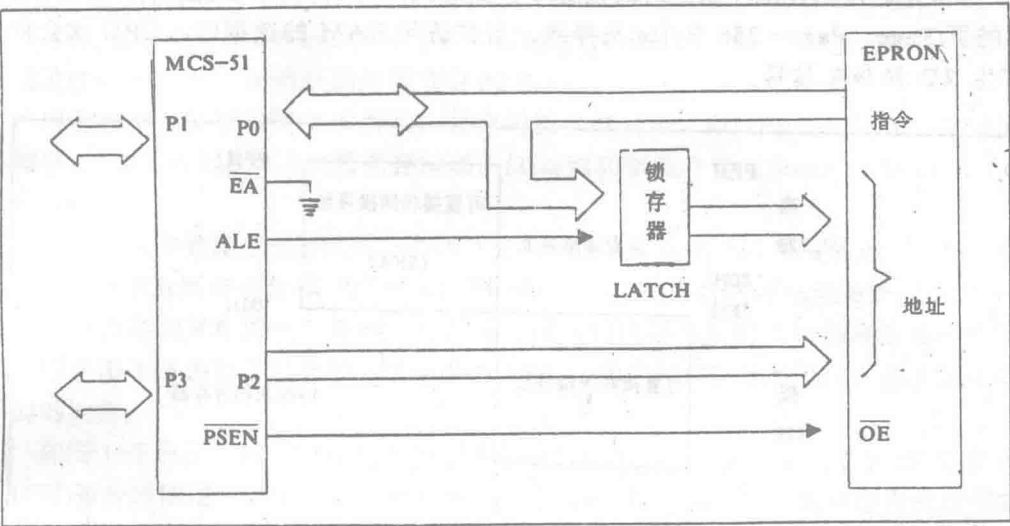


图 1-4 运行外部程序存储器

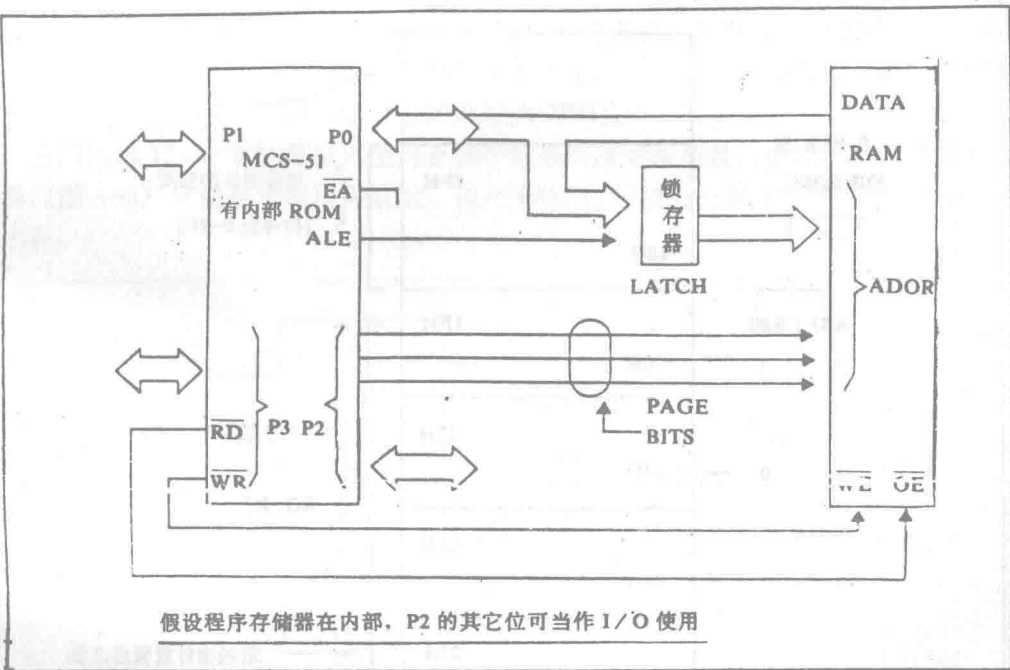


图 1-5 寻址外部数据存储器

数据存储器

在图 1-2 的右半部画出了 MCS-51 可以有内部和外部数据存储器，而图 1-5 画出了

寻址 2K 字节外部数据存储器的硬件结构。在这个例子里，CPU 是运行内部程序存储器；P0 当作寻址外部数据存储器时的地址 / 数据总线，而 P2 的 3 条线(P2.0~P2.2)当作 RAM 的页(Page、Page=256 Bytes)选择线。当在访问 RAM 的数据时，CPU 就会依需要产生 RD 和 WR 信号。

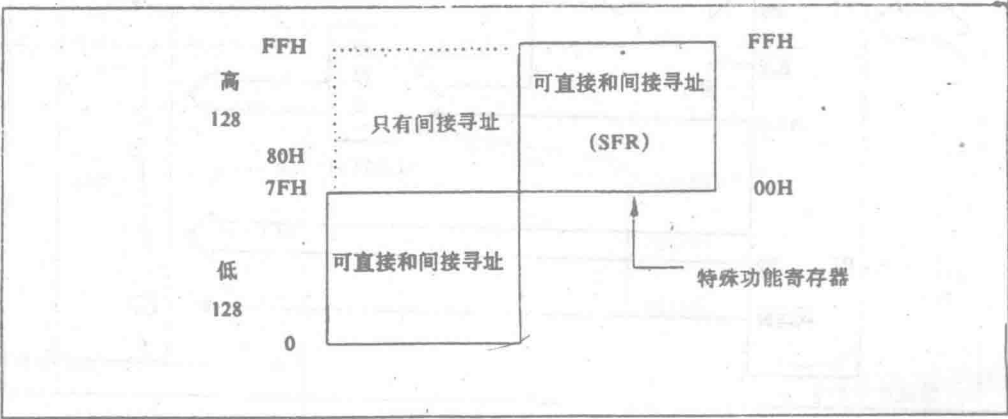


图 1-6 内部数据存储器

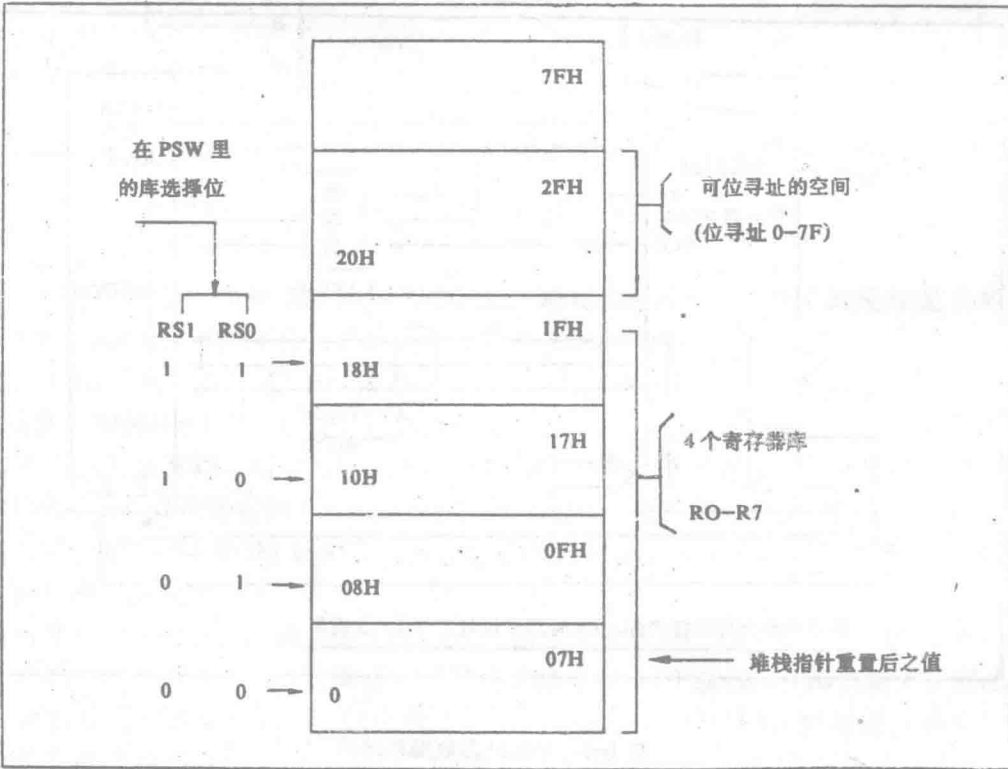


图 1-7 内部 RAM 的较低 128 字节

要寻址 64K 字节外部数据存储器也是可以的。外部数据存储器地址可以是一个字节(8 位), 也可以是两个字节(16 位)。当使用一个字节的地址时, 通常配合其它一条或多条 I/O 线合起来寻址以页(Page)为单位的外部数据存储器, 如图 1-5, 也可以使用两个字节的地址(16 bit), 但此时地址的高字节由 P2 输出。

内部数据存储器如图 1-6 所示, 其空间被分成三块, 即(1)较低地址 128 字节的数据存储器; (2)较高 128 字节的数据存储器; (3)特殊功能寄存器 (Special Function Register 简称 SFR)。

内部数据存储器的地址只有一个字节宽, 也就是只能到 256 字节的空间, 但只要简单的区分内部 RAM 的寻址模式即可寻址到 384 字节。使用直接寻址法去访问高于 7FH 地址时, 可以取到其中的一个存储空间, 另外使用间接寻址法时又可访问到另一个存储空间, 因此图 1-6 画出了较高的 128 字节与 SFR 使用了相同的地址空间。但实际上是两个不同的地方。

如图 1-7 所示, MCS-51 的所有版本都有较低的 128 字节。其中最低的 32 字节(00H~1FH)被分成四组(每组八个字节)寄存器库(Register Bank), 程序指令称这些寄存器为 R0、R1、R2、R3、R4、R5、R6 和 R7。在程序状态字寄存器(PSW)里, 其中有两个位(RS1、RS0)可以选择哪一个寄存器库被使用。这种安排方式可以使得程序存储器的使用效率大增, 因为寄存器指令比直接寻址法更短。

四个寄存器库下面 16 个字节(20H~2FH)被编程成可用位寻址(bit-addressable, 每个位有一地址)的存储器。MCS-51 的指令集里有很多可以处理单个位的指令, 而在这 16 个字节的 128 个位可以直接被这些指令加以寻址。在这一区的位址是 00H~7FH(例如 20H.0 的位地址为 00、2FH.7 这个位的地址为 7FH)。

在较低的 128 个字节都可以使用直接寻址或间接寻址法加以访问; 但较高地址的 128 字节(图 1-8)只能使用间接寻址法。但是 8051 内部没有较高 128 字节, 仅 8052AH 内部才有。

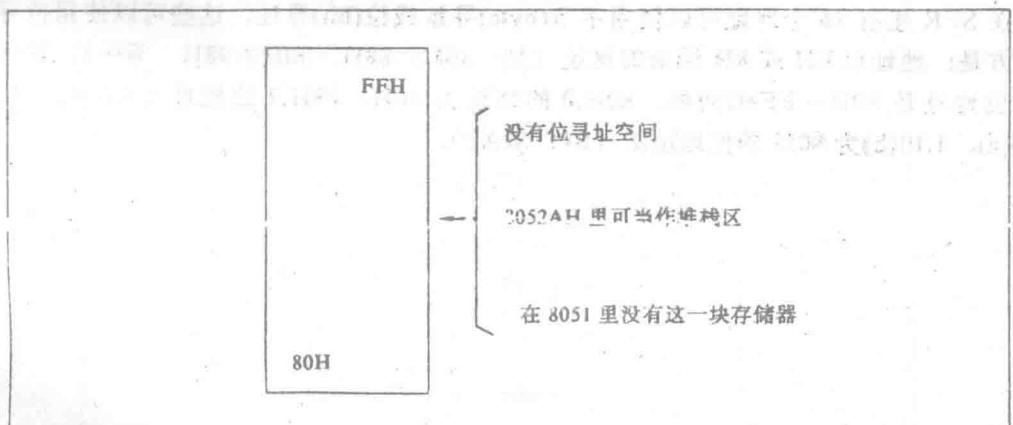


图 1-8 内部 RAM 里的较高 128 字节

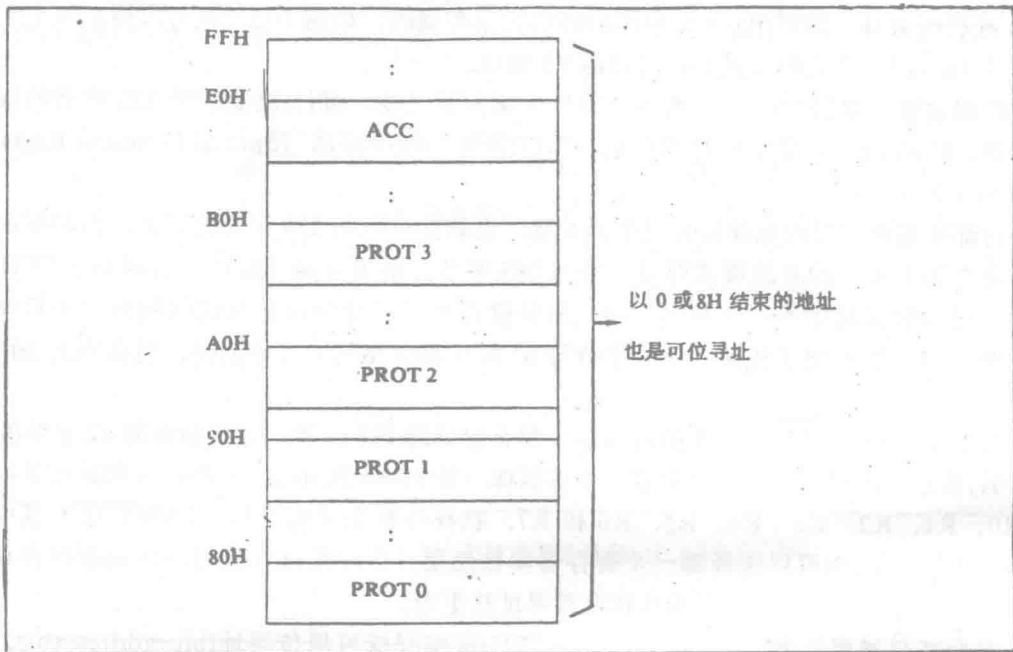


图 1-9 SFR 的空间

图 1-9 大略画出特殊功能寄存器(SFR)的地址空间, SFR 内包含有 I/O 口的锁存器(Latch)、计时器和外设控制寄存器等。而这些寄存器只能使用直接寻址法加以访问。一般来说, 所有 8051 系列微处理器的 SFR 都相同, 且地址也相同。但是增强型的 8051 (如 8052AH) 里所增加的 SFR, 可能其他的 8051 没有。

在 SFR 里有 16 个地址可以使用字节(byte)寻址或位(bit)寻址, 这些可以使用位寻址的地方是: 地址以 0H 或 8H 结束的地址 (如: 80H、88H、90H、98H、等...); 这些字节的位地址是 80H~FFH(例如: 80H.0 的地址为 80H、88H.2 的地址为 8AH)。如图 1-10(a), 1.10(b)为 8051 的位地址图 (BIT MAP)。

7FH	一般数据存放区或堆栈区							
2FH	7E	7E	7D	7C	7B	7A	79	78
2EH	77	76	75	74	73	72	71	70
2DH	6F	6E	6D	6C	6B	6A	69	68
2CH	67	66	65	64	63	62	61	60
2BH	5F	5E	5D	5C	5B	5A	59	58
2AH	57	56	55	54	53	52	51	50
29H	4F	4E	4D	4C	4B	4A	49	48
28H	47	46	45	44	43	42	41	40
27H	3F	3E	3D	3C	3B	3A	39	38
26H	37	36	35	34	33	32	31	30
25H	2F	2E	2D	2C	2B	2A	29	28
24H	27	26	25	24	23	22	21	20
23H	1F	1E	1D	1C	1B	1A	19	18
22H	17	16	15	14	13	12	11	10
21H	0F	0E	0D	0C	0B	0A	09	08
20H	07	06	05	04	03	02	01	00
1FH	RB3							
	RB2							
	RB1							
	RB0							
00H								

图 1-10(a) RAM 里的位地址图

FFH									
F0H	F7	F6	F5	F4	F3	F2	F1	F0	B
E0H	E7	E6	E5	E4	E3	E2	E1	E0	ACC
	CY	AC	F0	RS1	RS0	OV		P	
D0H	D7	D6	D5	D4	D3	D2	D1	D0	PSW
				PS	PT1	PX1	PT0	PX0	
B8H	—	—	—	BC	BB	BA	B9	B8	1P
B0H	B7	B6	B5	B4	B3	B2	B1	B0	P3
A8H	AF	—	—	AC	AB	AA	A9	A8	1E
A0H	A7	A6	A5	A4	A3	A2	A1	A0	P2
	SM0	SM1	SM2	REN	TB8	RB8	T1	R1	
98H	9F	9E	9D	9C	9B	9A	99	98	SCON
90H	97	96	95	94	93	92	91	90	P1
	TF1	TR1	TF0	TR0	1E1	1T1	1E0	1T0	
88H	8F	8E	8D	8C	8B	8A	99	88	TCON
80H	87	86	85	84	83	82	81	80	P0

图 1-10(b) SFR 里的位地址图