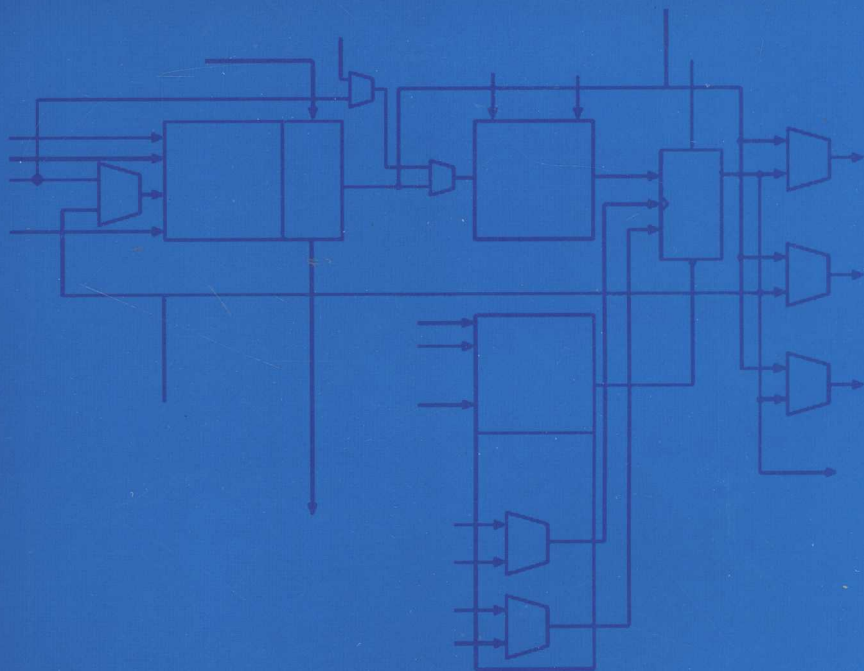


数字电路应用

唐智杰 朱方文 编著



上海大学出版社

数字电路应用

唐智杰 朱方文 编著

上海大学出版社

· 上海 ·

内 容 提 要

本教材以“从基础理论出发,以实际应用为切入点,教学与实践相结合”为主线,采用从简单到复杂,从一般到特殊的演绎方法,主要讲述数字电路基础知识、大规模集成电路设计与应用、Verilog HDL 语言设计方法和 Quartus II 应用软件的使用技术。同时,本教材引进实例设计与实验环节,方便有效地通过计算机来实现多个实例的设计与验证,加深学生对概念、方法 and 应用技巧的理解,并能够加以应用。本教材结构清楚、层次分明、重点突出,注重理论与实践相结合。

本教材可作为高等工科院校电子技术、自动控制及相近专业本科高年级学生和研究生教材,也作为广大科研工作者、工程技术人员以及高等院校教师的参考书。

图书在版编目(CIP)数据

数字电路应用 / 唐智杰,朱方文编著. —上海:
上海大学出版社,2015. 11
ISBN 978-7-5671-2003-7

I. ①数… II. ①唐… ②朱… III. ①数字电路—高等学校—教材 IV. ①TN79

中国版本图书馆 CIP 数据核字(2015)第 257498 号

责任编辑 王悦生 封面设计 柯国富
技术编辑 章 斐

数字电路应用

唐智杰 朱方文 编著

上海大学出版社出版发行

(上海市上大路 99 号 邮政编码 200444)

(<http://www.press.shu.edu.cn> 发行热线 021-66135112)

出版人:郭纯生

*

南京展望文化发展有限公司排版

上海上大印刷有限公司印刷 各地新华书店经销

开本 787×1092 1/16 印张 14.75 字数 314 千字

2015 年 11 月第 1 版 2015 年 11 月第 1 次印刷

ISBN 978-7-5671-2003-7/TN·016 定价:38.00 元

前 言

随着数字电子技术和计算机应用技术的迅速发展,数字电路已广泛应用到各个领域。特别是大规模集成电路的应用与发展,使得数字电路应用进入到了崭新的阶段。

如何从数字电路基础理论出发,逐步完成简单设计,进而实现大规模集成数字电路的应用设计,是本书所要实现的主要任务。

本书主要讲述数字电路基础知识、大规模集成电路设计与应用、Verilog HDL 语言设计方法和 Quartus II 应用软件的使用技术。同时,引进实例设计与实验环节,方便有效地通过计算机来实现多个实例的设计与验证,加深读者对概念、方法和应用技巧的理解,并能够加以应用。学习本书的读者应该是已经学过数字电路基础知识的,本书关于数字电路的部分只做回顾性介绍。

本书的主要特点如下:

(1) 以“从基础理论出发,以实际应用为切入点,教学与实践相结合”这样一条主线,采用从简单到复杂,从一般到特殊的演绎方法来介绍内容,力求通俗易懂;

(2) 在教材中广泛使用 Verilog HDL 设计语言和 Quartus II 应用软件,对每个应用实例配备 Verilog HDL 程序。通过程序学习和实践,读者可以对所学的内容更容易接受,而且有更加深刻的理解,也提高了读者的学习兴趣;

(3) 结合科学技术发展的最新发展动态和设计理念,采用业内先进的大规模集成电路构架实验平台,让读者掌握最新的数字化电路设计技术。

本书在编写过程中,得到了上海大学“机械电子工程”国家重点学科的支撑,在此表示衷心的感谢。

由于编者水平有限,本书在内容取舍、编写方面难免存在疏漏,恳请广大读者批评指正。

目 录

第 1 章 绪论	001
1.1 什么是数字电路	001
1.2 数字电路的发展及应用	002
1.3 数字电路设计方法	003
1.4 课程应用模型	005
第 2 章 数字电路基础	007
2.1 数制和码制	007
2.1.1 基本概念	007
2.1.2 二进制与十进制	008
2.1.3 八进制与十六进制	009
2.1.4 码制	010
2.2 逻辑代数基础	011
2.2.1 逻辑运算	011
2.2.2 基本规则	013
2.3 逻辑函数	014
2.3.1 逻辑函数及其表示方法	014
2.3.2 逻辑函数的标准形式	015
2.3.3 逻辑函数的代数化简	015
2.3.4 卡诺图化简法	016
习题	019
第 3 章 逻辑电路	021
3.1 门电路	021
3.1.1 基本门电路	021
3.1.2 常用集成门电路	025

3.2	组合逻辑电路	029
3.2.1	组合电路的分析和设计	029
3.2.2	组合逻辑电路的竞争与冒险	031
3.2.3	常用的集成组合逻辑电路	032
3.3	时序逻辑电路	046
3.3.1	触发器	046
3.3.2	典型触发器	047
3.3.3	典型集成触发器	055
3.3.4	时序逻辑电路的分类	056
3.3.5	同步时序逻辑电路分析与设计	057
3.3.6	异步时序逻辑电路的分析和设计	061
3.3.7	计数器	065
3.3.8	寄存器	069
	习题	070
第4章	大规模数字集成电路	074
4.1	半导体存储器	074
4.1.1	只读存储器	075
4.1.2	随机存储器	077
4.2	可编程逻辑器件	079
4.2.1	简单可编程逻辑器件	079
4.2.2	复杂可编程逻辑器件(CPLD)	085
4.2.3	现场可编程门阵列(FPGA)	087
4.3	常用 CPLD/FPGA 器件	089
4.3.1	Altera 公司产品	089
4.3.2	Xilinx 公司产品	090
4.3.3	Lattice 公司产品	091
	习题	092
第5章	Verilog HDL 数字设计基础	094
5.1	Verilog HDL 简介	094
5.2	语法基本要素	095
5.3	模块的结构	099
5.3.1	模块的介绍	099
5.3.2	模块的调用	101

5.4	数据类型与表达式	102
5.4.1	线网型变量	103
5.4.2	寄存器型变量	106
5.5	运算符	110
5.5.1	操作数	110
5.5.2	Verilog HDL 的运算符	112
5.6	赋值语句	115
5.6.1	连续赋值语句	115
5.6.2	线网声明赋值	115
5.6.3	过程赋值语句	116
5.7	结构说明语句	117
5.8	条件语句	117
5.8.1	if-else 语句	117
5.8.2	case 语句	118
5.9	循环语句	119
5.9.1	forever 循环语句	119
5.9.2	repeat 循环语句	119
5.9.3	while 循环语句	119
5.9.4	for 循环语句	120
5.10	块语句	120
5.10.1	顺序语句块	120
5.10.2	并行语句块	121
5.11	结构语句	122
5.11.1	initial 语句	122
5.11.2	always 语句	123
5.12	系统任务	126
5.12.1	任务	126
5.12.2	任务定义	126
5.12.3	任务调用	127
5.13	函数语句	127
5.13.1	函数定义	128
5.13.2	函数调用	129
5.13.3	函数的使用规则	129
5.13.4	task 和 function 的区别	129
5.14	常用的系统任务和函数	130

5.14.1	\$display 和 \$write	131
5.14.2	系统任务 \$monitor	133
5.14.3	系统函数 \$time 和 \$realtime	133
5.14.4	系统任务 \$finish 和 \$stop	134
5.14.5	系统任务 \$readmem	135
5.14.6	系统任务 \$random	135
5.14.7	文件输入/输出任务	136
5.15	编译预处理	136
5.15.1	'define 和 'undef	137
5.15.2	'ifdef、'else 和 'endif	137
5.15.3	'default_nettype	137
5.15.4	'include	137
5.15.5	'resetall	138
5.15.6	'timescale	138
5.15.7	'unconnected_drive 和 'nounconnected_drive	139
	习题	140
第 6 章	Quartus II 功能及应用	141
6.1	Quartus II 软件简介及特点	141
6.2	Quartus II 软件开发流程	141
6.2.1	设计输入	143
6.2.2	综合	143
6.2.3	布局布线	143
6.2.4	编译和配置	144
6.2.5	仿真	144
6.2.6	调试	147
6.2.7	系统级设计	148
6.3	Quartus II 软件的使用举例	148
6.3.1	创建 Quartus II 工程	148
6.3.2	设计输入	154
6.3.3	工程配置及时序约束	159
6.3.4	编译	161
6.3.5	器件与引脚设定	161
6.3.6	功能仿真	163
6.3.7	时序仿真	166

6.3.8 机器编程和配置	167
6.4 Quartus II 下载及安装建议	169
第 7 章 基础应用实例	170
7.1 基本门电路设计实例	170
7.1.1 基本逻辑门	170
7.1.2 三态门电路	172
7.1.3 总线缓冲器	173
7.2 组合逻辑电路设计实例	174
7.2.1 逻辑函数的实现	174
7.2.2 多路数据选择器	176
7.2.3 数据分配器	177
7.2.4 比较器	178
7.2.5 优先编码器	179
7.2.6 3 线-8 线译码器	181
7.2.7 BCD-七段显示译码器	183
7.2.8 码制转换器	184
7.3 加法器	185
7.3.1 半加器	185
7.3.2 全加器	187
7.4 减法器	188
7.4.1 半减器	188
7.4.2 全减器	189
7.5 时序逻辑电路设计实例	190
7.5.1 触发器	190
7.5.2 计数器	195
7.5.3 寄存器	196
7.5.4 移位寄存器	198
第 8 章 高级应用实例	200
8.1 投票表决器	200
8.1.1 功能要求	200
8.1.2 设计实现	200
8.1.3 仿真结果	201

8.2	序列信号发生器	201
8.2.1	功能要求	201
8.2.2	设计实现	202
8.2.3	仿真结果	203
8.3	分频器	203
8.3.1	功能要求	203
8.3.2	设计实现	204
8.3.3	仿真结果	204
8.4	交通灯控制器	205
8.4.1	功能要求	205
8.4.2	设计实现	205
8.4.3	仿真结果	208
8.5	颗粒物罐装系统	209
8.5.1	功能要求	209
8.5.2	设计实现	209
8.5.3	仿真结果	210
附录 A	参考系统硬件原理图	212
附录 B	参考系统管脚对应表	219
参考文献		223

第 1 章

绪 论

数字电路是一门技术基础课程,既有丰富的理论体系,又有很强的实践性。全书共分 8 章,系统地介绍了数字电路基础、逻辑电路、大规模数字集成电路、Verilog HDL 数字设计基础、Quartus II 功能及应用、基础应用实例和高级应用实例的相关内容。本书语言精练,深入浅出,强化集成电路及应用,注重实用知识,加强理论与实际的相结合,从实例中培养读者的动手实践能力。

1.1 什么是数字电路

在电子技术中,被传送和处理的信号可以分为两类:模拟信号和数字信号。

模拟信号(Analog Signal)是指在时间和数值上均连续的信号,例如在对速度、压力、温度、电场、磁场等物理量的采集和处理时,这些物理量通过传感器转变成电信号,这样的电信号成为模拟信号。用于传递、处理模拟信号的电子电路称为模拟电路(Analog Circuit)。

数字信号(Digital Signal)是指在时间和数值上均离散的信号,例如在 MP3、U 盘等中传输和存储的数据信号。对数字信号进行传递、处理的电子电路称为数字电路(Digital Circuit)。一般来说数字信号是在两个稳定状态之间做跳跃式变化,它有电位型和脉冲型两种表示形式:用高低不同电位信号表示数字 1 和 0 的是电位型表示法;用有无脉冲表示数字 1 和 0 的是脉冲型表示法。

如图 1-1 所示是典型的模拟信号和数字信号的信号波形图。

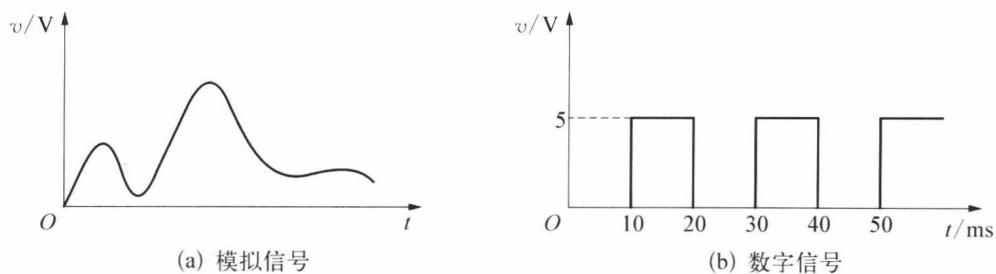


图 1-1 信号波形图

数字电路与模拟电路相比,数字电路具有以下优点:

- (1) 便于集成化和系列化生产。
- (2) 工作可靠性高、性能稳定、抗干扰能力强。
- (3) 数字信号便于存储、传输和压缩。
- (4) 数字信号保密性好,便于加密。

1.2 数字电路的发展及应用

电子技术与我们的生活密不可分,我们日常生活中使用的各种电器——电视机、收音机、摄像机、DVD 播放机、移动电话、数码照相机、计算器等,都是利用电子技术生产出来的产品。

电子技术日益广泛的应用是和电子器件的不断发展紧密相连的。20 世纪初首先得到推广应用的电子器件是真空电子管。它是在抽成真空的玻璃或金属外壳内安置特制的阳极、阴极、栅极和加热用的灯丝而构成的。电子管的发明引发了通信技术的革命,产生了无线电通信和早期的无线电广播和电视。这就是电子技术的“电子管时代”。由于电子管在工作时必须通过灯丝将阴极加热到数千摄氏度的高温以后,阴极才能发射出电子流,所以这种电子器件不仅体积大、笨重,而且耗电量大、寿命短、可靠性差。因此,各国的科学家开始致力于寻找性能更优越的电子器件。

1947 年美国贝尔实验室的科学家巴丁 (Bardeen)、布莱顿 (Brattain) 和肖克利 (Shockley) 发明了晶体管(即半导体三极管)。由于它是一种固体器件,而且不需要灯丝加热,所以不仅体积小、重量轻、耗电省,而且寿命长,可靠性也大为提高。从 20 世纪 50 年代初开始,晶体管在几乎所有的应用领域中逐渐取代了电子管,导致了电子设备大规模的更新换代。同时,也为电子技术更广泛的应用提供了有利条件,用晶体管制造的计算机开始在各种民用领域得到了推广应用。

1960 年又诞生了新型的金属-氧化物-半导体场效应三极管(MOSFET),为后来大规模集成电路的研制奠定了基础。我们把这一时期叫做电子技术的“晶体管时代”。为了满足许多应用领域对电子电路微型化的需要,美国德克萨斯仪器公司(Texas Instruments)的科学家吉尔伯(Kilby)于 1959 年研制成功了半导体集成电路(Integrated Circuit, IC)。由于这种集成电路将为数众多的晶体管、电阻和连线组成的电子电路制作在同一块硅半导体芯片上,所以不仅减小了电子电路的体积,实现了电子电路的微型化,而且还使电路的可靠性大为提高。从 20 世纪 60 年代开始,集成电路大规模投放市场,并再一次引发了电子设备的全面更新换代,开创了电子技术的“集成电路时代”。随着集成电路制造技术的不断进步,集成电路的集成度(每个芯片包含的三极管数目或门电路的数目)不断提高。在不足 10 年的时间里,集成电路制造技术便走完了从小规模集成(Small Scale Integration, SSI, 每个芯片包含 10 个以内逻辑门电路)到中规模集成(Medium

Scale Integration, MSI, 每个芯片包含 10~1 000 个逻辑门电路), 再到大规模集成 (Large Scale Integration, LSI, 每个芯片包含 1 000~10 000 个逻辑门电路) 和超大规模集成 (Very Large Scale Integration, VLSI, 每个芯片包含 10 000 个以上逻辑门电路) 的发展过程。

自 20 世纪 70 年代以来, 集成电路基本上遵循着摩尔定律 (Moore's Law) 发展进步, 即每一年半左右集成电路的综合性能提高 1 倍, 每三年左右集成电路的集成度提高 1 倍。

目前集成电路制造工艺可以加工的最小尺寸已经缩小到了 16 nm, 能将 1 亿以上的晶体管制作在一片硅片上。现在已经可以把一个复杂的电子系统 (例如数字计算机) 制造在一个硅片上, 形成所谓的“片上系统” (System On Chip, SOC)。高集成度、高性能、低价格的大规模集成电路批量生产并投放市场, 极大地拓展了电子技术的应用空间。它不仅促成了信息产业的大发展, 而且成为改造所有传统产业的有力的手段。集成电路的普遍应用对工业生产和国民经济的影响, 不亚于当年蒸汽机、电动机的普遍应用对工业生产和国民经济的影响。因此, 也有人把 20 世纪中期以来的这一段历史时期叫做“硅片时代”。

随着数字电子技术和计算机应用技术的迅速发展, 数字电路已广泛应用到各个领域。特别是大规模集成电路的应用与发展, 使得数字电路应用进入到了崭新的阶段。

近年来, 可编程逻辑器件 (CPLD) 和现场可编程门阵列 (FPGA) 的飞速进步, 使数字电子技术开创了新局面, 不仅规模大, 而且将硬件与软件相结合, 使器件的功能更加完善, 使用更灵活。

1.3 数字电路设计方法

传统的数字电路设计采用基于“人工”的方式来完成的, 具体步骤如下:

(1) 设定设计目标。根据所需要完成的功能或需求, 进行目标设定和变量确定。

(2) 给定真值表。确立各变量与输入、输出之间的关系, 获得设计目标的真值表描述。

(3) 真值表化简。可以采用卡诺图化简或函数化简法进行化简。

(4) 根据现有的逻辑电路, 获得最简表达式。可以有“与或式”或者“或与式”。

(5) 采用逻辑电路实现电路。完成目标系统板的电路设计与逻辑电路的焊接与连接线。

(6) 系统调试和验证。

图 1-2 所示为传统的数字电路设计流程。

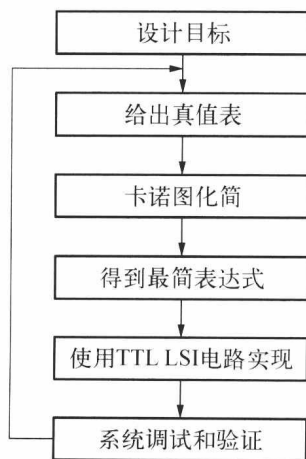


图 1-2 传统数字电路设计流程

传统设计方法存在以下不足：

(1) 设计常常受到设计者的经验及市场器件情况等因素限制，线路板采用手工布线，且没有明显的规律可循。

(2) 系统测试必须在电路板制作完成后进行。如果发现系统设计需要修改，则需要重新制做电路板，重新购买器件，重新调试与修改设计。整个修改过程花费大量的时间与经费。

(3) 随着系统目标的复杂程度增加，设计难度就会大幅度提高，调试难度急剧增加。

(4) 设计电路与系统目标密切相关，功能确定以后，电路可移植性比较差。

由于上述原因和新型电子器件(FPGA/CPLD 等)的不断发展，采用基于 EDA 设计方法的现代数字电路设计方法得到了广泛应用。

FPGA/CPLD 的设计流程如图 1-3 所示，具体步骤如下：

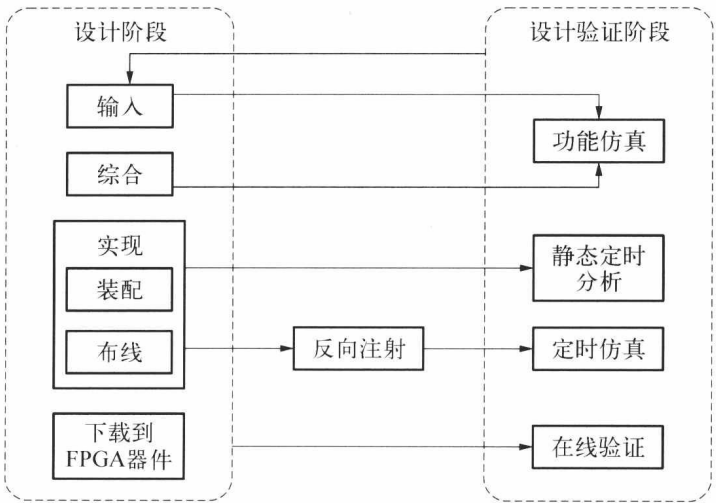


图 1-3 FPGA/CPLD 的设计流程图

(1) 设定设计目标。根据所需要完成的功能或需求，进行目标设定和变量确定。

(2) 系统功能分解。根据系统功能，层层分解和简化，把整个系统分解为各个子系统和功能块。

(3) 功能设计与仿真。采用 EDA 软件实现各个功能块程序的设计与仿真。

(4) 系统综合。实现所有系统功能块的拼接与综合，然后进行 EDA 软件仿真、测试与验证。

(5) 系统电路设计与测试。完成系统电路的设计与测试。

(6) 功能验证。整个系统功能的在线测试与验证。

通过对比，我们可以清楚地看到，FPGA/CPLD 的设计过程中采用了“自顶向下”的层次化设计理念，具有以下优点：

(1) 系统可以采用软件自动综合布局布线，减少了人工干预。

(2) 各个模块独立设计和仿真验证,便于移植。

(3) 进行复杂系统设计时,可以不受硬件平台的约束,可以采用软件 EDA 自行设计与验证。

(4) 系统功能调整时,硬件的调整相对比较少,更多的偏向于软件设计,缩短开发周期,节约了成本。

1.4 课程应用模型

数字电路系统是一个综合复杂的电路系统,本书将以一个“颗粒物灌装系统”模型为应用实例,逐步探讨传统数字电路设计和 FPGA/CPLD 的应用设计之间的关联和衔接。

“颗粒物灌装系统”工作原理示意图如图 1-4 所示,该系统原图来自 Thomas L. Floyd 所著 *Digital Fundamentals*(《数字基础》,科学出版社)。系统工作流程如下:

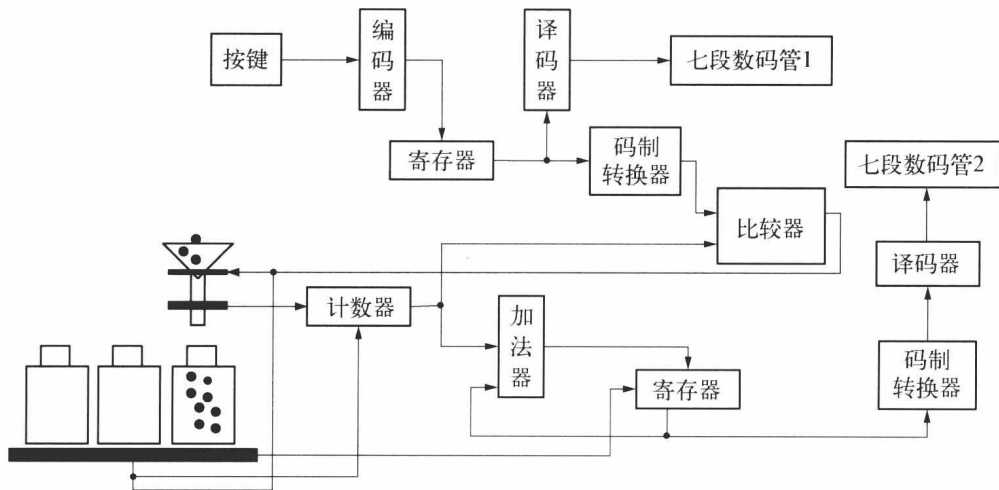


图 1-4 “颗粒物灌装系统”的工作原理图

(1) 通过拨码开关设置每瓶要装颗粒物的个数(2 位十进制),通过编码器转换为 BCD 码,存入到寄存器中,寄存器的值可以通过译码器转换为七段数码管对应段码显示出来。

(2) 灌装的颗粒通过灌装装置上的漏斗落入下面传送带上的瓶中,漏斗上装有检测颗粒下落的光电传感器,每下落一个颗粒物,传感器发送一个脉冲,控制系统中的计数器对该脉冲进行计数,计数的结果与预置的每瓶灌装的颗粒数进行比较,比较的码制可以使用二进制或者 BCD 码,如果比较器两个输入的码制不同,需事先进行码制转换(将 BCD 转为二进制或者二进制转为 BCD 码);比较结果相等则使计数器停止计数,同时该信号控制关闭漏斗开关,停止颗粒下落,启动传送带换瓶等待下一次灌装。

(3) 系统中加法器负责统计当前灌装总量,其数值送入寄存器寄存,寄存器的值可以

通过码制转换和译码器显示在七段数码管 2 上。

(4) 新瓶到位也由光电传感器检测,检测到瓶子以后,停止传送带移动,将计数器清零后启动计数器准备新一轮计数,打开漏斗开关进行新的灌装。系统重复执行步骤(2)过程。

在以上的介绍中,编码器、寄存器、译码器等专业的名词和器件应该在数字电路课程中已有所了解,我们将在本书的前几章进行简单回顾性介绍,在这里我们简单介绍一下这些器件在系统中的功能:

(1) 编码器(Encoder),由编码器模块实现每瓶颗粒灌装数量的设置功能,数字按钮或开关信号由编码器转换成 BCD 编码。

(2) 寄存器(Register),由寄存器模块实现所设置的每瓶灌装数的存储功能,保存编码器转换的 BCD 码灌装数,以提供给后继电路进行比较运算处理。

(3) 译码器(Decoder),由译码器(代码转换器)模块实现每瓶灌装数(BCD 码)的显示输出功能,将以 BCD 码表示的每瓶灌装数转换为数码显示管需要的显示码。

(4) 比较器(Comparator),由比较器模块实现每瓶灌装数到达设置数的检测功能,将每瓶设置值和通过计数器计数统计的实际每瓶灌装数进行比较,以实现每瓶灌装数是否到达设置数的检测功能。

(5) 加法器(Adder),由加法器模块实现总灌装数的统计功能,加法器将来自计数器的值和已累计的灌装颗数相加,从而统计总灌装数。

(6) 计数器(Counter),由计数器模块实现脉冲信号的计数功能,分为颗粒物灌装系统中颗粒数的计数和瓶子传送带直线位移驱动系统中光电编码器的位移检测值计数。

第 2 章

数字电路基础

* 学习要点

本章主要介绍数字电路基本知识,包括数制和码制,十进制、二进制、八进制、十六进制的计数规则及它们之间相互转化方法以及常用的 BCD 代码。最后介绍了逻辑函数的公式化简法和卡诺图化简法。

2.1 数制和码制

2.1.1 基本概念

(1) 数制(Number System)是进位计数制的简称,即构成若干位数码中某一位的方法和高低之间的进位规则。生活中人们习惯使用十进制数(Decimal System),而在数字系统中常采用二进制数(Binary System)和十六进制数(Hexadecimal System)等,本节首先从最熟悉的十进制数开始分析,进而引出各种不同的进位数制。

(2) 数码:数制中表示基本数值大小的不同数字符号。

例如:十进制数中,采用 0~9 十个基本数字符号表示数值,通常把这些数值符号称为数码。

(3) 基数:在某种计数制中,每个数位上所能使用的数码符号个数称为计数制的基数。

(4) 数位:数码在一个数中的位置。

(5) 位权:在每个数位上的数码符号所代表的数制等于该数位上的数码乘上一个固定的数制,这个固定的数值就是位权。

例 2.1 十进制数 230.625,小数点左边第一位为个位,位权为 10^0 ,数值为 0;左起第二位为十位,位权是 10^1 ,数值为 3;左起第三位为百位,位权是 10^2 ,数值为 2,小数点右边第一位的位权为 10^{-1} ,数值为 6;右边第二位的位权为 10^{-2} ,数值为 2;右边第三位的位权为 10^{-3} ,数值为 5,那么 231.625 就可以写成:

$$(230.625)_{10} = 2 \times 10^2 + 3 \times 10^1 + 0 \times 10^0 + 6 \times 10^{-1} + 2 \times 10^{-2} + 5 \times 10^{-3}$$