

“十二五”高等学校教材


XINSHIJI DIANGONG DIANZI SHIYAN XILIE GUIHUA JIAOCAI

新世纪电工电子实验系列规划教材

# SHUZI DIANZI JISHU SHIYAN

# 数字电子技术实验

主 编◎孙梯全 施 琴

 东南大学出版社  
SOUTHEAST UNIVERSITY PRESS

实验教材

“十二五”高等学校教材

新世纪电工电子实验系列规划教材

# 数字电子技术实验

主 编 孙梯全 施 琴

参 编 卢 娟 侯 煜

娄朴根

东南大学出版社

东南大学出版社

· 南 京 ·

ISBN 978-7-305-52518-2

## 内 容 提 要

《数字电子技术实验》分为3篇,第一篇为数字电子电路实验基础知识,主要介绍数字集成器件相关知识和数字电路实验相关知识等;第2篇是基础型(验证性)实验,共安排了11个实验内容;第3篇是提高型(设计性)实验,安排了5个经典的综合设计题目、5个Multisim仿真实验和6个PLD实验。

本书的内容编排注重结合数字电路的工程应用实际和技术发展方向,在帮助学生验证、消化和巩固基础理论的同时,努力培养学生的工程素养和创新能力。实验原理部分注意引导学生理解数字集成电路的构成原理、电气特性和实际应用,培养学生的工程意识;实验内容安排由浅入深、循序渐进、前后呼应,在配合理论教学的同时,注意引导学生运用所学知识解决工程实际问题;在实验思考题的设计上注意进一步引导学生分析和思考工程实际问题,激发学生的创新思维。

本书可作为高等学校电子信息类、计算机类学生“电子技术基础实验”、“数字电子电路实验”等课程的教材,也可供相关工程技术人员、教师和学生参考。

### 图书在版编目(CIP)数据

数字电子技术实验/孙梯全,施琴主编. —南京:东南大学出版社,2015.12

“十二五”高等学校教材

新世纪电工电子实验系列规划教材

ISBN 978-7-5641-6213-9

I. ①数… II. ①孙…②施… III. ①数字电路-电子技术-实验-高等学校-教材 IV. ①TN79-33

中国版本图书馆CIP数据核字(2015)第301936号

### 数字电子技术实验

出版发行 东南大学出版社

出版人 江建中

社 址 南京市四牌楼2号

邮 编 210096

经 销 全国各地新华书店

印 刷 南京工大印务有限公司

开 本 787 mm×1092 mm 1/16

印 张 11.75

字 数 301千字

版 次 2015年12月第1版

印 次 2015年12月第1次印刷

书 号 ISBN 978-7-5641-6213-9

印 数 1—2500册

定 价 28.00元

(本社图书若有印装质量问题,请直接与营销部联系。电话:025-83791830)

## 第2版前言

“数字电路与逻辑设计”是电子、信息、雷达、通信、测控、计算机、电力系统及自动化等电类专业和机电一体化等非电类专业的一门重要的专业基础课,具有较强的理论性和工程实践性。数字电子技术实验是“数字电路与逻辑设计”课程的实践教学环节。本教材是在总结多年数字电子技术实践教学改革经验的基础上,综合考虑了理论课程特点和技术发展趋势,为适应当前创新型人才培养目标要求而编写的。教材从本科学员实践技能和创新意识的早期培养着手,注重结合数字电路的工程应用实际和发展方向,在帮助学生验证、消化和巩固基础理论的同时,注意引导学生思考和解决工程实际问题,激发学生的创新思维,培养学生的工程素养和创新能力,促进学生“知识”、“能力”水平的提高和“综合素质”的培养。

作为数字电子技术实验课的选用教材,其内容设置是否科学合理将在一定程度上对实验课的教学质量和教学效果起到决定作用。本教材编写的特点是从基础性、验证性实验到综合性、创新性实验,由浅入深、循序渐进、层次分明。基础性、验证性实验配合理论教学,帮助学生建立对理论知识的感性认识,促进理论学习;综合性、设计性实验引导学生学习数字电路系统的设计思路和设计方法,检验和培养学生综合运用所学知识分析、解决工程实际问题的能力,提高学生的工程素养,激发其创新思维。

本教材各章节及各章节的实验既循序渐进又相对独立,方便教师根据学生情况和教学需要选择不同教学内容。

感谢东南大学出版社编辑朱珉老师在本书出版过程中的大力支持。由于编者水平有限,时间紧任务重,书中错误和不妥之处恳请读者批评指正。

编者  
2015年10月

# 目 录

第 1 篇 实验基础知识 .....	( 1 )
1 数字电路实验基础知识 .....	( 1 )
1.1 数字集成器件 .....	( 1 )
1.1.1 数字集成器件的发展和分类 .....	( 1 )
1.1.2 TTL 集成电路的特点 .....	( 2 )
1.1.3 CMOS 集成电路的特点 .....	( 2 )
1.1.4 TTL 集成电路与 CMOS 集成电路混用时应注意的问题 .....	( 3 )
1.1.5 数字集成电路的数据手册 .....	( 6 )
1.1.6 逻辑电平 .....	( 8 )
1.2 数字电路实验 .....	( 10 )
1.2.1 数字电路实验的基本过程 .....	( 10 )
1.2.2 数字电路的调试 .....	( 11 )
1.2.3 数字电路实验的方法 .....	( 12 )
第 2 篇 基本型(验证性)实验 .....	( 13 )
2 数字电路基本实验 .....	( 13 )
2.1 基本门电路的测试 .....	( 13 )
2.1.1 实验目的 .....	( 13 )
2.1.2 实验设备 .....	( 13 )
2.1.3 实验原理 .....	( 13 )
2.1.4 实验内容 .....	( 20 )
2.1.5 实验报告 .....	( 23 )
2.1.6 思考题 .....	( 23 )
2.2 OC/OD 门和三态门 .....	( 24 )
2.2.1 实验目的 .....	( 24 )
2.2.2 实验设备 .....	( 24 )
2.2.3 实验原理 .....	( 24 )
2.2.4 实验内容 .....	( 28 )
2.2.5 实验报告 .....	( 31 )
2.2.6 思考题 .....	( 31 )

---

2.3 加法器和数据比较器 .....	( 32 )
2.3.1 实验目的 .....	( 32 )
2.3.2 实验设备 .....	( 32 )
2.3.3 实验原理 .....	( 32 )
2.3.4 实验内容 .....	( 36 )
2.3.5 实验报告 .....	( 36 )
2.3.6 思考题 .....	( 36 )
2.4 译码器和编码器 .....	( 37 )
2.4.1 实验目的 .....	( 37 )
2.4.2 实验设备 .....	( 37 )
2.4.3 实验原理 .....	( 37 )
2.4.4 实验内容 .....	( 42 )
2.4.5 实验报告 .....	( 43 )
2.4.6 思考题 .....	( 43 )
2.5 数据选择器和分配器 .....	( 43 )
2.5.1 实验目的 .....	( 43 )
2.5.2 实验设备 .....	( 43 )
2.5.3 实验原理 .....	( 43 )
2.5.4 实验内容 .....	( 47 )
2.5.5 实验报告 .....	( 48 )
2.5.6 思考题 .....	( 48 )
2.6 触发器 .....	( 49 )
2.6.1 实验目的 .....	( 49 )
2.6.2 实验设备 .....	( 49 )
2.6.3 实验原理 .....	( 49 )
2.6.4 实验内容 .....	( 54 )
2.6.5 实验报告 .....	( 56 )
2.6.6 思考题 .....	( 56 )
2.7 集成计数器 .....	( 56 )
2.7.1 实验目的 .....	( 56 )
2.7.2 实验设备 .....	( 57 )
2.7.3 实验原理 .....	( 57 )
2.7.4 实验内容 .....	( 60 )
2.7.5 实验报告 .....	( 61 )
2.7.6 思考题 .....	( 61 )

---

2.8 集成移位寄存器 .....	( 62 )
2.8.1 实验目的 .....	( 62 )
2.8.2 实验设备 .....	( 62 )
2.8.3 实验原理 .....	( 62 )
2.8.4 实验内容 .....	( 65 )
2.8.5 实验报告 .....	( 66 )
2.8.6 思考题 .....	( 66 )
2.9 SRAM .....	( 66 )
2.9.1 实验目的 .....	( 66 )
2.9.2 实验设备 .....	( 66 )
2.9.3 实验原理 .....	( 66 )
2.9.4 实验内容 .....	( 70 )
2.9.5 实验报告 .....	( 72 )
2.9.6 思考题 .....	( 72 )
2.10 555 定时器 .....	( 72 )
2.10.1 实验目的 .....	( 72 )
2.10.2 实验设备 .....	( 72 )
2.10.3 实验原理 .....	( 73 )
2.10.4 实验内容 .....	( 76 )
2.10.5 实验报告 .....	( 77 )
2.10.6 思考题 .....	( 77 )
2.11 A/D 转换器和 D/A 转换器 .....	( 77 )
2.11.1 实验目的 .....	( 77 )
2.11.2 实验设备 .....	( 78 )
2.11.3 实验原理 .....	( 78 )
2.11.4 实验内容 .....	( 86 )
2.11.5 实验报告 .....	( 88 )
2.11.6 思考题 .....	( 88 )
<b>第 3 篇 提高型(设计性)实验</b> .....	( 89 )
<b>3 设计性实验</b> .....	( 89 )
3.1 篮球竞赛 24 s 定时器的设计 .....	( 89 )
3.1.1 设计目的 .....	( 89 )
3.1.2 设计任务 .....	( 89 )
3.1.3 设计举例 .....	( 90 )
3.1.4 实验和思考题 .....	( 92 )

3.2	汽车尾灯控制电路的设计 .....	(93)
3.2.1	设计目的 .....	(93)
3.2.2	设计任务 .....	(93)
3.2.3	设计举例 .....	(93)
3.2.4	实验和思考题 .....	(97)
3.3	彩灯循环控制器的设计 .....	(97)
3.3.1	设计目的 .....	(97)
3.3.2	设计任务 .....	(97)
3.3.3	设计举例 .....	(98)
3.3.4	实验和思考题 .....	(100)
3.4	多路智力竞赛抢答器的设计 .....	(100)
3.4.1	设计目的 .....	(100)
3.4.2	设计任务 .....	(100)
3.4.3	设计举例 .....	(101)
3.4.4	实验和思考题 .....	(105)
3.5	简易数字频率计的设计 .....	(105)
3.5.1	设计目的 .....	(105)
3.5.2	设计任务 .....	(105)
3.5.3	设计举例 .....	(106)
3.5.4	实验和思考题 .....	(111)
<b>4</b>	<b>Multisim 仿真实验 .....</b>	<b>(112)</b>
4.1	集成逻辑门的应用 .....	(112)
4.1.1	实验目的 .....	(112)
4.1.2	实验内容 .....	(112)
4.1.3	实验报告 .....	(117)
4.1.4	思考题 .....	(117)
4.2	竞争-冒险现象及其消除 .....	(118)
4.2.1	实验目的 .....	(118)
4.2.2	实验内容 .....	(118)
4.2.3	实验报告 .....	(120)
4.2.4	思考题 .....	(120)
4.3	D 触发器 .....	(120)
4.3.1	实验目的 .....	(120)
4.3.2	实验内容 .....	(121)
4.3.3	实验报告 .....	(124)



---

4.3.4	思考题 .....	(124)
4.4	计数、译码和显示电路 .....	(124)
4.4.1	实验目的 .....	(124)
4.4.2	实验内容 .....	(124)
4.4.3	实验报告 .....	(126)
4.4.4	思考题 .....	(126)
4.5	555 定时器 .....	(126)
4.5.1	实验目的 .....	(126)
4.5.2	实验内容 .....	(126)
4.5.3	实验报告 .....	(130)
4.5.4	思考题 .....	(130)
<b>5</b>	<b>可编程逻辑器件实验 .....</b>	<b>(131)</b>
5.1	可编程逻辑器件 .....	(131)
5.1.1	可编程逻辑器件的概念 .....	(131)
5.1.2	EPM7128SLC84-15 的特点 .....	(132)
5.2	Quartus II 使用方法 .....	(133)
5.2.1	输入源程序 .....	(134)
5.2.2	生成设计元件符号 .....	(135)
5.2.3	产生顶层设计文件 .....	(135)
5.2.4	编译顶层设计文件 .....	(136)
5.2.5	仿真顶层设计文件 .....	(138)
5.2.6	下载顶层设计文件 .....	(140)
5.3	数据选择器的设计 .....	(140)
5.3.1	实验目的 .....	(141)
5.3.2	实验原理 .....	(141)
5.3.3	实验内容 .....	(141)
5.3.4	实验报告 .....	(142)
5.4	触发器的设计 .....	(143)
5.4.1	实验目的 .....	(143)
5.4.2	实验原理 .....	(143)
5.4.3	实验内容 .....	(143)
5.4.4	实验报告 .....	(144)
5.5	移位寄存器的设计 .....	(144)
5.5.1	实验目的 .....	(144)
5.5.2	实验原理 .....	(145)

---

5.5.3 实验内容 .....	(145)
5.5.4 实验报告 .....	(146)
5.6 数字秒表的设计 .....	(146)
5.6.1 实验目的 .....	(146)
5.6.2 实验原理 .....	(146)
5.6.3 实验内容 .....	(147)
5.6.4 实验报告 .....	(149)
<b>附录</b> .....	(150)
附录 A 常用 IC 封装 .....	(150)
附录 B VHDL .....	(160)
B.1 VHDL 的基本结构 .....	(160)
B.2 VHDL 的数据类型 .....	(161)
B.3 VHDL 的数据对象 .....	(161)
B.4 VHDL 的端口说明 .....	(162)
B.5 库及程序包调用 .....	(163)
B.6 VHDL 的逻辑运算 .....	(163)
B.7 VHDL 的基本语句 .....	(164)
B.8 结构体的描述方式 .....	(172)
<b>参考文献</b> .....	(175)

# 第 1 篇 实验基础知识

## 1 数字电路实验基础知识

数字集成电路是存储、传送、变换和处理数字信息的一类电子电路的总称。随着科学技术的发展和工艺水平的提高,数字集成电路目前正向着大规模、低功耗、高速度、可编程、可测试和多值化方向发展,其应用领域也越来越广泛。

数字逻辑电路课作为实施数字电子技术基础教学的一门重要课程,具有很强的实践性,实验是该课程的一个重要的教学环节。通过实验不仅能巩固和加深理解所学的数字电子技术知识,更重要的是在建立科学实证思维方面,在掌握基本的设计、调试、测试手段和方法上,在电平检测、波形测绘和数据处理方面,对培养学生理论联系实际和解决实际问题的能力、树立科学的工作作风,可以发挥很重要的作用。

### 1.1 数字集成器件

#### 1.1.1 数字集成器件的发展和分类

当今,数字电子电路几乎已完全集成化了。数字集成电路按集成度可分为小规模、中规模、大规模和超大规模等。小规模集成电路(SSI)是在一块硅片上制成约 1~10 个门,通常为逻辑单元电路,如逻辑门、触发器等。中规模集成电路(MSI)的集成度约为 10~100 门/片,通常是逻辑功能电路,如译码器、数据选择器、计数器、寄存器等。大规模集成电路(LSI)的集成度约为 100 门/片以上。超大规模集成电路(VLSI)的集成度约为 1 000 门/片以上,通常是一个小的数字逻辑系统。现已制成规模更大的极大规模集成电路。

数字集成电路发展总的趋势是型号越来越多、集成度越来越高、产品速度越来越快、功耗越来越小、体积越来越小,且可编程、多值化趋势非常明显。

数字集成电路还可按制作工艺分为双极型和单极型两类。双极型集成电路中有代表性的是晶体管-晶体管逻辑(TTL)集成电路;单极型集成电路中有代表性的是互补金属氧化物半导体(CMOS)集成电路。国产 TTL 集成电路的标准系列为 CT54/74 系列或 CT0000 系列,其功能和外引线排列与国外 54/74 系列相同。国产 CMOS 集成电路主要为 CC(CH)4000 系列,其功能和外引线排列与国外 CD4000 系列相对应。高速 CMOS 系列中,74HC 和 74HCT 系列与 TTL74 系列相对应,74HC4000 系列与 CC4000 系列相对应。

与双极型集成电路相比,CMOS集成电路具有制造工艺简单、便于大规模集成、抗干扰能力强、功耗低、带负载能力强等优点,但也有工作速度偏低、驱动能力偏弱和易引入干扰等弱点。随着科技的发展,近年来,CMOS集成电路工艺有了飞速的发展,使得CMOS集成电路在驱动能力和速度等方面大大提高,出现了许多新的系列,如ACT系列(具有与TTL集成电路一致的输入特性)、HCT系列(与TTL电平兼容)、低压电路系列等。当前,CMOS集成电路在大规模、超大规模集成电路方面已经超过了双极型集成电路的发展势头。

在实验室内,由于使用者主要是学生,除了价格以外,应多考虑配置不易被损坏、兼容性好且常用的集成电路;另外,考虑到CMOS集成电路的使用越来越广泛,与TTL集成电路的兼容性也越来越好,建议实验室配备TTL和CMOS这两类集成电路。

### 1.1.2 TTL 集成电路的特点

TTL集成电路具有以下特点:

- (1) 输入端一般有钳位二极管,减少了反射干扰的影响。
- (2) 输出阻抗低,带容性负载的能力较强。
- (3) 有较大的噪声容限。
- (4) 采用+5 V电源供电。

为了正常发挥集成电路的功能,应使其在推荐的条件下工作,对CT0000系列(74LS系列)集成电路,要求有以下几点:

- (1) 电源电压应在4.75~5.25 V范围内。
- (2) 环境温度在0~70 °C范围内。
- (3) 高电平输入电压 $U_{IH} > 2$  V,低电平输入电压 $U_{IL} < 0.8$  V。
- (4) 输出电流应小于最大推荐值(查手册)。
- (5) 工作频率不能高,一般的门和触发器的最高工作频率约30 MHz。

### 1.1.3 CMOS 集成电路的特点

CMOS集成电路具有以下特点:

(1) 静态功耗低:漏极电源电压 $V_{DD} = 5$  V的中规模集成电路的静态功耗小于100  $\mu$ W,从而有利于提高集成度和封装密度、降低成本、减小电源功耗。

(2) 电源电压范围宽:4000系列CMOS集成电路的电源电压范围为3~18 V,从而使电源选择余地大,电源设计要求低。

(3) 输入阻抗高:正常工作的CMOS集成电路,其输入端保护二极管处于反偏状态,直流输入阻抗可大于100 M $\Omega$ ,但在工作频率较高时,应考虑输入电容的影响。

(4) 扇出能力强:在低频工作时,一个输出端可驱动50个以上CMOS集成电路的输入端,这主要因为CMOS集成电路的输入阻抗高的缘故。

(5) 抗干扰能力强:CMOS集成电路的电压噪声容限可达电源电压的45%,而且高电平和低电平的噪声容限值基本相等。

(6) 逻辑摆幅大:空载时,输出高电平 $U_{OH} > (V_{DD} - 0.05$  V),低电平 $U_{OL} < (V_{SS} +$

0.05 V), 其中  $V_{SS}$  为源极电源电压。

CMOS 集成电路还有较好的温度稳定性和较强的抗辐射能力。不足之处是, 一般 CMOS 集成电路的工作速度比 TTL 集成电路低, 功耗随工作频率的升高而显著增大。

CMOS 集成电路的输入端与  $V_{SS}$  端之间接有保护二极管, 除了电平变换器等一些接口电路外, 输入端与  $V_{DD}$  端之间也接有保护二极管, 因此, 在正常运输和焊接 CMOS 集成电路时, 一般不会因感应电荷而损坏集成电路。但是, 在使用 CMOS 集成电路时, 输入信号的低电平不能低于  $(V_{SS} - 0.5 \text{ V})$ , 除某些接口电路外, 输入信号的高电平不得高于  $(V_{DD} + 0.5 \text{ V})$ , 否则可能引起保护二极管导通, 甚至损坏, 进而可能使输入级损坏。

#### 1.1.4 TTL 集成电路与 CMOS 集成电路混用时应注意的问题

##### 1) TTL 集成电路输入、输出电路的性质

当输入端为高电平时, 输入电流是反向二极管的漏电流, 电流极小, 其方向是从外部流入输入端。

当输入端为低电平时, 电流由  $V_{CC}$  端经内部电路流出输入端, 电流较大, 当与上一级电路衔接时, 将决定上级电路的负载能力。高电平输出电压在负载不大时为 3.5 V 左右。低电平输出时, 允许后级电路灌入电流, 随着灌入电流的增加, 输出低电平将升高, 一般 LS 系列 TTL 集成电路允许灌入 8 mA 电流, 即可吸收后级 20 个 LS 系列标准门的灌入电流。最大允许低电平输出电压为 0.4 V。

##### 2) CMOS 集成电路输入、输出电路的性质

一般 CC 系列的输入阻抗可高达  $10^{10} \Omega$ , 输入电容在 5 pF 以下, 输入高电平通常要求在 3.5 V 以上, 输入低电平通常为 1.5 V 以下。因 CMOS 集成电路的输出结构具有对称性, 故对高、低电平具有相同的输出能力。当输出端负载很轻时, 输出高电平时将十分接近电源电压, 输出低电平时将十分接近地电位。

高速 CMOS 集成电路 54/74HC 系列的子系列 54/74HCT, 其输入电平与 TTL 集成电路完全相同, 因此在相互代换时, 不需考虑电平的匹配问题。

##### 3) 使用集成电路应注意的问题

###### (1) 使用 TTL 集成电路应注意的问题

① 电源均采用 +5 V, 使用时, 不能将电源与地颠倒接错, 也不能接高于 5.5 V 的电源, 否则会损坏集成电路。

② 输入端不能直接与高于 +5.5 V 或低于 -0.5 V 的低内阻电源连接, 否则会因为低内阻电源供给较大电流而烧坏集成电路。

③ 输出端不允许与电源或地短接, 必须通过电阻与电源连接, 以提高输出电平。

④ 插入或拔出集成电路时, 务必切断电源, 否则会因电源冲击而造成永久损坏。

⑤ 多余输入端不允许悬空, 处理方法如图 1.1.1、图 1.1.2 所示。

对于图 1.1.2(b) 中接地电阻的阻值要求为:

$$R \leq \frac{U_1}{I_{IS}} \approx \frac{0.7 \text{ V}}{1.4 \times 10^{-3} \text{ A}} = 500 \Omega$$

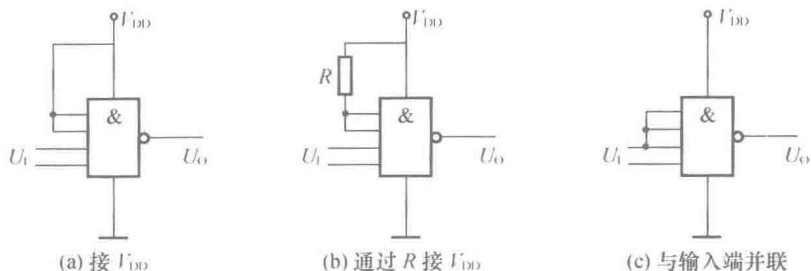


图 1.1.1 与非门多余输入端的处理

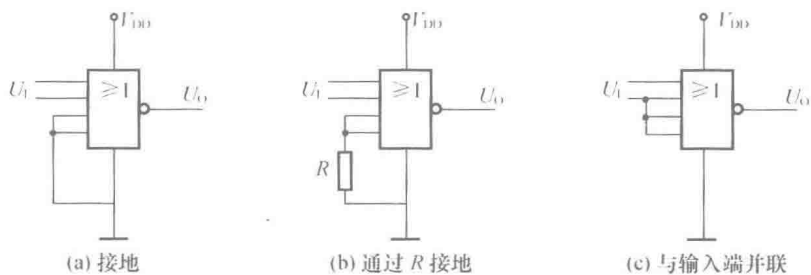


图 1.1.2 或非门多余输入端的处理

## (2) 使用 CMOS 集成电路应注意的问题

CMOS 集成电路由于输入阻抗很高,故极易受外界干扰、冲击和静电击穿。尽管生产时在输入端加入了标准保护电路,但为了防止静电击穿,在使用 CMOS 集成电路时必须采用以下安全措施:

① 存放 CMOS 集成电路时要屏蔽,一般放在金属容器中,或用导电材料将引脚短路,不要放在易产生静电、高压的化工材料或化纤织物中。

② 焊接 CMOS 集成电路时,一般用 20 W 内热式电烙铁,而且电烙铁要有良好的接地,或用电烙铁断电后的余热快速焊接。

③ 为了防止输入端保护二极管反向击穿,输入电压必须处在  $V_{DD}$  与  $V_{SS}$  之间,即  $V_{DD} \geq U_i \geq V_{SS}$ 。

④ 测试 CMOS 集成电路时,如果信号电源和电路供电采用两组电源,则在开机时应先接通电路供电电源,后开启信号电源;关机时,应先关断信号电源,后关断电路供电电源,即在 CMOS 集成电路本身没有接通供电电源的情况下,不允许输入端有信号输入。

⑤ 多余输入端绝对不能悬空,否则容易受到外界干扰,破坏正常的逻辑关系,甚至损坏集成电路。对于与门、与非门的多余输入端应接  $V_{DD}$  或高电平,或与使用的输入端并联,如图 1.1.1 所示。对于或门、或非门多余的输入端应接地或低电平,或与使用的输入端并联,如图 1.1.2 所示。

⑥ 在印制电路板(PCB)上安装 CMOS 集成电路时,必须在其他元器件安装就绪后再装 CMOS 集成电路,以避免 CMOS 集成电路输入端悬空。CMOS 集成电路从 PCB 上拔出时,务必先切断 PCB 上的电源。

⑦ 输入端连线较长时,由于分布电容和分布电感的影响,容易构成 LC 振荡或损坏保

护二极管,故必须在输入端串联 1 个  $10\sim 20\text{ k}\Omega$  的电阻。

⑧ 防止 CMOS 集成电路输入端噪声干扰的方法是:在前一级与 CMOS 集成电路之间接入施密特触发器整形电路,或加入滤波电容滤掉噪声。

#### 4) 集成电路的连接

在实际的数字电路系统中,一般需要将一定数量的集成电路按设计要求连接起来。这时,前级电路的输出将与后级电路的输入相连并驱动后级电路工作,这就存在电平配合和带负载能力两个需要妥善解决的问题。

可用下列几个表达式来说明连接时所要满足的条件:

$$U_{OH}(\text{前级}) \geq U_{IH}(\text{后级})$$

$$U_{OL}(\text{前级}) \geq U_{IL}(\text{后级})$$

$$I_{OH}(\text{前级}) \geq nI_{IH}(\text{后级})$$

$$I_{OL}(\text{前级}) \geq nI_{IL}(\text{后级})$$

式中: $n$  为后级门的数目。

一般情况下,在同一数字系统内,应选用同一系列的集成电路,即都用 TTL 集成电路或都用 CMOS 集成电路,以避免器件之间的不匹配问题。如不同系列的集成电路混用,应注意它们之间的匹配问题。

#### (1) TTL 集成电路与 TTL 集成电路的连接

TTL 集成电路的所有系列由于电路结构形式相同,电平配合比较方便,不需要外接元件便可直接连接,不足之处是受低电平时负载能力的限制。

#### (2) TTL 集成电路驱动 CMOS 集成电路

TTL 集成电路驱动 CMOS 集成电路时,由于 CMOS 集成电路的输入阻抗高,故驱动电流一般不会受到限制,但在电平配合问题上,低电平是可以的,高电平时有困难,所以 TTL 集成电路驱动 CMOS 集成电路要解决的主要问题是逻辑电平的匹配。TTL 集成电路在满载时,输出高电平通常低于 CMOS 集成电路对输入高电平的要求,因为 TTL 集成电路输出高电平的下限值为  $2.4\text{ V}$ ,而 CMOS 集成电路的输入高电平与其工作的电源电压有关,即  $U_{IH} = 0.7V_{DD}$ ,当  $V_{DD} = 5\text{ V}$  时,  $U_{IH} = 3.5\text{ V}$ ,由此可能造成逻辑电平不匹配。因此,为保证 TTL 集成电路输出高电平时,后级的 CMOS 集成电路能可靠工作,通常要外接一个上拉电阻  $R$ ,如图 1.1.3 所示,使输出高电平达到  $3.5\text{ V}$  以上, $R$  的取值为  $2\sim 6.2\text{ k}\Omega$  较合适,这时 TTL 集成电路后级的 CMOS 集成电路的数目实际上是没有什麼限制的。

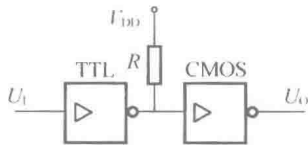


图 1.1.3 TTL-CMOS 集成电路接口



图 1.1.4 CMOS-TTL 集成电路接口

#### (3) CMOS 集成电路驱动 TTL 集成电路(见图 1.1.4)

CMOS 集成电路的输出电平能满足 TTL 集成电路对输入电平的要求,而输出电流的驱动能力将受限制,特别是输出低电平时。除了 74HC 系列,其他 CMOS 集成电路驱动 TTL 集成电路的能力都较弱。要提高这些 CMOS 集成电路的驱动能力,可采用以下两种方法:

① 采用 CMOS 驱动器,如 CC4049、CC4050 是专为给出较大驱动能力而设计的 CMOS 集成电路。

② 几个同功能的 CMOS 集成电路并联使用,即将其输入端并联、输出端并联(TTL 集成电路是不允许并联的)。

一般情况下,为提高 CMOS 集成电路的驱动能力,可以加一个接口电路,如图 1.1.4 所示。CMOS 集成电路缓冲/电平变换器起缓冲驱动或逻辑电平变换的作用,具有较强的吸收电流的能力,可直接驱动 TTL 集成电路。

#### (4) CMOS 集成电路与 CMOS 集成电路的连接

CMOS 集成电路之间的连接十分方便,不需另加外接元件。对直流参数来说,一个 CMOS 集成电路可带动的 CMOS 集成电路数量是不受限制的,但在实际使用时,应考虑后级门输入电容对前级门的传输速度的影响,电容太大时,传输速度要下降。因此,在高速使用时要从负载电容的角度加以考虑,例如 CC4000T 系列 CMOS 集成电路在 10 MHz 以上速度运用时应限制在 20 个门以下。

### 1.1.5 数字集成电路的数据手册

每一个型号的数字集成电路都有自己的数据手册(datasheet),查阅数据手册可以获得诸如生产者、功能说明、设计原理、电特性(包括 DC 和 AC)、机械特性(封装和包装)、原理图和 PCB 设计指南等信息。其中,有些信息是在使用时必须关注的,有些信息是根本不需考虑的,而且设计要求不同时需要关注的信息也会不同。所以,为了正确使用数字集成电路,必须学会阅读集成电路数据手册。基本要求是:

(1) 要理解集成电路各种参数的意义。

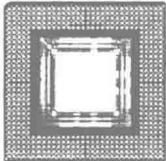
(2) 要清楚为了达到设计指标,应该关心集成电路的哪些参数。

(3) 在手册中查找自己关心的参数,看是否满足自己的要求,这时可能会得到很多种在功能和性能上都满足设计要求的集成电路型号。

(4) 在满足功能和性能要求的前提下,综合考虑供货、性价比等情况作出最后选择,确定一个型号。

下面仅就集成电路的封装(见表 1.1.1)和引脚标识作简单说明,其他信息请查阅相关资料。

表 1.1.1 集成电路的封装形式

序号	类型及说明	外观
1	球栅触点阵列(BGA)封装:表面贴装型封装的一种,在 PCB 的背面布置二维阵列的球形端子,而不采用引脚引脚。焊球的间距通常为 1.5 mm、1.0 mm、0.8 mm,与插针网格阵列(PGA)封装相比,不会出现引脚变形问题。具体有增强型 BGA(EHBGA)封装、低轮廓 BGA(LBGA)封装、塑料 BGA(PBGA)封装、细间距 BGA(FBGA)封装、带状封装超级 BGA(TSIBGA)封装等	



续表 1.1.1

序号	类型及说明	外观
2	双列直插(DIP)封装:引脚在芯片两侧排列,是插入式封装中最常见的一种,引脚间距为 2.54 mm,电气性能优良,又有利于散热,可制成大功率器件,具体有塑料 DIP(PDIP)封装、陶瓷 DIP(PCDIP)封装等	
3	带引脚的陶瓷芯片载体(CLCC)封装:表面贴装型封装之一,引脚从封装的四个侧面引出,呈 J 字形。带有窗口的用于封装紫外线擦除型 EPROM 以及带有 EPROM 的微机电路等。也称 J 形引脚芯片载体(JLCC)封装、四侧 J 形引脚扁平(QFJ)封装	
4	无引线陶瓷封装载体(LCCC)封装:芯片封装在陶瓷载体中,无引脚的电极焊端排列在底面的四边。引脚中心距为 1.27 mm,引脚数为 18~156。高频特性好,造价高,一般用于军品	
5	矩栅(岸面栅格)阵列(LGA)封装:是一种没有焊球的重要封装形式,它可直接安装到 PCB 上,比其他 BGA 封装在与基板或衬底的互连形式上要方便得多,被广泛应用于微处理器和其他高端芯片封装上	
6	四方扁平封装(QFP):表面贴装型封装的一种,引脚端子从封装的两个侧面引出,呈 L 字形,引脚间距为 1.0 mm、0.8 mm、0.65 mm、0.5 mm、0.4 mm、0.3 mm,引脚可达 300 以上。具体有薄(四方形)QFP(TQFP)、塑料 QFP(PQFP)、小引脚中心距 QFP(FQFP)、薄型 QFP(LQFP)等	
7	插针网格阵列(PGA)封装:芯片内外有多个方阵形的插针,每个方阵形插针沿芯片的四周间隔一定距离排列,根据引脚数目的多少,可以围成 2~5 圈。安装时,将芯片插入专门的 PGA 插座。具体有塑料 PGA(PPGA)封装、有机 PGA(OPGA)封装、陶瓷 PGA(CPGA)封装等	
8	单列直插封装(SIP):引脚中心距通常为 2.54 mm,引脚数为 2~23,多数为定制产品。造价低且安装方便,广泛用于民品	