

Cadence印刷电路板设计

——Allegro PCB Editor设计指南

(第2版)

吴均 王辉 周佳永 编著

陈兰兵 汤昌茂 审校

电子设计自动化丛书

Cadence印刷电路板设计

——Allegro PCB Editor设计指南

(第2版)

吴均 王辉 周佳永 编著

陈兰兵 汤昌茂 审校

电子工业出版社

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书基于 Cadence Allegro 最新的设计平台, 通过设计行业相关专家的经验分享、实例剖析, 详细介绍了整个印刷电路设计的各个环节, 以期对提高整个行业的设计水平有所帮助。

本书最大的特点是介绍了 Cadence Allegro 平台下 PCB 设计所有的工具, 既对基本的 PCB 设计工具进行了介绍, 也介绍了最新的工具, 例如, 全局布线环境 (GRE)、射频设计、团队协同设计等。本书也介绍了 Cadence 最新的设计方法, 例如, 任意角度布线和针对最新的 Intel 的 Romely 平台下 BGA 弧形布线的支持, 以及最新的埋阻、埋容技术。本书适合从事 PCB 设计的工程师参考学习。这一版中更新了 Cadence SPB 17.0 的内容。

未经许可, 不得以任何方式复制或抄袭本书之部分或全部内容。
版权所有, 侵权必究。

图书在版编目 (CIP) 数据

Cadence 印刷电路板设计: Allegro PCB Editor 设计指南 / 吴均, 王辉, 周佳永编著. —2 版.

—北京: 电子工业出版社, 2015.11

(电子设计自动化丛书)

ISBN 978-7-121-27397-1

I. ①C… II. ①吴… ②王… ③周… III. ①印刷电路—计算机辅助设计—指南 IV. ①TN410.2-62

中国版本图书馆 CIP 数据核字 (2015) 第 243865 号

策划编辑: 孙学琰

责任编辑: 李云静

印 刷: 北京京科印刷有限公司

装 订: 三河市皇庄路通装订厂

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编 100036

开 本: 787×1092 1/16 印张: 35.75 字数: 877 千字

印 次: 2015 年 11 月第 1 次印刷

印 数: 3000 册 定价: 79.00 元

凡所购买电子工业出版社图书有缺损问题, 请向购买书店调换。若书店售缺, 请与本社发行部联系, 联系及邮购电话: (010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线: (010) 88258888。

电子设计自动化丛书

编委会

丛书主编：陈兰兵

副主编：汤昌茂

审稿人员：（以拼音为序）

陈春章	戴 维	高云航	黄 冕
孔令文	李 辉	孙皖平	王灿钟
王 辉	吴声誉	吴 均	肖定如
周佳永	朱兴建		

随着计算机、通信和消费类电子的发展，电子产品遍及了我们生活的方方面面，电子工业在全球得到了长足的发展，电子工业的发展也带动了电子设计自动化技术的发展。电子设计自动化技术（EDA）是在电子 CAD 技术基础上发展起来的计算机软件系统，是指以计算机为工作平台，融合了应用电子技术、计算机技术、信息处理及智能化技术的最新成果，进行电子产品的自动设计。利用电子设计自动化工具，电子工程师可以从概念、算法、协议等开始设计电子系统，大量工作可以通过计算机完成，并可以将电子产品从系统设计、电路设计、性能分析到设计出 IC 版图、封装或 PCB 版图的整个过程在计算机上自动处理完成。新的工艺决定了电子设计自动化工具的发展，同时，电子设计自动化工具也决定了电子设计的周期和设计的复杂度。好的设计工具可以帮助客户节约大量的时间，帮助客户缩短产品成熟的周期。

对今天的电子设计来说，电子产品朝着小型化、绿色设计和更加时尚的方式在发展。iPhone 4S、iPad、云计算、4G 等产品的出现，带来了更多的技术挑战。USB 3.0 的传输速率是 4.8Gbps，USB 2.0 的传输速率是 480Mbps，可见新技术发展之快是难以想象的，采用 USB 3.0 传输同样大小的数据速度是 USB 2.0 的 10 倍。新产品、新技术的出现，带动了电子工业的发展。随着电子工业的发展，整个电子工业向小型化、低功耗、高性能的方向转变，对电子自动化设计工具要求越来越高。如何培养电子工程师，能够满足电子设计各个环节的需要是当前电子设计领域的迫切任务。“系统级封装设计，印刷电路板设计”丛书，主要通过对实例、设计的流程的介绍和 Cadence EDA 工具的应用，来说明封装和印刷电路板电子设计的整个过程，帮助读者快速进入系统级封装和 PCB 设计领域。

本系列丛书的主要特点如下。

- 内容完整，体系性强：本系列丛书包括从封装设计到原理图设计、印刷电路板设计的整个硬件开发流程，并包括信号完整性分析、企业硬件设计流程数据库管理平台的建设，以及 FPGA 的协同设计。
- 理论与实践相结合：本系列丛书不仅包括实际工具的应用、设计案例和相关基础理论的论述，还结合实际的制造工艺要求、实际工程进行针对性的介绍。

邱善勤博士

序 言

“PCB 设计是一个遗憾的艺术!”这是投身到这个领域以来我最深切的感悟。PCB 作为产品硬件开发中物理实现的关键载体,其设计交付是电、热、结构、可制造性、成本、周期等多方面需求实现的综合博弈和相互妥协的结果。对已设计交付使用的 PCB 进行检视,都可发现只要需求方降低规格,PCB 可以设计得更完美。“没有最好,只有更好!”我相信这是业界优秀工程师的追求和境界。

随着电子行业的蓬勃发展,中国不但成为了 PCB 的制造中心,其实也是 PCB 的设计中心。要说国内 PCB 行业最缺什么?我认为人,有沉淀、积累、不浮躁以及富有钻研精神的人。在我参加的多次国内外 PCB 相关研讨交流活动中,最大的感触是:“我们很年轻,而国外同行多为头发花白的老者!”年轻代表着朝气、有闯劲,具有持续发展的潜力,后继有人;但明显缺乏与科技发展同步的沉淀与传承,基础构建薄弱。

简单、智能、安全、准确以及高清的信息交互是人们的持续追求,导致 PCB 设计在高速、高频、高密、高可靠性、环保等方面面临着挑战,一个个心理设计极限和认识被打破。PCB 设计仍是充满着挑战的岗位!为了获得最优化的 PCB 工程解决方案,必须要培养具有扎实的综合技能和优秀的 PCB 设计驾驭能力的 PCB 设计师来支撑。

PCB 设计工程师人才培养的最佳途径是设计实践。在国内电子行业蓬勃发展的大环境下,实践机会并不缺乏,而具有实践基础的指导书籍却不多见。

我第一次看到这本书稿的标题时,本以为这是常规的工具软件使用指导书,但完整阅读完后,“PCB 设计工程师的红宝书!”这是我的第一反应。书中以 Allegro PCB 设计软件平台使用为架构,PCB 基础设计知识介绍为辅助,并结合一博科技公司成功的实践流程、理念、经验积累,图文并茂,将 PCB 如何成功设计交付完整系统地呈现出来。我认为无论是对 PCB 设计初学者还是经验丰富的高手,本书都具有非常高的指导作用和参考价值。

有幸与本书的陈兰兵先生、汤昌茂先生以及其他所有的作者相识多年,他们在 PCB 设计这个行业上均至少奋斗了十几年,常常为极具挑战和代表性的 PCB 提供设计工程解决方案。在繁忙的本职工作之余,精心打造本书,这是他们的心血结晶,也是对 PCB 设计行业的一种分享和回馈。

推荐此书给有志于 PCB 设计领域的广大读者,通过此书打开一扇门,充实和夯实中国 PCB 设计师队伍,共同迎接世界级的挑战!

IPC 设计师理事会中国分会主席
黄文强
2012 年 5 月于深圳

前言

1936年奥地利人保罗·爱斯勒(Paul Eisler)第一个在收音机装置内实现了印制电路板,从而奠定了当今印制电路板的制造基础。在这四分之三个世纪的发展过程中,随着新材料、新工艺的不断应用,相应的制造技术越来越成熟,在解决高密度互连和嵌入式元器件的实现后,似乎走到一个瓶颈阶段,而绿色环保成为当今关注的主题,但是整个印制电路板设计技术和方法却面临更多的挑战。

21世纪进入了高度信息化社会,在产业中印制电路板是一个不可缺少的重要支柱。印制电路板是电子元器件的唯一支撑体,电子信息领域中的一切互连和装备必须依赖印制电路板得以实现。传统印制电路板设计是以电路原理图为基础,实现电路设计者所需要的连接和实现功能。而当今电子设备要求高性能化、多功能化和小型化,高速大容量电路设计、低功耗设计和高密度互连设计变得更加重要,从而融合多学科的印制电路板设计技术成为高端电子产品最关键技术之一,成为整个产品开发设计的一个重要环节。因此印制电路板不是画出来的,是基于产品功能和性能要求而设计出来的,在实现产品功能和降低成本的同时,也更加注重可制造性、可测试性和可靠性设计。尤其是近代EDA设计工具的发展,不断丰富和完善印制电路板设计理念和办法,从而把部分印制电路板设计工作提到原理图设计的前面,成为产品的系统级设计的一部分,这使印制电路板设计变得更加复杂,也显得更加重要。另一个重要的趋势是芯片、封装和印制电路板的协同设计,从而形成紧密配合的硬件设计和物理实现的产业链。专业的设计团队同时还面临不断缩短的设计周期压力,从而推动印制电路板设计从个人设计向平台建设的发展,印制电路板设计平台的建设也变得更加重要。

回忆中国印制电路板走过的历程,今天它已在世界印制电路板发展史上写下了光辉的一页。2010年中国印制电路板产值近300亿美元,几乎占全球一半的市场份额,已经成为全球印制电路板第一生产大国。而更重要的是,随着本土通信、消费电子产品公司在全球的市场飞速突破,以及全球化设计发展的推动,中国已经成为全球的印制电路板设计中心,这将推动整个行业的技术发展和设计水平提升。

本书基于Cadence Allegro最新的设计平台,通过设计行业相关专家的经验分享、实例剖析,详细介绍了整个印制电路设计的各个环节,以期对提高整个行业的设计水平有所帮助,可供广大设计工程师参考。在此也特别对Cadence和一博科技的大力支持表示感谢!

本书第1~6、8~12、14、16、17章由一博科技的吴均、汤昌茂以及一博科技相关技术专家主持编写,第13章及第15章的部分内容由周佳永编写,第7、18、19章、附录及第15章的部分内容由王辉编写。在本书的编写过程中,第7章使用了系列丛书中《Allegro系统级封装设计》中黄冕编写的内容,并在此内容基础上添加了PCB设计常用的电气规则约束。第15章的PCB设计高级技巧中关于Ravel语言部分,由Cadence全球服务部门的单坚编写。这一部分也是Cadence进行二次编程的关键改变,让二次开发变得更加简单,

有兴趣的工程师可以看一下。第 18 章小型化部分的分类资料由沈宣江提供。第 19 章射频设计，主要资料及审核由 Cadence 研发总部专家肖定如完成。本书可以说是一本综合使用 Allegro PCB Editor 的参考书，随书附带了一张光盘，主要是书中用的实验数据和由库源电气提供的使用视频，还提供了由北京耀创和东好科技提供的一些使用文档。由于时间有限，书中可能有些不足的地方，欢迎广大读者指正，联系邮箱地址为 sip.apd@gmail.com。

陈兰兵
2012 年春于上海

目 录

第 1 章 PCB 设计介绍	1
1.1 PCB 设计的发展趋势	1
1.1.1 PCB 的历史	1
1.1.2 PCB 设计的发展趋势	1
1.2 PCB 设计流程简介	4
1.3 高级 PCB 设计工程师的必备知识	5
1.4 基于 Cadence 平台的 PCB 设计	5
第 2 章 Allegro SPB 平台简介	8
2.1 Cadence PCB 设计解决方案	8
2.1.1 PCB Editor 技术	9
2.1.2 高速设计	12
2.1.3 小型化	14
2.1.4 设计规划与布线	14
2.1.5 生产制造选件	15
2.1.6 模拟/射频设计	17
2.1.7 团队协作设计	18
2.1.8 PCB Autorouter 技术	18
2.2 Allegro SPB 软件安装	18
第 3 章 原理图和 PCB 交互设计	21
3.1 OrCAD Capture 平台简介	21
3.2 OrCAD Capture 平台原理图设计流程	25
3.2.1 OrCAD Capture 设计环境	25
3.2.2 创建新项目	28
3.2.3 放置器件并连接	29
3.2.4 器件命名和设计规则检查	30
3.2.5 跨页连接	33
3.2.6 网表和 Bom	34
3.3 OrCAD Capture 平台原理图设计规范	35
3.3.1 器件、引脚、网络命名规范	35
3.3.2 确定封装	36

Contents

3.3.3	关于改板时候的器件名问题	36
3.3.4	原理图可读性与布局	37
3.4	正标与反标	38
3.5	设计交互	41
第4章	PCB Editor 设计环境和设置	44
4.1	Allegro SPB 工作界面	44
4.1.1	工作界面与产品说明	44
4.1.2	选项面板	47
4.2	Allegro SPB 参数设置	49
4.3	Allegro SPB 环境设置	53
第5章	封装库的管理和设计方法	63
5.1	PCB 封装库简介	63
5.2	PCB 封装命名规则	69
5.3	PCB 封装创建方法实例	70
5.3.1	创建焊盘库	71
5.3.2	用 Pad Designer 制作焊盘	72
5.3.3	手工创建 PCB 封装	84
5.3.4	自动创建 PCB 封装	89
5.3.5	封装实例以及高级技巧	93
5.4	PCB 封装库管理	98
第6章	PCB 设计前处理	100
6.1	PCB 设计前处理概述	100
6.2	网表调入	100
6.2.1	封装库路径的指定	101
6.2.2	Allegro Design Authoring/Capture CIS 网表调入	102
6.2.3	第三方网表	104
6.3	建立板框	106
6.3.1	手动绘制板框	106
6.3.2	导入 DXF 格式的板框	110
6.4	添加禁布区	112
6.5	MCAD-ECAD 协同设计	115
6.5.1	第一次导入 Baseline 的机械结构图	115

6.5.2	设计过程中的机械结构修改	117
6.5.3	设计结束后建立新的基准 (Re-Baseline)	122
第 7 章	约束管理器	123
7.1	约束管理器 (Constraint Manager) 介绍	123
7.2	物理约束 (Physical Constraint) 与间距约束 (Spacing Constraint)	128
7.2.1	Physical 约束和 Spacing 约束介绍	128
7.2.2	Net Group 和 Net Class	128
7.2.3	建立 Net Class	129
7.2.4	为 Class 添加对象	130
7.2.5	设置 Physical 约束的 Default 规则	131
7.2.6	建立扩展 Physical 约束	133
7.2.7	为 Net Class 添加 Physical 约束	134
7.2.8	设置 Spacing 约束的 Default 规则	135
7.2.9	建立扩展 Spacing 约束	135
7.2.10	为 Net Class 添加 Spacing 约束	136
7.2.11	建立 Net Class-Class 间距规则	137
7.2.12	层间约束 (Constraints By Layer)	137
7.2.13	Same Net Spacing 约束	138
7.2.14	区域约束	138
7.2.15	Net 属性	141
7.2.16	Component 属性和 Pin 属性	142
7.2.17	DRC 工作表	142
7.2.18	设计约束	143
7.3	实例: 设置物理约束和间距约束	144
7.3.1	Physical 约束设置	145
7.3.2	Spacing 约束设置	147
7.4	电气约束 (Electrical Constraint)	148
7.4.1	Electrical 约束介绍	148
7.4.2	Wiring 工作表	149
7.4.3	Impedance 工作表	153
7.4.4	Min/Max Propagation Delays 工作表	154
7.4.5	Relative Propagation Delay 工作表	156
7.4.6	Total Etch Length 工作表	158
7.4.7	Differential Pair 工作表	159
7.5	实例: 建立差分线对	164

Contents

第8章 PCB 布局	168
8.1 PCB 布局要求	168
8.2 PCB 布局思路	171
8.2.1 接口器件, 结构定位	171
8.2.2 主要芯片布局	172
8.2.3 电源模块布局	174
8.2.4 细化布局	174
8.2.5 布线通道、电源通道评估	175
8.2.6 EMC、SI、散热设计	178
8.3 布局常用指令	180
8.3.1 摆放元件	180
8.3.2 按照 Room 放置器件	183
8.3.3 按照 Capture CIS 原理图页面放置器件	186
8.3.4 布局准备	188
8.3.5 手动布局	191
8.4 其他布局功能	195
8.4.1 导出元件库	195
8.4.2 更新元件 (Update Symbols)	196
8.4.3 过孔阵列 (Via Arrays)	197
8.4.4 模块布局和布局复用	198
第9章 层叠设计与阻抗控制	202
9.1 层叠设计的基本原则	202
9.1.1 PCB 层的构成	202
9.1.2 合理的 PCB 层数选择	203
9.1.3 PCB 层叠设置的常见问题	204
9.1.4 层叠设置的基本原则	205
9.2 层叠设计的经典案例	205
9.2.1 四层板的层叠方案	205
9.2.2 六层板的层叠方案	206
9.2.3 八层板的层叠方案	207
9.2.4 十层板的层叠方案	208
9.2.5 十二层板的层叠方案	208
9.2.6 十四层以上单板的层叠方案	210

9.3 阻抗控制	210
9.3.1 阻抗计算需要的参数	210
9.3.2 利用 Allegro 软件进行阻抗计算	213
第 10 章 电源地处理	217
10.1 电源地处理的基本原则	217
10.1.1 载流能力	218
10.1.2 电源通道和滤波	220
10.1.3 直流压降	220
10.1.4 参考平面	221
10.1.5 其他要求	221
10.2 电源地平面分割	222
10.3 电源地正片铜皮处理	226
10.4 电源地处理的其他注意事项	231
10.4.1 前期 Fanout	231
10.4.2 散热问题	233
10.4.3 接地方式	235
10.4.4 开关电源反馈线设计	237
第 11 章 PCB 布线的基本原则与操作	241
11.1 布线概述及原则	241
11.1.1 布线中的 DFM 要求	241
11.1.2 布线中的电气特性要求	244
11.1.3 布线中的散热考虑	246
11.1.4 布线其他总结	246
11.2 布线规划	246
11.2.1 约束设置	246
11.2.2 Fanout	247
11.2.3 布线	251
11.3 手动布线	253
11.3.1 添加走线	253
11.3.2 布线编辑命令	260
11.3.3 时序等长控制	265
11.4 各类信号布线注意事项及布线技巧	268

Contents

第 12 章 全局布线环境 (GRE)	274
12.1 GRE 功能简介	274
12.1.1 新一代的 PCB 布局布线工具	275
12.1.2 自动布线的挑战	275
12.1.3 使用 GRE 进行布局规划的优点	276
12.2 GRE 高级布局布线规划	278
12.2.1 GRE 参数设置	279
12.2.2 处理 Bundle	281
12.2.3 规划 Flow	284
12.2.4 规划验证	287
12.3 高级布局布线规划流程	290
12.4 高级布局布线规划实例	292
12.5 自动互连技术 Auto-I.XX	297
12.5.1 Flow 的快速创建及连接	297
12.5.2 自动 Breakout 的应用	300
第 13 章 PCB 测试	306
13.1 测试方法介绍	306
13.2 加测试点的要求	308
13.3 加入测试点	308
13.4 测试点的生成步骤	315
第 14 章 后处理和光绘文件输出	317
14.1 DFX 概述	317
14.1.1 可制造性要求 (DFM)	318
14.1.2 可装配性要求 (DFA)	319
14.1.3 可测试性要求 (DFT)	319
14.2 丝印 (Silkscreen)	319
14.2.1 丝印调整	320
14.2.2 丝印设计常规要求	321
14.3 丝印重命名及反标注	322
14.3.1 器件编号重命名 (Rename)	322
14.3.2 反标 (Back Annotation)	325

14.4	工程标注	325
14.4.1	尺寸标注	326
14.4.2	技术说明文档资料 (Drill 层相关生产需求说明)	332
14.5	输出光绘前的检查流程	335
14.5.1	基于 Check List 的检查	335
14.5.2	Display Status 检查	335
14.5.3	报表检查	336
14.6	光绘输出	338
14.6.1	钻孔文件	339
14.6.2	CAM 输出	343
14.7	其他	349
14.7.1	valor 检查所需文件	349
14.7.2	3D 视图	349
14.7.3	打印 PDF	350
第 15 章	PCB 设计的高级技巧	357
15.1	Skill 二次开发	357
15.2	团队协同设计	361
15.3	设计数据导入导出	366
15.4	无盘设计	371
15.5	背钻设计	373
15.6	DFA 可装配性设计	378
15.7	走线跨分割检查 (Segments over Voids)	381
15.8	Extracta	382
15.9	优化 (Gloss)	384
15.10	Data Tips	388
15.11	3D Viewer	389
15.12	任意角度走线	391
15.13	超级蛇形线	393
15.14	Ravel 语言	393
15.15	差分对的返回路径的过孔	395
15.16	Shape 编辑应用模式	396
15.17	Time Vision——High Speed Product Option	398
第 16 章	高速 PCB 设计	400
16.1	高速 PCB 设计理论	400

Contents

16.1.1	高速 PCB 设计定义	400
16.1.2	高速 PCB 相关的一些基本理论	402
16.1.3	高速 PCB 设计基本原则	409
16.2	信号完整性仿真	410
16.2.1	普通信号完整性问题	410
16.2.2	时序问题 (Timing)	412
16.2.3	GHz 以上串行信号问题	414
16.3	电源完整性仿真设计	416
16.3.1	直流电源问题	416
16.3.2	交流电源问题	417
16.4	板级 EMC 设计	420
16.4.1	板级 EMC 设计的关注点	420
16.4.2	Cadence 的 EMC 设计规则	423
第 17 章	DDR3 的 PCB 设计实例	425
17.1	DDR3 介绍	425
17.1.1	Fly-By 设计	428
17.1.2	动态 ODT	430
17.1.3	其他更新	430
17.2	DDR3 PCB 设计规则	431
17.2.1	时序规则	431
17.2.2	电源设计要求及层叠、阻抗方案	433
17.2.3	物理、间距规则	434
17.2.4	电气规则	446
17.3	DDR3 布局	454
17.3.1	放置关键器件	454
17.3.2	模块布局	456
17.4	布线	459
17.4.1	电源处理	459
17.4.2	Fanout	462
17.4.3	DDR3 布线	463
17.5	信号完整性和电源完整性仿真设计	467
17.5.1	信号完整性仿真	467
17.5.1.1	定义仿真模板	467
17.5.1.2	加载零件 IBIS 模型	468
17.5.1.3	编辑互连线模型	471

17.5.1.4 仿真设置	474
17.5.2 仿真结果展示	475
17.5.2.1 时钟信号(800MHz)	475
17.5.2.2 控制信号(800Mbps)	477
17.5.2.3 地址、命令信号(800Mbps)	478
17.5.3 电源完整性仿真	480
17.5.3.1 PowerDC仿真结果展示	480
17.5.3.2 PowerSI仿真结果展示	482
第 18 章 小型化设计	485
18.1 小型化设计的工艺流程	485
18.1.1 HDI 技术	485
18.1.2 埋入零件	491
18.2 实例：盲、埋孔设计	491
18.3 盲、埋孔设计的其他设置	495
18.4 埋入零件设计的基本参数设置	498
18.4.1 实例：埋入零件	501
18.4.2 埋入零件生产数据输出	505
第 19 章 射频设计	509
19.1 RF PCB 设计背景	509
19.2 RF PCB 设计的特点	511
19.3 RF PCB 设计流程	511
19.4 Analog/RF 设计常用的命令	520
附录 帮助文件使用说明	541
参考资料	553