



“十二五”普通高等教育本科国家级规划教材

微型计算机 原理及接口技术

(第三版)

裘雪红 车向泉 刘凯 刘博 张剑贤 编著

*Microcomputer
Principle and Interface
Technology*



西安电子科技大学出版社
<http://www.xduph.com>



“十二五”普通高等教育本科国家级规划教材

微型计算机原理及接口技术

(第三版)

裘雪红 车向泉 刘凯 刘博 张剑贤 编著

西安电子科技大学出版社

内 容 简 介

本书介绍 x86 最基础和最新的处理器,重点介绍基于 x86 处理器构成微机系统的基本方法,包括总线结构微机系统中主存和 I/O 接口设计、芯片组结构微机系统中利用 DDR 存储器构成主存的设计、汇编语言程序设计、汇编语言与 C 语言混合编程、多核环境下并行程序设计、设备驱动程序设计等方法。

本书实例丰富,既可作为计算机及电子信息类专业微机课程的教材,也可作为从事微机应用设计的工程技术人员的参考书。

图书在版编目(CIP)数据

微型计算机原理及接口技术/裘雪红等编著.—3 版.—西安:西安电子科技大学出版社,2015.8

“十二五”普通高等教育本科国家级规划教材

ISBN 978-7-5606-3834-8

I. ① 微… II. ① 裘… III. ① 微型计算机—理论—高等学校—教材

② 微型计算机—接口技术—高等学校—教材 IV. ① TP36

中国版本图书馆 CIP 数据核字(2015)第 206341 号

策 划 陈宇光

责任编辑 王 瑛

出版发行 西安电子科技大学出版社(西安市太白南路 2 号)

电 话 (029)88242885 88201467 邮 编 710071

网 址 www.xduph.com 电子邮箱 xdupfxb001@163.com

经 销 新华书店

印刷单位 虎彩印艺股份有限公司

版 次 2015 年 8 月第 3 版 2015 年 8 月第 16 次印刷

开 本 787 毫米×1092 毫米 1/16 印 张 29

字 数 687 千字

印 数 71 001~72 000 册

定 价 50.00 元

ISBN 978 - 7 - 5606 - 3834 - 8 / TP

XDUP 4126003-16

*** 如有印装问题可调换 ***

本社图书封面为激光防伪覆膜,谨防盗版。

前 言

微处理器及微机系统是当前发展最快的技术和产品,在本书编写时,微处理器已进入多核时代,2/4/6/8核数已是微处理器的标准配置。考虑到Intel处理器的兼容特性,本书对x86最底层处理器8086和最新多核处理器Core i7的基本结构及工作原理进行了讲解,同时,从体系结构角度,对基于x86系列处理器构成的微机系统中的寄存器、主存、Cache、I/O、系统互连等结构及发展进行了详细阐述。与第二版相比,这一版的不同之处在于:

- (1) 第1章添加了有关多核处理器发展的内容。
- (2) 第2章删除了Pentium处理器的介绍,加入了多核Core i7处理器、多核处理器关键并行技术以及x86处理器的寄存器结构、主存结构、I/O结构、互连结构等内容。
- (3) 第3章简化了8086指令系统介绍,加入了指令系统发展、32/64位系统寻址、简要的64位指令集和多核处理器平台的程序设计等内容。
- (4) 第4章大幅简化了标准总线的介绍,加入了PC中总线的简要描述。
- (5) 第5章删除了存储卡的介绍,加入了SDRAM、DDR SDRAM设计以及Intel微机系统的存储体系(包括Cache结构)等内容。
- (6) 第6章加入了Intel 32/64位中断系统和32/64位DMA的实现等内容。
- (7) 保留了第7、8、9章内容,删除了第10章内容。
- (8) 对第二版的保留内容进行了必要的更新和修改。

本书第二版为“十二五”国家级规划教材、“十一五”国家级规划教材、“十一五”国家级规划教材之精品教材(2008年度),而本书的编写则得到了西安电子科技大学教材建设基金重点项目的支持。第三版秉承第二版中基于总线的主存和I/O接口设计、设备驱动程序设计、汇编语言与C语言混合编程等内容优势,同时在新技术、新体系结构方面有突出的呈现。

本书第三版的第1、7、8章由裘雪红编写,第2、9章由裘雪红、张剑贤编写,第3章由刘凯编写,第4章由刘博编写,第5、6章由车向泉编写。全书由裘雪红统稿。

尽管我们希望本书既能反映最基本的Intel x86处理器工作原理及其系统的设计方法,又能展现最新处理器及技术,但本书的实际效果需由读者来评定。因此,我们恳请各位读者为本书提出宝贵的意见和建议。

本书第一作者的电子邮箱:qiuxh0699@sina.com。

作 者
2015年5月

第二版前言

本书可以作为高等院校计算机及电子信息类各专业“微机原理及接口技术”类课程的教科书，也可以作为对微机有兴趣者的学习指导书以及微机系统设计者的参考书。本书的特点是基本原理清楚，实用性强，便于课堂讲授。

关于“微型计算机原理及接口技术”这类课程应该讲授什么内容、教材如何编写，是近些年来计算机专业教学中极具争议的一类问题。

由于微机发展速度太快，结构也越来越复杂，因而知识更新与教学条件、教学效果之间出现了一定的矛盾。我们认为，解决这一矛盾的关键因素之一是教材。我们编写本书第二版的理念是：要展现新技术，不能削弱基础知识和基本原理；要强调基础，但需要融入新技术。我们的目的是：让学生在掌握微机基本原理的基础上更好地了解微机的新技术和发展动态，培养学生理论联系实际、触类旁通的能力。例如，本书第二版的第8章，针对I/O接口设计，我们提出了基于总线的设计理念。在我们阅读过的众多同类教材中，这是一种另辟蹊径的讲授法，这种理念来源于我们科研实践的经验。在这一章中，基本的设计方法与现代的设计思路被有机地结合在一起并展现给读者，使读者在实现I/O接口设计时，无论面对何种微机系统，都可以利用这章提供的设计理念去应对。

与第一版相比，我们在第二版作了较多的修改并添加了新内容，其中新增的内容有：

- (1) 微处理器的最新发展。
- (2) 汇编语言与C语言的接口。
- (3) 工控机的内总线标准及PC的外总线。
- (4) 新型存储器及存储卡MMC、SD。
- (5) 可编程串行通信接口16550。
- (6) 基于PCI、USB总线的I/O接口设计。
- (7) Windows、Linux环境下的设备驱动程序设计。
- (8) PC系统。

第二版中删除了第一版第7章里的串行接口8250、打印机接口、RS-232C串行接口以及整个第8章。我们希望本书第二版能够提供与时俱进的新技术、深入浅出的讲授风格和源于科研的丰富实例。

本书的第2、4、5、10章由李伯成教授编写，第3章由刘凯副教授编写，第1、6、7、8、9章由裘雪红教授编写，全书由裘雪红统稿。

《微型计算机原理及接口技术(第二版)》一书受到西安电子科技大学教材建设基金资助。在西安电子科技大学计算机学院领导的关心和支持下，在课程组老师和西安电子科技大学出版社的共同努力下，本书有幸成为“十一五”国家级规划教材，高兴之余，我们深知责任所在。所以，尽管本书是修订版本，我们仍然投入了极大的精力。但由于我们对微机新技术的掌握还不够炉火纯青，书中难免会有错误出现，敬请专家、老师、同学、读者给予指教。另外，我们也衷心希望教学一线的老师能就教学内容、教学方法等问题与我们展开讨论，并为我们提出宝贵的意见。

本书第一作者的电子邮箱：qiuxh0699@sina.com。

作 者

2006年10月

于西安电子科技大学

第一版前言

本书是为高校师生及一般科技人员学习微型计算机的需要而编写的。

如何学习微型计算机并使自己很快入门是经常困扰初学者的问题。由于微机的发展日新月异,加之微处理器品种多,每种微处理器本身又有许多系列,因而给学习者带来了不少困惑。对于这种现实,我们认为可以从特殊到一般进行学习,即选择比较流行的某种型号的微型机(或单片机),认真仔细地学好,建立正确的概念。只要进了门,就容易掌握其他类型的微型机。因为,尽管微处理器型号不同,但它们之间共性的东西是很多的。为此,本书以 8086(8088)为对象,为读者做深入分析和描述,并在此基础上对更高性能的 CPU(80x86 以及 Pentium),也做了简要介绍。对于课时较少的教学安排来说,有关 Pentium CPU 的内容可留给学生在学好本书基本内容之后进行阅读和自学,以逐步建立有关保护模式的有关概念。

在学习本书时,请读者注意这门课的一些特点。由于本书偏重于工程应用,因此,对于各种芯片(包括 CPU),我们强调读者抓住其外部特性,以将它们用好为目的。至于芯片内部的介绍,则以工程够用为度。实际上,读者也没有必要搞清楚那些大(或超大)规模集成电路芯片的内部细节。

本书共分八章,从最基本的概念入手,引导读者逐步掌握微型机从硬件组成到软件编程的基本知识,使读者能初步掌握微型计算机组成原理和简单的应用。因此,在编写过程中力求重点突出、通俗易懂,在内容上做到简明扼要、深入浅出,便于各类人员阅读和学习。

本书第 1、2 章由李伯成编写,第 3、5 章由顾新编写,第 4、6、7 章由裘雪红编写,第 8 章由侯伯亨编写。全书由李伯成统稿。本书的编写得到了西安电子科技大学计算机学院的领导和出版社的关心和支持,在此表示感谢。由于作者水平所限,加之时间仓促,错误及不当之处在所难免,敬请读者指正。

作 者

2000 年 8 月

于西安电子科技大学

目 录

第 1 章 绪论	1
1.1 基本概念	1
1.2 微处理器概述	2
1.2.1 微处理器的发展	2
1.2.2 微处理器结构的发展	13
1.3 PC 概述	16
1.3.1 PC 的发展	16
1.3.2 PC 的基本组成	18
第 2 章 Intel 单核/多核处理器	21
2.1 单核处理器(Intel 8086 处理器)	21
2.1.1 8086 处理器的功能特性	21
2.1.2 8086 处理器的体系结构	21
2.1.3 8086 处理器的寄存器、主存储器和 I/O 结构	23
2.1.4 8086 处理器芯片引脚	28
2.1.5 8086 处理器的工作时序	32
2.1.6 8086 系统总线的形成	35
2.1.7 8086 与 8088 处理器的不同之处	37
2.2 Intel 处理器体系结构的发展	38
2.3 多核处理器(Intel Core 处理器)	41
2.3.1 Core i7 处理器的体系结构	41
2.3.2 Core i7 处理器的微架构	43
2.3.3 多核处理器的关键并行技术	48
2.4 基于 Intel 微处理器的 PC 体系结构	54
2.4.1 寄存器结构	54
2.4.2 主存储器结构	55
2.4.3 I/O 系统结构	57
2.4.4 互连结构	58
习题	61
第 3 章 Intel 指令系统与程序设计	64
3.1 Intel 指令系统	64
3.1.1 Intel 指令系统的发展	64
3.1.2 Intel 指令的寻址方式	67

3.1.3 Intel 指令系统	75
3.2 汇编语言及源程序结构	87
3.2.1 汇编语言的语句格式	87
3.2.2 常数	88
3.2.3 伪指令	89
3.2.4 汇编语言的运算符	93
3.2.5 汇编语言源程序的结构	94
3.3 汇编语言与 C 语言混合编程接口	95
3.3.1 C 语言程序中嵌入汇编语言代码	96
3.3.2 让 C 语言程序从外部调用汇编语言代码	97
3.4 单核处理器平台的程序设计	98
3.5 多核处理器平台的程序设计	102
习题	106
第 4 章 总线技术	108
4.1 总线概述	108
4.2 典型的标准化总线	109
4.2.1 内总线	109
4.2.2 外总线	119
4.3 总线驱动与控制	124
4.3.1 总线竞争的概念	124
4.3.2 总线负载的计算	124
4.3.3 总线驱动与控制设计	125
4.4 总线设计中的工程问题	130
4.4.1 总线上的交叉串扰	130
4.4.2 总线的延时	131
4.4.3 总线上的反射与终端网络	132
4.5 PC 中的总线	136
习题	138
第 5 章 存储技术	140
5.1 概述	140
5.1.1 存储器的分类	140
5.1.2 存储器的主要性能指标	141
5.2 常用存储器芯片及接口设计	142
5.2.1 静态随机读写存储器(SRAM)及接口设计	142
5.2.2 只读存储器(ROM)及接口设计	154
5.2.3 其他存储器	166
5.3 动态随机读写存储器及接口设计	170
5.3.1 简单异步 DRAM	170
5.3.2 同步动态存储器 SDRAM	175

5.3.3	DDR SDRAM	182
5.3.4	内存条	184
5.4	Intel 16/32/64 位微计算机系统的主存设计	186
5.4.1	16 位系统主存及接口设计	186
5.4.2	32 位系统主存及接口设计	192
5.4.3	64 位系统主存及接口设计	194
5.5	Intel 微机系统的存储体系	200
	习题	201
第 6 章	输入/输出技术	204
6.1	I/O 概述	204
6.1.1	外部设备概述	204
6.1.2	I/O 方式概述	205
6.1.3	I/O 接口概述	206
6.2	程序查询 I/O 方式	215
6.2.1	无条件传送方式	215
6.2.2	程序查询方式	218
6.3	中断方式	221
6.3.1	中断概述	222
6.3.2	Intel 16 位中断系统	226
6.3.3	Intel 32/64 位中断系统	246
6.4	直接存储器存取(DMA)方式	264
6.4.1	DMA 概述	265
6.4.2	DMA 控制器 8237	266
6.4.3	芯片组中 8/16 位 DMA 的实现	280
6.4.4	32/64 位 DMA 的实现	283
	习题	285
第 7 章	经典接口及定时器件	287
7.1	可编程并行接口 8255	287
7.1.1	引脚及内部结构	287
7.1.2	工作方式	289
7.1.3	方式控制字与状态字	293
7.1.4	寻址与连接	295
7.1.5	初始化与应用举例	297
7.2	可编程定时器 8253	300
7.2.1	引脚及内部结构	300
7.2.2	工作方式	301
7.2.3	控制字	304
7.2.4	寻址与连接	305
7.2.5	初始化与应用举例	307

7.3 可编程串行通信接口 16550.....	310
7.3.1 异步串行通信及数据格式.....	310
7.3.2 串行通信接口 16550.....	311
习题.....	326
第 8 章 基于总线的 I/O 接口设计	328
8.1 基于 ISA 总线的 I/O 接口设计.....	328
8.1.1 LED 接口	331
8.1.2 键盘接口.....	339
8.1.3 光电隔离接口.....	346
8.1.4 A/D 与 D/A 变换器接口	349
8.1.5 步进电机接口.....	367
8.2 基于 PCI 总线的 I/O 接口设计	372
8.2.1 PCI 总线接口概述.....	372
8.2.2 PCI 总线接口设计.....	379
8.3 基于 USB 总线的 I/O 接口设计.....	392
习题.....	398
第 9 章 设备驱动程序设计	402
9.1 Windows 环境下的设备驱动程序设计.....	402
9.1.1 设备驱动程序概述.....	402
9.1.2 WDM 结构.....	404
9.1.3 设备驱动程序开发工具.....	406
9.1.4 设备驱动程序开发方法.....	406
9.1.5 设备驱动程序开发实例.....	416
9.2 Linux 环境下的设备驱动程序设计	422
9.2.1 Linux 操作系统下的设备驱动	422
9.2.2 设备驱动程序的编写.....	423
9.2.3 设备驱动程序的加载.....	423
9.2.4 设备驱动程序的调用.....	424
9.2.5 设备驱动程序设计实例.....	424
习题.....	430
附录 SDRAM 控制器设计	432
参考文献	452

第 1 章

绪 论

“微处理器被誉为 20 世纪最伟大的发明之一。半导体技术本身就代表了科学的重大突破：最初是简单的真空电子管，之后诞生了晶体管，随后是早期最简单的微芯片。这些早期的微芯片取代晶体管，用于数字式电子表等设备。而今天的 Intel Pentium 4 处理器的内核只有邮票般大小，却容纳了 4200 多万个晶体管，正在为互联网应用提供强大的动力。微处理器的发展真正是一部历史。

在 20 世纪的终点，微处理器的发展与电脑和互联网的关系变得密不可分。在计算机工业持续变革的过程中，微处理器产品不断发展，从最初的对更快、更强的计算能力的需求，转变为对更快、更精彩的互联网体验的追求。”

——摘自《Intel 博物馆荣誉展厅的轶事和引语》(见 Intel 网新闻发布室)



1.1 基本概念

微处理器：控制器、运算器、寄存器以及连接三者的片内总线在一个芯片上的集成，也即微型计算机中的 CPU(中央处理单元)。随着 CPU 功能的增强及超大规模集成技术的发展，在一个微处理器芯片上可以集成协处理器(Coprocessor)、高速缓冲存储器(Cache)以及多个 CPU。

微型计算机：微处理器、内存、I/O 接口以及连接三者的系统总线或芯片组的集合，也即俗称的裸机。微处理器是微型计算机的核心，微型计算机中的各部件是在微处理器的控制下工作的。

微型计算机系统：由微型计算机及相应的软件、外设构成，通常简称微机。软件分为两类：系统软件 and 用户软件。系统软件是使微机正常工作不可缺少的部分，用户软件则是为用户执行特定任务而设计的。外设包含外存和 I/O 设备。

单片机：CPU、内存、I/O 接口以及使三者互连的总线在一个芯片上的集成，也即微型计算机在一个芯片上的集成。它是计算机发展微型化的更进一步。

单片机系统：由单片机、专用软件和 I/O 设备组成的系统，常用于特定任务的控制或处理。单片机系统具有专用性，微型计算机系统具有通用性。

嵌入系统：一般定义为以应用为核心，以计算机技术为基础，软、硬件可“裁剪”，适合对功能、实时性、可靠性、安全性、体积、重量、成本、功耗、环境、安装方式等方面

有严格要求的专用计算机系统。我们也可以将其看做是具有更强功能、更小尺寸的高级单片机系统。由于嵌入式处理器的内部已集成了一定规模的内存和相当丰富的 I/O 接口, 因此利用它构成的嵌入系统, 可以像微机系统那样以通用方式在操作系统的控制下工作, 也可以像单片机系统那样专用和小巧。我们有理由相信, 嵌入系统有可能成为微机系统的未来。

图 1.1 说明了微处理器、微型计算机和微型计算机系统之间的关系。

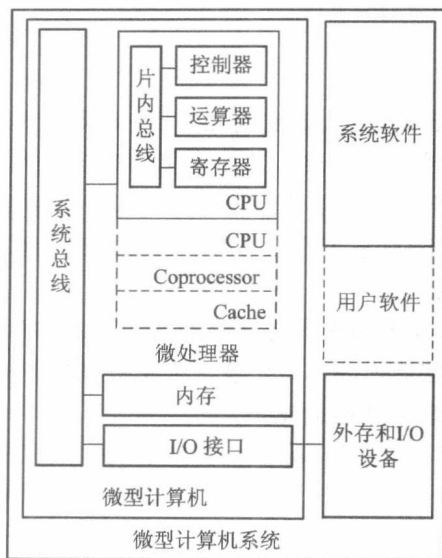


图 1.1 微处理器、微型计算机、微型计算机系统的关系

1.2 微处理器概述

1.2.1 微处理器的发展

微处理器从第一款产品出现至今, 其发展速度超乎寻常, 而 Intel 处理器的发展历程就是微处理器发展史的缩影。

1. 第一代微处理器

1971 年, Intel 公司推出世界上第一款微处理器 4004, 这项突破性的发明当时被用于 Busicom 计算器中。这一创举开始了人类将智能内嵌于电脑和无生命设备的历程。1972 年, Intel 又推出 8 位微处理器 8008, 它采用工艺简单、速度较低的 P 沟道 MOS 电路, 性能是 4004 的两倍。4004 处理器的主频为 108 kHz, 集成了 2300 个晶体管; 8008 处理器的主频为 200 kHz, 集成了 3500 个晶体管。

2. 第二代微处理器(8 位)

1974 年, Intel 公司采用速度较快的 N 沟道 MOS 电路, 将 8008 发展成 8080, 使 8080 成为第一款个人计算机 Altair 的大脑。

由于微处理器可用来完成很多以前需要用较大设备完成的计算任务，而且价格便宜，因此各半导体公司开始竞相生产微处理器芯片。Zilog 公司生产了 8080 的增强型 Z80，Motorola 公司生产了 6800，Rockwell 公司生产了 R6502，Intel 公司于 1976 年又生产了增强型 8085。

3. 第三代微处理器(16 位)

1978 年，Intel 公司生产的 8086 成为世界上第一款 16 位微处理器，同时 Intel 还生产出与之相配合的数学协处理器 i8087。8086 采用 H-MOS(H 指 High performance)新工艺，主频有 5、8、10 MHz 三个版本，集成了 2.9 万个晶体管，比第二代的 Intel 8085 在性能上提高了近 10 倍。

1979 年，Intel 公司将 8086 加以改造，开发出 8088。之后，Intel 公司对 8086 和 8088 进行改进，将更多功能集成在芯片上，于是诞生了 80186 和 80188。这两款微处理器内部均以 16 位工作，在外部输入/输出上，80186 采用 16 位，而 80188 和 8088 采用 8 位工作。

1982 年，Intel 推出了 x86 体系结构，直到今天，它仍然是大多数 Intel 处理器的基础。同年，Intel 公司在 8086 的基础上研制出了 80286，该微处理器内、外部数据传输均为 16 位，内存寻址能力为 16 MB。80286 可工作于实模式与保护模式。在实模式下，微处理器可访问的内存容量限制在 1 MB(与 8086 的访存空间保持一致)；而在保护模式下，80286 可直接访问 16 MB 的内存，且可以保护操作系统。286 是第一款能够运行所有为其前代产品编写的软件的 Intel 微处理器。

4. 第四代微处理器(32 位)

1985 年，Intel 划时代的 80386DX 芯片正式发布，其内部和外部数据总线均为 32 位，地址总线为 32 位，可以寻址 4 GB 内存、管理 64 TB 虚拟存储空间。它的工作方式除了具有实模式和保护模式以外，还增加了“虚拟 86”模式。80386 有三个技术要点：使用“类 286”结构，开发 80387 协处理器以增强浮点运算能力，开发高速缓存(Cache)以解决主存速度瓶颈。Intel 386 微处理器具有处理“多任务”的特性，也就是说，它可以同时运行多个程序。

1989 年，Intel 公司推出准 32 位微处理器 80386SX。这是 Intel 为扩大市场份额而推出的一种较便宜的普及型 CPU，其内部数据总线为 32 位，外部数据总线为 16 位，主存空间为 16 MB。它可以兼容 80286 的开发环境，且性能大大优于 80286，价格只是 80386DX 的 1/3，因而受到市场的广泛欢迎。

同年，Intel 推出了 80486 芯片，这款经过 4 年开发和 3 亿美元投入的芯片首次突破了 100 万个晶体管的界限。它采用 1 μm 制造工艺，集成了 120 万个晶体管。80486 将数学协处理器 80487(速度是 80387 的两倍)、8 KB/16 KB 的高速缓存内置其中，在 80x86 系列中首次采用了 RISC(精简指令集)技术(大约 50%的指令可以在一个时钟周期内执行)，还采用了猝发总线方式(可大大提高与主存的数据交换速度)，这些改进使 80486 的性能比带有 80387 的 80386DX 性能提高了 4 倍。为了使外设能够承受 CPU 越来越快的频率，这时出现了 CPU 倍频技术，该技术使 CPU 内部的工作频率为外部频率的 2~3 倍。如 80486DX2-66，其 CPU 的频率是 66 MHz，而主板的频率是 33 MHz。

经典的 80486 产品是 80486DX，它的内、外数据总线都是 32 位，可寻址的主存空间为 4 GB。为了适应普通用户(尤其是不需要大量浮点运算的用户)的需要，Intel 公司推出了

价格便宜、外置 80487 数学协处理器的 80486SX。80486DX4 是一个三倍频的版本,其内部集成了 16 KB 的高速缓存。80486SL 是为笔记本电脑和其他便携机设计的,它使用 3.3 V 电源,有内部切断电路,可使微处理器和其他一些可选择的部件在不工作时处于休眠状态。80486 OverDrive 是 80486DX 的倍频版本。

Cyrix 公司也是一家老资格的 CPU 开发商,早在 x86 时代,它和 Intel、AMD 就形成了三足鼎立的局面。由 Cyrix 公司生产的 486DLC 将 386DX CPU 与 1 KB Cache 集成在一块芯片上,没有内置浮点协处理器,执行一条指令需要两个时钟周期。486DLC 价格便宜,是为升级 386DX 而设计的。用一块 486DLC 替换原有的 386 CPU,就可以将一台 386 电脑升级到 486 电脑。

5. 第五代微处理器(32/64 位)

1993 年,全面超越 486 的新一代芯片 586 问世,微处理器技术发展到了一个崭新的阶段。为了摆脱 486 时代微处理器名称混乱及申请数字版权的困扰,Intel 公司把自己的新一代产品命名为 Pentium(奔腾),以区别 AMD 公司和 Cyrix 公司的产品。

1993 年 3 月,Intel 采用超标量体系结构,推出了集成度为 310 万个晶体管的 64 位微处理器 Pentium。Pentium 最初级的 CPU 是 Pentium 60 和 Pentium 66,它们分别工作在与系统总线频率相同的 60 MHz 和 66 MHz 频率下,没有倍频设置。早期的 75~120 MHz Pentium 采用 0.5 μm 制造工艺,后期的 120 MHz 以上的 Pentium 则改用 0.35 μm 制造工艺。经典奔腾的性能相当平均,整数运算和浮点运算都表现较佳。

1995 年秋季,Intel 推出了高能 Pentium 处理器(Pentium Pro Processor),它是专门为 32 位服务器和工作站级应用而设计的,可实现快速的计算机辅助设计、机械工程设计和科学计算。Pentium Pro(686 级的 CPU)的核心架构代号为 P6(也是未来 P II、P III 所使用的核心架构)。从技术上看,Pentium Pro 在当时绝对超前,其 0.6 μm 制造工艺、32 位主存寻址、80 位浮点单元、分支预测等功能都十分先进;在其芯片内封装的 256 KB 的二级缓存芯片更是史无前例(L1 Cache 为 16 KB, L2 Cache 为 256 KB/512 KB/1 MB);处理器与高速缓存之间用高频宽的内部通信总线互连(连接线路也被内置在该封装中),使高速缓存能更容易地运行在更高的频率上。Pentium Pro 的工作频率有 133/66 MHz(工程样品)、150/60 MHz、166/66 MHz、180/60 MHz、200/66 MHz。Pentium Pro 曾是高端 CPU 的代名词,但 MMX 的出现使它黯然失色。

为了提高电脑在多媒体、3D 图形方面的应用能力,许多新指令集应运而生,其中最著名的三种是 Intel 的 MMX、SSE 和 AMD 的 3D Now!。MMX(Multi-Media eXtensions,多媒体增强指令集)是 Intel 于 1996 年发明的一项多媒体指令增强技术,它包括 57 条多媒体指令。

1996 年底,Intel 发布了多能奔腾(Pentium MMX),即带有 MMX 技术的 Pentium,代号为 P55C。多能奔腾是继 Pentium 后 Intel 的又一个成功的产品,是第一个有 MMX 技术的 CPU,其生命力相当顽强。多能奔腾在原 Pentium 的基础上进行了重大改进,增加了片内 16 KB 数据缓存和 16 KB 指令缓存、4 路写缓存、分支预测单元和返回堆栈技术。特别是新增加的 57 条 MMX 多媒体指令,使得多能奔腾即使是运行非 MMX 优化程序也比同主频的 Pentium CPU 要快得多。与经典奔腾不同,多能奔腾采用了双电压设计,其内核电压为 2.8 V,系统 I/O 电压仍为原来的 3.3 V。

尽管 AMD 和 Cyrix 分别推出了 K6 和 6x86 处理器,并通过授权取得了 MMX 技术,但 Intel 的 MMX 概念已经深入人心,加上非 Intel 处理器的 MMX 技术存在一些兼容性问题,因此 Intel 实际上已经完全掌握了竞争的主动权。

1997 年,Intel 推出了 Pentium II 处理器,开创了微处理器发展的新纪元。这款新产品集成了 Intel MMX 媒体增强技术,专门为高效处理视频、音频和图形数据而设计,可以说是将 Pentium Pro 精华与 MMX 技术完美结合的典范。Pentium II 有 Klamath、Deschutes、Mendocino、Katmai 等不同核心结构的系列产品。其第一代产品采用 Klamath 核心、0.35 μm 制造工艺,核心工作电压为 2.8 V,运行在 66 MHz 总线上;采用双重独立总线结构,其中一条总线连通二级缓存,另一条主要负责内存;使用一种脱离芯片的外部高速 L2 Cache,容量为 512 KB,并以 CPU 主频的一半速度运行;作为一种补偿,Intel 将 Pentium II 的 L1 Cache 从 16 KB 增至 32 KB。为了打败竞争对手,Intel 第一次在 Pentium II 中采用了具有专利权保护的 Slot 1 接口标准和 SECC(单边接触盒)封装技术。

1998 年 4 月 16 日,Intel 公司的第一个支持 100 MHz 额定外频、代号为 Deschutes 的 350、400 MHz 的 Pentium II 正式推出,这是第二代 Pentium II。使用新核心的 Pentium II 微处理器采用 0.25 μm 制造工艺,核心工作电压由 2.8 V 降至 2.0 V, L1 Cache 和 L2 Cache 分别是 32 KB 和 512 KB,支持芯片组主要是 Intel 的 440 BX。

在 1998 年至 1999 年间,Intel 公司推出了比 Pentium II 功能更强大的 CPU——Xeon(至强微处理器)。该款微处理器采用的核心与 Pentium II 相近,采用 0.25 μm 制造工艺,支持 100 MHz 外频。Xeon 最大可配备 2 MB Cache,并可运行在 CPU 核心频率下。与 Pentium II 采用的存储器芯片不同,它采用的存储器芯片被称为 CSRAM(Custom Static RAM,定制静态存储器)。它支持 8 个 CPU 系统,使用 36 位主存地址和 PSE 模式(PSE36 模式),最大 800 MB/s 主存带宽。Xeon 微处理器主要面向对性能要求更高的服务器和 workstation 系统。另外,Xeon 的接口形式也有所变化,采用了比 Slot 1 稍大一些的 Slot 2 架构(可支持四个微处理器)。

Intel 为抢占低端市场,于 1998 年 4 月推出了一款廉价的 CPU——Celeron(赛扬)。最初推出的 Celeron 有 266 MHz、300 MHz 两个版本,且采用 Covington 核心、0.35 μm 制造工艺,内部集成 1900 万个晶体管和 32 KB 一级缓存,工作电压为 2.0 V,外频为 66 MHz。Celeron 与 Pentium II 相比,去掉了片上的 L2 Cache,此举虽然大大降低了成本,但也正因为没有二级缓存,该微处理器在性能上大打折扣,其整数性能甚至不如 Pentium MMX。

为弥补 Celeron 因缺乏二级缓存而造成的微处理器性能的不足,进一步在低端市场上打击竞争对手,Intel 在 Celeron 266、300 推出后不久,又发布了采用 Mendocino 核心的新 Celeron 微处理器——Celeron 300A、333、366、400。与老 Celeron 不同的是,新 Celeron 采用 0.25 μm 制造工艺,支持 Socket 370 接口,内建 32 KB L1 Cache、128 KB L2 Cache,且以与 CPU 相同的核心频率工作,大大提高了 L2 Cache 的工作效率。更为重要的是,Celeron 300 A 展现出惊人的超频能力,大多数的 300 MHz、366 MHz 产品都能以 100 MHz 的外频来稳定运行,其性能比老 Celeron 至少提升 30%。从 Celeron 300 A 开始,“赛扬”成为 Intel 中低端微处理器市场的一张王牌,AMD 的中低端产品在赛扬面前失去了光彩。

20 世纪 90 年代末,互联网已经成为微机发展的主要驱动力,Intel 也充分认识到这一点。1999 年春季,Intel 推出了最新型旗舰产品——Pentium III 处理器,Pentium III 处理器最重要的技术创新之一是互联网 SSE(流式单指令多数据扩展)指令集。该芯片具有 70 条 SSE

指令,极大地提升了电脑在高级图形、三维动画、数据流音频/视频、语音识别应用等方面的性能,使用户能够用声音来控制计算机的操作,在个人电脑上观看电影与电视节目,并进行高级图形处理和渲染。Pentium III采用 Katmai 核心、0.25 μm 制造工艺、Slot 1 架构,系统总线频率为 100 MHz,采用第六代 CPU 核心——P6 微架构,针对 32 位应用程序进行优化,具有双重独立总线,一级缓存 32 KB(16 KB 指令缓存,16 KB 数据缓存),二级缓存 512 KB(以 CPU 核心速度的一半运行),采用 SECC2 封装,最低主频为 450 MHz。

与 Pentium II 处理器一样,Pentium III 处理器也推出了针对不同市场细分的同代产品,包括移动 Pentium III 处理器和 Pentium III 至强微处理器。1999 年秋季面市的新款 Pentium III 处理器系列产品采用了更先进的 0.18 μm 制造工艺,工作电压为 1.6 V,体积更小、耗能更低而性能更强。新款 Pentium III 处理器牢牢树立了互联网引擎首选产品的地位。

为进一步巩固低端市场优势,Intel 于 2000 年 3 月 29 日推出了采用 Coppermine 核心的 Celeron II。该款微处理器采用 0.18 μm 制造工艺,核心集成了 1900 万个晶体管,采用 FC-PGA 封装。它和赛扬 Mendocino 一样,内建 128 KB、与 CPU 同步运行的 L2 Cache,故其内核也称为 Coppermine 128。Celeron II 不支持多微处理器系统,外频只有 66 MHz,这在很大程度上限制了其性能的发挥。可以说,此时的 Intel Celeron II 在性能上根本不能与 AMD 的 Duron 相提并论。为了压制 AMD,Intel 不得不再次提升 Celeron 的性能,以 Tualatin Celeron 来抗衡 AMD 推出的功能强劲的 Morgan Duron。

Tualatin Celeron 在缓存方面作出了巨大改进,它使用了 16 KB 一级缓存和与主频同步运行的 256 KB 二级缓存。当 CPU 的频率高到一定程度时,缓存的作用越发明显,全速运行的二级缓存对于处理器性能的提高将起很大的作用。对比同频率的 Pentium III (Coppermine 核心),Tualatin Celeron 的性能与其相差无几,这注定了 Tualatin Celeron 是一款高性价比的产品。在超频性能方面,Tualatin Celeron 也非常出色,100 MHz 外频的 Tualatin Celeron(主频 1 GHz)可以轻松地跃上 133 MHz 外频。更重要的是,Tualatin Celeron 有很好的向下兼容性,成为很多升级用户的首选。由于 Tualatin Celeron 与 Pentium III 平起平坐,使类似当初因 Celeron A 的性能全面超越 Pentium II 的性能而产生性能成本倒挂的局面再次出现。为了扭转局面,Intel 将 Pentium III 也改用 Tualatin 核心,且使二级缓存容量达到 512 KB,支持 SMP 双处理器模式。不过 Tualatin Pentium III 的产量很小且价格高昂,因此普及度不高。

2000 年 11 月 21 日,功能比 Pentium III 处理器更为强大的新一代产品诞生了,这就是 Pentium 4 处理器。Pentium 4 处理器的诞生,是 Intel 微处理器技术的另一个里程碑。这种基于 0.18 μm 制造工艺、容纳 4200 万个晶体管的产品,采用了 Intel 全新的 NetBurst 架构,依靠超级流水线技术、快速执行引擎、400 MHz 系统总线、改进的浮点运算等技术,为数字时代的用户提供了个性化的快速处理音频/视频、制作个人电影、下载 MP3 音乐、进行庞大的 3D 游戏等功能。Pentium 4 处理器成为延伸 PC 时代下,数字世界的动力核“芯”。2001 年 8 月,Pentium 4 处理器达到 2 GHz 里程碑。

2002 年 11 月,Intel 在全新 3.06 GHz Pentium 4 处理器基础上推出创新的超线程(HT)技术,使其成为电脑里程碑。这款处理器的运行速率为 30 亿周期每秒,并且采用当时业界最先进的 0.13 μm 制造工艺制作。超线程技术支持全新级别的高性能台式机,可以同时快速运行多个计算应用,或为采用多线程的单独的软件程序提供更佳性能。超线程技术可将电脑性能提高 25%。